

الأكاديمية العربية الدولية



الأكاديمية العربية الدولية
Arab International Academy

الأكاديمية العربية الدولية المقررات الجامعية

الدوائر المنطقية

أنظمة الأعداد

الأهداف العامة للوحدة

عندما تكمل هذه الوحدة يكون لديك القدرة بإذن الله على:

- معرفة النظم العددية الأساسية.
- كيفية تمثيل الأعداد في كل نظام.
- التحويل من النظام العشري إلى مختلف النظم العددية الأساسية والعكس.
- التحويل بين النظم العددية الأساسية المختلفة.
- عمليات الجمع والطرح في النظم العددية الأساسية.

1- مقدمة Introduction

إن من أفضل الطرق لفهم أي شيء جديد هو مقارنته بشيء معروف لدينا وبالتالي تظهر لنا الاختلافات. في هذه الوحدة سوف نتناول بالدراسة النظام الثنائي للأعداد (Binary Number System) والذي يعتبر من أهم النظم المستخدمة في الدوائر الإلكترونية الرقمية (Digital Electronic Circuits). ولكي نتمكن من فهم هذا النظام العددي الجديد، سوف نقوم بمقارنته بالنظام العشري للأعداد (Decimal Number System) المألوف لدينا. وبالإضافة إلى النظام الثنائي للأعداد هناك نظامان عدديان آخران يستخدمان بكثرة في الإلكترونيات الرقمية وهما النظام الثماني للأعداد (Octal Number System) والنظام السداسي عشري (Hexadecimal Numbering System). وتستخدم الأعداد الثنائية على نطاق واسع في الإلكترونيات الرقمية والحاسبات كما تستخدم نظم الأعداد الثمانية والسداسي عشرية في تمثيل مجموعات الأرقام الثنائية. ويمكننا استخدام كل النظم العددية المذكورة سابقاً في الحسابات وكلها تعتمد على القيم وأماكن الخانات في الأعداد. وعند دراستنا لأي نظام عددي سنتناول فيه دراسة الخواص الآتية:

1. أساس النظام.
2. الرموز المستخدمة في النظام.
3. التحويل من النظام العشري لهذا النظام والعكس.
4. التحويل من هذا النظام إلى بقية الأنظمة.
5. عمليات الجمع والطرح الخاصة بهذا النظام.

وقبل أن نتناول دراسة نظم الأعداد يجب أن نفرق بين مصطلحين هامين هما الرقم (Digit) والعدد (Number)، فالرقم هو قيمة رمز (Symbol) واحد من الرموز الأساسية للأعداد والذي يحتل خانة واحدة، فالأرقام (0,1,2,3,4, ... , 8,9) كل واحد منها يمثل رقماً واحداً في سلسلة العدد الواحد، أما العدد فهو المقدار الذي يتكون من رقم واحد أو أكثر أو أنه المقدار الذي يمثل خانة واحدة أو أكثر، فعلى سبيل المثال المقدار (14) يمثل عدداً وكذلك المقدار (123) يمثل عدداً، وفي المقدار الأول فإن العدد (14) يتكون من رقمين هما (4 و 1) وفي المقدار الثاني فإن العدد (123) يتكون من ثلاثة أرقام هي (3 و 2 و 1) ويمكن أن يكون رقم (6) مثلاً عدداً إذا كانت سلسلته تتكون من رقم واحد.

1- 2 النظام العشري للأعداد Decimal Numbering System

نظراً لأن النظام العشري هو الأقدم استخداماً ومألوفاً لدينا لذا فإننا سنبدأ بدراسته كتمهيد لدراسة كل النظم العددية الأخرى. ويطلق على النظام العشري اسم نظام الأساس عشرة (10) أو منظومة الأساس (10) ويشار إليه بالأساس (10) لأنه يعتمد في تكوينه على عشرة رموز مختلفة وهي 0 و1 و2 و3 و4 و5 و6 و7 و8 و9.

وللنظام العشري خاصية مرتبة الرقم (Positional Weight) فعلى سبيل المثال العدد (128) نجد أن الرقم الأول (8) يقع في المرتبة الأولى (مرتبة خانة الآحاد) أي أن قيمته أو وزنه هو الثمانية ، وتكون عبارة عن حاصل ضرب الرقم الذي يمثل هذه المرتبة في 1 ($8 \times 1 = 8$) ، أما الرقم الثاني (2) فإنه يقع في المرتبة الثانية (مرتبة العشرات) وقيمته أو وزنه عبارة عن حاصل ضرب الرقم الذي يحتل هذه المرتبة في 10 ($2 \times 10 = 20$) ، أما الرقم الثالث (1) فإنه يقع في المرتبة الثالثة (مرتبة المئات) وقيمته أو وزنه عبارة عن حاصل ضرب الرقم الذي يحتل هذه الخانة في 100 ($1 \times 100 = 100$). فإذا جمعنا قيمة أو وزن كل خانة من الخانات السابقة نحصل على القيمة التي يمثلها العدد ، أي أن:

$$(1 \times 100) + (2 \times 10) + (8 \times 1) = 100 + 20 + 8 = 128$$

وحيث أن هذا النظام يعرف باسم نظام الأساس (10) فإنه يمكننا أن نضع مراتب الخانات من اليمين إلى اليسار بحيث تمثل قوى العدد أو الأساس 10 وتبدأ من $10^0 = 1$ كالآتي:

$$10^0 \quad 10^1 \quad 10^2 \quad 10^3 \quad 10^4 \quad 10^5 \quad \dots$$

وبالتالي فإنه يمكن تمثيل العدد 128 طبقاً لذلك كما يلي:

1	2	8
مرتبة المئات	مرتبة العشرات	مرتبة الآحاد
10^2	10^1	10^0
1×10^2	$+ 2 \times 10^1$	$+ 8 \times 10^0$
$(128)_{10} = 100$	$+ 20$	$+ 8$

ويلتفت أننا وضعنا العدد العشري (128) داخل قوسين ثم وضعنا الأساس 10 على يمين العدد وفي الأسفل (Subscript) وذلك لنميز أن هذا العدد هو عدد في النظام العشري.

وفي حالة الأعداد الكسرية توضع مراتب الخانات لها أس سالب مرتبة من يمين العلامة العشرية بالوزن 10^{-1} كالآتي:

$$10^2 \quad 10^1 \quad 10^0 \quad \bullet \quad 10^{-1} \quad 10^{-2} \quad 10^{-3} \quad \dots$$

العلامة العشرية
(Decimal Point)

1- 3 النظام الثنائي للأعداد Binary Numbering System

يطلق على النظام الثنائي اسم نظام الأساس اثنين (2) ويشار إليه بالأساس (2) لأنه يعتمد على رمزين اثنين فقط هما (1 و 0). ومراتب الخانات في النظام الثنائي من اليمين إلى اليسار تمثل قوى العدد (2) أي أن:

$$\dots 2^4 \quad 2^3 \quad 2^2 \quad 2^1 \quad 2^0$$

وبالتالي فإن مراتب الخانات أو أوزانها العددية هي:

$$\dots 16 \quad 8 \quad 4 \quad 2 \quad 1$$

وعلى ذلك فإن العدد الثنائي (11001) يكافئ ما يلي:

$$\begin{array}{cccccc} 2^4 & 2^3 & 2^2 & 2^1 & 2^0 \\ 1 & 1 & 0 & 0 & 1 \\ = (1 \times 2^4) + (1 \times 2^3) + (0 \times 2^2) + (0 \times 2^1) + (1 \times 2^0) \\ = 16 + 8 + 0 + 0 + 1 = (25)_{10} \end{array}$$

والتعبير عن العدد الثنائي بهذه الطريقة يسمى بالشكل الموسع، ولتمييز العدد الثنائي عن غيره من الأعداد يوضع العدد الثنائي داخل قوسين ثم يكتب الأساس (2) على يمين العدد في الأسفل وبالتالي فإن العدد السابق يكتب $(11001)_2$.

وهناك بعض المصطلحات المستخدمة مع هذا النظام الثنائي منها:

■ **الخانة الثنائية (Bit):** الخانة الثنائية (Bit) هي اختصار لكلمتي (Binary Digit) والتي تعني الخانة الثنائية أو الرقم الثنائي. ويستخدم هذا المصطلح للتعبير عن عدد الأرقام (الخانات) التي يتكون منها العدد الثنائي، فمثلاً العدد $(1001)_2$ يتكون من (4-bits) أو أربع خانات ثنائية وكذلك العدد $(1101101)_2$ يتكون من (7-bits) أو سبع خانات ثنائية وهكذا.

■ عدد التشكيلات الثنائية (Number of Binary Combinations): عدد التشكيلات الثنائية تعني عدد الاحتمالات التي يمكن الحصول عليها من عدد معين من الخانات (bits). وهناك صيغة رياضية يمكن عن طريقها حساب هذا العدد من التشكيلات وهي :

$$N = 2^n$$

حيث: N = عدد التشكيلات الثنائية المحتملة

n = عدد الخانات (bits)

وبالتالي فإذا كان عدد الخانات يساوي (2) فإن عدد التشكيلات الثنائية هو :

$$N = 2^2 = 4$$

وإذا كان عدد الخانات يساوي (3) فإن عدد التشكيلات الثنائية هو :

$$N = 2^3 = 8$$

وإذا كان عدد الخانات يساوي (4) فإن عدد التشكيلات الثنائية هو :

$$N = 2^4 = 16$$

وهكذا لأي عدد من الخانات يمكن حساب عدد التشكيلات الثنائية المحتملة.

■ أهمية رتبة الخانة الثنائية (Bit): في أي تشكيلة من التشكيلات الثنائية المحتملة لأي عدد من الخانات نجد أن الخانة الأولى في اليمين تحت مرتبة 2^0 أي تساوي (1) أو يقال وزنها يساوي (1) وأن الخانة الثانية والتي على يسار الأولى تحت مرتبة 2^1 أي وزنها يساوي (2) والثالثة تحت مرتبة 2^2 أي وزنها يساوي (4) وهكذا. وبذلك نجد أن الخانة الثنائية الأولى التي في أقصى اليمين أقل وزناً وأن الخانة الأخيرة وهي آخر خانة على اليسار هي الأكبر وزناً ، ولذلك يطلق على الخانة الثنائية الأولى ، الخانة الأقل وزناً أو الأقل قيمة (Least Significant Bit) وتكتب اختصاراً (LSB) ويطلق على الخانة الثنائية الأخيرة في أقصى اليسار الخانة الأكبر وزناً أو الأعلى قيمة (Most Significant Bit) وتكتب اختصاراً (MSB).

■ وحدة تخزين البيانات (Byte): تعتبر الخانة الثنائية (Bit) هي الوحدة الأساسية لتخزين المعلومات في الذاكرة الرئيسية لجهاز الحاسوب ، لكن الخانة الثنائية الواحدة لا تعطي تشكيلات غير الصفر (0) والواحد (1) لذلك لا يمكن استخدامها في تمثيل (أو تخزين) أي من الأرقام العشرية الأساسية أو حروف الهجاء أو الرموز الخاصة. وللقيام بهذه العملية تم استخدام عدة خانات ثنائية متجاورة لتكون وحدة تخزين لها القدرة على إعطاء تشكيلات كثيرة تكون قادرة على تمثيل أو تخزين أي رقم عشري أساسي أو أي حرف هجاء أو أي رمز خاص.

وتتكون وحدة تخزين البيانات (Byte) من ثماني خانات ثنائية متجاورة وبالتالي يمكن تعريف وحدة تخزين البيانات على أنها موقع في الذاكرة الرئيسية للحاسوب تحتوي على ثماني خانات ثنائية متجاورة. وبصيغة المعادلة الرياضية يمكن القول بأن :

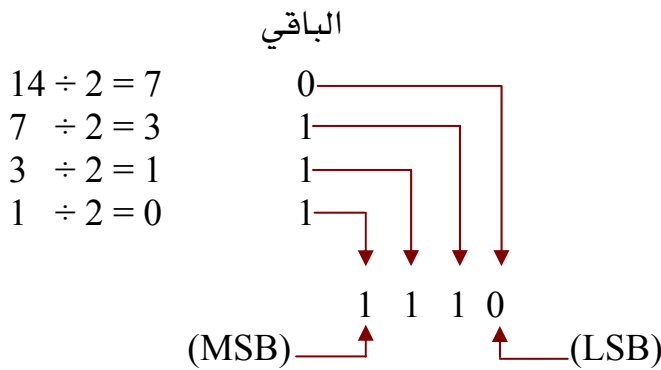
$$1 \text{ byte} = 8 \text{ bits}$$

1- 4- التحويل من النظام العشري إلى النظام الثنائي Decimal-to-Binary Conversion

هناك طريقتان للتحويل من النظام العشري إلى الثنائي، الطريقة الأولى وهي طريقة جمع الأوزان (Sum of Weights Method) والطريقة الثانية يطلق عليها طريقة تكرار القسمة على (2) (Repeated Division-by-2 Method) وسوف نتناول بالتفصيل الطريقة الثانية حيث إنها الأسهل والأكثر شيوعاً في الاستخدام.

1- 4- 1 تحويل الأعداد العشرية الصحيحة إلى النظام الثنائي

لتحويل العدد العشري $(14)_{10}$ إلى الثنائي، نبدأ بقسمة العدد 14 على 2 ، ثم نقسم خارج القسمة الذي نحصل عليه على 2 وهكذا حتى نحصل على خارج قسمة يساوي صفر (0). في كل خطوة من خطوات القسمة نحصل على باقٍ من خارج القسمة وهو الذي يشكل العدد الثنائي. الباقي الأول الذي نحصل عليه يمثل (LSB) في العدد الثنائي والباقي الأخير يمثل (MSB)، وهذه الخطوات يمكن توضيحها كالآتي:



وعلى ذلك يكون:

$$(14)_{10} = (1110)_2$$

مثال (1- 1): حول العدد العشري $(25)_{10}$ إلى مكافئه الثنائي.

الحل:

الباقي

$25 \div 2 = 12$	1	(LSB)
$12 \div 2 = 6$	0	
$6 \div 2 = 3$	0	
$3 \div 2 = 1$	1	
$1 \div 2 = 0$	1	(MSB)

وبالتالي يكون الناتج كما يلي :

$$(25)_{10} = (11001)_2$$

مثال (1 - 2): حول العدد العشري $(87)_{10}$ إلى مكافئه الثنائي.

الحل:

الباقي

$87 \div 2 = 43$	1	(LSB)
$43 \div 2 = 21$	1	
$21 \div 2 = 10$	1	
$10 \div 2 = 5$	0	
$5 \div 2 = 2$	1	
$2 \div 2 = 1$	0	
$1 \div 2 = 0$	1	(MSB)

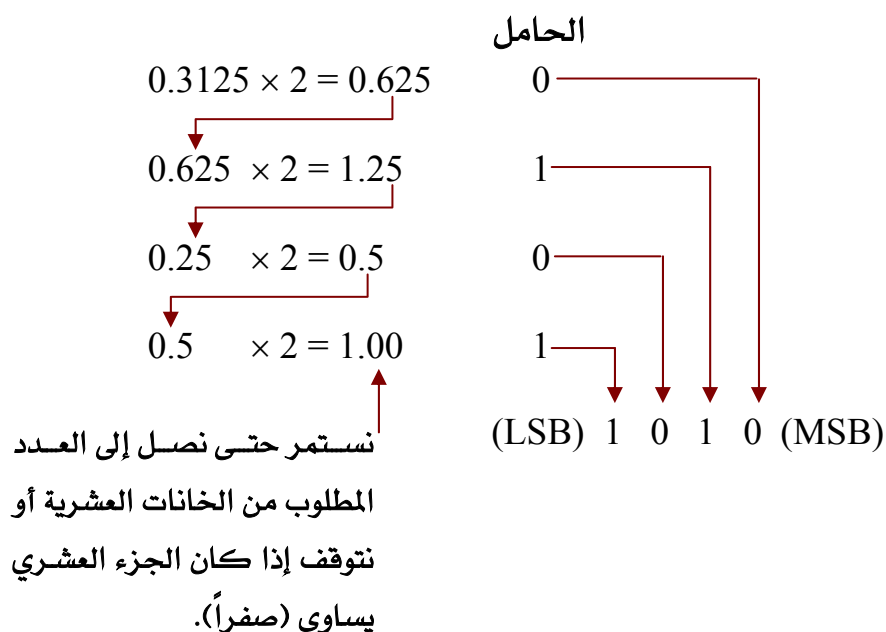
ويكون الناتج:

$$(87)_{10} = (1010111)_2$$

1- 4- 2 تحويل الأعداد الكسرية إلى النظام الثنائي

كما رأينا سابقاً فإنه يمكننا تحويل الأعداد العشرية الصحيحة إلى النظام الثنائي عن طريق تكرار القسمة على (2). والأعداد الكسرية (Decimal Fractions) نستطيع تحويلها إلى النظام الثنائي عن طريق الضرب المتكرر في (2).

ولتحويل العدد الكسري (0.3125) إلى النظام الثنائي نبدأ بضرب العدد الكسري (0.3125) في (2)، ثم نبدأ بضرب العدد الكسري الناتج مرة أخرى في (2) حتى يصبح العدد الكسري الناتج يساوي صفراً (0) أو حتى نصل إلى العدد المطلوب من الخانات العشرية. الأرقام الحاملة (Carried Digits) الناتجة من حاصل الضرب المتكرر والموجودة على يمين الفاصلة العشرية تكون لنا العدد الكسري الثنائي. الرقم الحامل الأول يمثل (MSB) والرقم الحامل الأخير يمثل (LSB). وهذه العملية يمكن تمثيلها كما يلي:



مثال (1-3): حول العدد العشري $(39.25)_{10}$ إلى نظيره الثنائي.

الحل: نبدأ أولاً بتحويل العدد العشري الصحيح وذلك بتكرار القسمة على (2) كما يلي:

الباقي	
$39 \div 2 = 19$	1 (LSB)
$19 \div 2 = 9$	1
$9 \div 2 = 4$	1
$4 \div 2 = 2$	0
$2 \div 2 = 1$	0
$1 \div 2 = 0$	1 (MSB)

ويكون الناتج :

$$(39)_{10} = (100111)_2$$

ثم نبدأ بتحويل العدد الكسري وذلك بتكرار الضرب في (2) كما يلي:

الحامل	
$0.25 \times 2 = 0.5$	0
$0.5 \times 2 = 1.00$	1

وبذلك نحصل على:

$$(0.25)_{10} = (0.01)_2$$

ويكون الناتج النهائي للعدد المطلوب هو :

$$(39.25)_{10} = (100111.01)_2$$

1- 5- التحويل من النظام الثنائي إلى النظام العشري Binary-to-Decimal Conversion

العدد الثنائي كما علمنا من قبل له مراتب في الخانات من اليمين إلى اليسار تمثل قوى العدد (2) وبالتالي فإن مراتب الخانات أو أوزانها العددية هي 16 و 8 و 4 و 2 و 1 وهكذا. قيمة العدد الثنائي معبراً عنها بالعدد العشري المكافئ يمكن حسابها عن طريق ضرب كل خانة (Bit) تساوي الواحد (1) في مرتبة الخانة المقابلة لها وبجمع حاصل الضرب لكل خانة نحصل على العدد المكافئ المطلوب. ويمكن توضيح عملية التحويل بالمثل التوضيحي التالي:

مثال (1-4): حول العدد الثنائي 1101001 إلى نظيره العشري.

الحل: نحدد مرتبة كل خانة تساوي (1) ثم نقوم بضربها في الوزن المقابل لها ونجمع حواصل الضرب كما يلي:

$$\begin{array}{ccccccc} 2^6 & 2^5 & 2^4 & 2^3 & 2^2 & 2^1 & 2^0 : \text{الوزن} \\ 1 & 1 & 0 & 1 & 0 & 0 & 1 : \text{العدد الثنائي} \\ = 1 \times 2^6 + 1 \times 2^5 + 0 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 0 \times 2^1 + 1 \times 2^0 \\ = 64 + 32 + 8 + 1 = (105)_{10} \end{array}$$

والأعداد الكسرية في الأعداد الثنائية يمكن تحويلها أيضاً وذلك بوضع خانات (Bits) على يمين العلامة الثنائية (Binary Point) تماماً كما في الأعداد الكسرية بالنظام العشري والتي توضع أيضاً على يمين العلامة العشرية (Decimal Point) وبالتالي فإن مراتب الخانات أو أوزانها العددية في النظام الثنائي تصبح كما يلي:

..... 2^4 2^3 2^2 2^1 2^0 ● 2^{-1} 2^{-2} 2^{-3} 2^{-4}

↑
العلامة الثنائية

مثال (1-5): حول العدد الكسري الثنائي $(0.1011)_2$ إلى مكافئة العشري.

الحل:

$$\begin{array}{ccccc} & \bullet & 2^{-1} & 2^{-2} & 2^{-3} & 2^{-4} \\ 0 & \bullet & 1 & 0 & 1 & 1 \end{array}$$

$$\therefore (0.1011)_2 = 1 \times 2^{-1} + 1 \times 2^{-3} + 1 \times 2^{-4} = 0.5 + 0.125 + 0.0625 = (0.6875)_{10}$$

1- 6- العمليات الحسابية في النظام الثنائي Binary Arithmetic

العمليات الحسابية في النظام الثنائي ضرورية في كل أجهزة الحاسوب وأنواع أخرى عديدة من النظم الرقمية. وسنكتفي هنا بشرح القواعد الأساسية لعمليات الجمع والطرح فقط.

1- 6- 1 الجمع الثنائي Binary Addition

لإجراء عملية الجمع في النظام الثنائي، هناك أربعة قواعد أساسية لجمع الخانات الثنائية (Binary Digits) وهي:

$$0 + 0 = 0$$

$$0 + 1 = 1$$

$$1 + 0 = 1$$

$$1 + 1 = 0 \text{ carry } 1 \Rightarrow 10 \text{ (الحامل)}$$

لا تحتاج القواعد الثلاثة الأولى إلى مزيد من الإيضاح، والقاعدة الرابعة تقول إنه في حالة جمع $1 + 1 = 10$ وهي تعني رقم (2) بالعشري، والواحد (1) هو المجموع الواجب ترحيله إلى العمود التالي كما في الجمع العشري العادي. ولتوضيح علمية الجمع الثنائي نأخذ المثالين التاليين:

مثال (1- 6): اجمع الرقمين الثنائيين 011, 110.

الحل: نرتب الأعداد الثنائية بحيث تظهر في صورة أعمدة أو خانات واضحة كما يلي:

6	1	1	0
+ 3	+	0	1
9 (عشري)	1	0	1

مثال (1- 7): اجمع الرقمين الثنائيين 011, 100.

الحل:

4	1	0	0
+ 3	+	0	1
7 (عشري)	1	1	1

1- 6- 2 الطرح الثنائي Binary Subtraction

هناك طريقتان لإجراء عملية الطرح وهما :

1 - الطريقة المباشرة أو ما يطلق عليه بالطريقة الحسابية.

2 - الطريقة المتممة.

وسنكتفي هنا بشرح الطريقة المباشرة، وسوف نتناول الطريقة المتممة بالتفصيل فيما بعد. لإجراء الطرح بالطريقة المباشرة (الحسابية) يجب معرفة القواعد الأساسية لهذه العملية مع ملاحظة أن المقدار المطروح منه على اليسار والمقدار المطروح على اليمين:

$$0 - 0 = 0$$

$$1 - 0 = 1$$

$$1 - 1 = 0$$

تكون النتيجة (1) واستلفنا (1) $0 - 1 = 1$ ←

ويمكن تلخيص عملية الطرح في الطريقة المباشرة كما يلي :

- رتب الأرقام تحت بعضها بحيث تظهر في صورة أعمدة أو خانات واضحة.
 - ابدأ من الخانة الأولى على اليمين متجهاً إلى اليسار متبعاً القواعد التالية في الطرح:
 - عند طرح (0) من (0) أو (1) من (1) نضع في الناتج (0).
 - عند طرح (0) من (1) نضع الناتج (1).
 - عند طرح (1) من (0) نضع في الناتج (1) ثم نغير كل (0) من الخانات التالية (في المطروح منه) إلى (1) حتى نصل إلى أقرب (1) فنغيره إلى (0).
 - أكمل بعد ذلك عملية الطرح باستخدام القواعد السابقة.
- مثال (1 - 8):** اطرح من المقدار (101) المقدار (011).

الحل:

عندما استلفنا (1) أصبحت هذه الخانة (0)

استلفنا (1) من العمود الذي يليه فأصبحت الخانة تحتوي على (10) وبطرح (1) منها يصبح الناتج (1)

المطروح منه

المطروح

$$\begin{array}{r} 0 \\ \times 10 \\ \hline 0 \\ 10 \\ \hline 10 \end{array}$$

1- 7- المتعمم الأحادي والثنائي للأعداد الثنائية

One's and Two's Complements of Binary Numbers

إن أهمية المتممين الأحادي والثنائي يكمن في سماحهما لنا بتمثيل الأعداد الثنائية السالبة. والمتمم الثنائي هو الأكثر شيوعاً واستخداماً في أجهزة الحاسوب للتعامل مع الأعداد السالبة. وللحصول على المتمم الأحادي لأي عدد ثنائي فإننا ببساطة نقوم بتغيير كل (1) إلى (0) ونغير كل (0) إلى (1) في العدد الثنائي كما يلي:

$$\begin{array}{r}
 10110011 \leftarrow \text{العدد الثنائي} \\
 \downarrow \downarrow \downarrow \downarrow \downarrow \downarrow \downarrow \downarrow \\
 01001100 \leftarrow \text{المتمم الأحادي}
 \end{array}$$

أما المتمم الثنائي للعدد الثنائي فإنه يمكن إيجاده بطريقتين كما يلي:

الطريقة الأولى: نقوم بإيجاد المتمم الأحادي كما سبق. ثم بعد ذلك نقوم بإضافة العدد (1) إلى المتمم الأحادي الذي حصلنا عليه وبذلك نحصل على المتمم الثنائي أي أن:

$$\text{المتمم الثنائي} = \text{المتمم الأحادي} + 1$$

ومثال ذلك نفترض أننا نريد الحصول على المتمم الثنائي للعدد الثنائي 10110011. حيث يجب أولاً الحصول على المتمم الأحادي ثم نجمع عليه (1) لنحصل على المتمم الثنائي للعدد.

$$\begin{array}{r}
 10110011 \leftarrow \text{العدد الثنائي} \\
 01001100 \leftarrow \text{المتمم الأحادي} \\
 + 1 \leftarrow \text{نضيف (1)} \\
 \hline
 01001101 \leftarrow \text{المتمم الثنائي}
 \end{array}$$

الطريقة الثانية: نقوم بالنظر للخانه الثنائية ذات القيمة الدنيا (LSB) من أقصى اليمين للعدد الثنائي فإن كانت تساوي (0) نقوم بكتابته ونستمر في ذلك وبمجرد أن نقابل أول خانه ثنائية تساوي واحداً عند ذلك نقوم بكتابة الواحد الذي قابلناه ثم بعد ذلك نقوم بقلب الصفر واحد أو الواحد صفراً وهكذا إلى أن ننهي من كتابة العدد (وفي حال قابلنا أول واحد في الخانة الثنائية ذات القيمة الدنيا فإننا نقوم بكتابته ثم نتبع الطريقة السابقة بقلب الصفر إلى واحد والواحد إلى صفر) ومثال على ذلك، نفترض أننا نريد تحويل العدد الثنائي $(10101101)_2$ إلى المتمم الثنائي:

$$\begin{array}{r}
 10101101 \leftarrow \text{العدد الثنائي} \\
 01010011 \leftarrow \text{المتمم الثنائي}
 \end{array}$$

(المتمم الأحادي)

1- 8 تمثيل الأعداد ذات الإشارة Representation of Signed Numbers

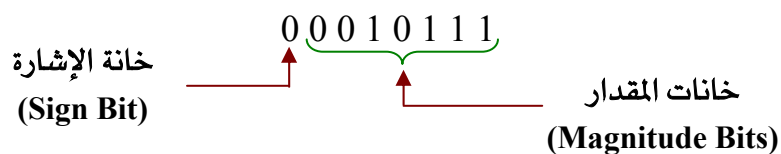
إن النظم الرقمية التي تستخدم في الحاسوب يجب أن تكون لديها القدرة على التعامل مع الأعداد الموجبة والسالبة على حد سواء ونتيجة لذلك فإن الخانة الثنائية ذات القيمة العليا والموجودة في أقصى يسار العدد الثنائي تمثل إشارة العدد، حيث يوضع في هذه الخانة (0) للعدد الموجب، ويوضع بها (1) للعدد السالب. فمثلاً في حالة العدد الثنائي المكون من ثماني خانات ثنائية فإن الخانة الثنائية ذات القيمة

العليا للعدد والموجودة في أقصى يسار العدد تمثل إشارة العدد (Sign Bit) وبقية الخانات تمثل قيمة العدد (Magnitude).

وهناك ثلاثة طرق لتمثيل الأعداد ذات الإشارة في النظام الثنائي وهي: إشارة المقدار (Sign-Magnitude) والمتمم الأحادي (1's Complement) والمتمم الثنائي (2's Complement).

1- 8- 1 نظام إشارة المقدار (Sign-Magnitude System)

عند تمثيل العدد الثنائي بنظام إشارة المقدار، فإن الخانة الثنائية (Bit) ذات القيمة العليا والموجودة في أقصى يسار العدد تمثل خانة الإشارة وبقية الخانات تمثل مقدار العدد. حيث أن الخانات التي تمثل مقدار العدد تظل كما هي سواء أكان العدد سالباً أم موجباً أما في خانة الإشارة فإنه يتم وضع صفر إذا كان العدد موجباً أو واحد إذا كان العدد سالباً. فمثلاً لتمثيل العدد العشري (+23) بنظام إشارة المقدار فإننا نكتب العدد كالتالي:



ولتمثيل العدد العشري (23-) فإننا نكتب ما يلي:

1 0 0 1 0 0 1 1 1

حيث نلاحظ أن الفرق الوحيد بين العددين $(+23)$, (-23) هو في خانة الإشارة فقط.

1- 8- 2 نظام المتمم الأحادي (1's Complement System)

الأعداد الموجبة في نظام المتتم الأحادي تمثل بنفس الطريقة التي تمت في تمثيل الأعداد الموجبة بنظام إشارة المقدار. أما الأعداد السالبة فيتم الحصول عليها عن طريق إيجاد المتتم الأحادي للعدد الموجب. وكمثال على ذلك العدد العشري (23-) يمكن تمثيله عن طريق إيجاد المتتم الأحادي للعدد كما يلي :

0 0 0 1 0 1 1 1 ← العدد (+23)

1 1 1 0 1 0 0 0 ← العدد (-23)

حيث إن الإشارة في كلا العددين تمثلها الخانة الأخيرة ذات القيمة العليا الموجودة في أقصى يسار العددين.

1- 8- 3 نظام المتمم الثنائي (2's Complement)

كما في نظام المتمم الأحادي فإن الأعداد الموجبة في نظام المتمم الثنائي تمثل بنفس الطريقة كما في نظام إشارة المقدار. أما الأعداد السالبة فنحصل عليها عن طريق إيجاد المتمم الثنائي للعدد الموجب. فمثلاً العدد العشري (-23) يمكن تمثيله عن طريق إيجاد المتمم الثنائي للعدد (+23) كما يلي :

العدد (+23) $\leftarrow 00010111$

العدد (-23) $\leftarrow 11101001$

وكما ذكرنا سابقاً فإن نظام المتمم الثنائي هو الأكثر شيوعاً واستخداماً في النظم الحاسوبية.

1- 9 العمليات الحسابية مع الأعداد ذات الإشارة Arithmetic Operations with Signed Numbers

تعلمنا سابقاً كيف يمكن تمثيل الأعداد ذات الإشارة بثلاثة نظم مختلفة، وهنا سوف نتعلم كيف نجري العمليات الحسابية المختلفة على الأعداد ذات الإشارة وسنكتفي هنا بشرح عملية الطرح فقط، حيث إننا شرحنا عملية الجمع بالتفصيل في الجزء (1- 6). ولأن نظام المتمم الثنائي كما أسلفنا هو الأكثر استخداماً لتمثيل الأعداد السالبة في أجهزة الحاسوب فسوف نكتفي هنا بشرح عملية الطرح باستخدام نظام المتمم الثنائي فقط. ولفهم عملية طرح الأعداد ذات الإشارة باستخدام المتمم الثنائي فإننا سوف نعطي بعض الأمثلة كما يلي:

مثال (1- 9): اطرح من المقدار 00001110 المقدار 11111010 باستخدام المتمم الثنائي للأعداد.
الحل: في هذه الحالة فإن:

$$14 - (-6) = 14 + 6 = 20$$

يمكن ترتيب العددين تحت بعضهما كما يلي:

$$\begin{array}{r} 00001110 \quad (+14) \text{ المطروح منه} \\ + 00000110 \quad (+6) \text{ المتمم الثنائي للمطروح} \\ \hline 00010100 \quad (+20) \text{ الفرق} \end{array}$$

مثال (1- 10): اجرِ عملية الطرح الآتية باستخدام نظام المتمم الثنائي:

$$(00001000)_2 - (00000100)_2$$

الحل: في هذه الحالة فإن:

$$8 - 4 = 8 + (-4) = 4$$

وبالتالي نجد أن:

$$\begin{array}{r}
 00001000 \\
 + 11111100 \\
 \hline
 \cancel{1}0000100 \\
 \text{يهمل الحامل} \\
 \text{(Discard carry)}
 \end{array}
 \begin{array}{l}
 (+8) \text{ المطروح منه} \\
 (-4) \text{ المتمم الثنائي للمطروح} \\
 (+4) \text{ الفرق}
 \end{array}$$

مثال (1 - 11): اجري عملية الطرح الآتية باستخدام المتمم الثنائي.
 $(11100111)_2 - (00001001)_2$

الحل: في هذه الحالة فإن:

$$-25 - (+9) = -25 - 9 = -34$$

وبالتالي فإنه:

$$\begin{array}{r}
 11100111 \\
 + 11110111 \\
 \hline
 \cancel{1}1011110 \\
 \text{يهمل الحامل} \\
 \text{(Discard carry)}
 \end{array}
 \begin{array}{l}
 (-25) \text{ المطروح منه} \\
 (-9) \text{ المتمم الثنائي للمطروح} \\
 (-34) \text{ الفرق}
 \end{array}$$

1- 10 النظام الثماني للأعداد The Octal Numbering System

يطلق على النظام الثماني اسم نظام الأساس ثمانية (8) ويشار إليه بالأساس (8) لأنه يحتوي على ثمانية رموز وهي (0 و1 و2 و3 و4 و5 و6 و7) ونتيجة لأن التعامل مع الأعداد الثنائية الطويلة يجعل الإنسان عرضة للخطأ في التعامل معها من ناحية الكتابة أو النسيان، لذا يتم اللجوء إلى استخدام النظام الثماني في التعامل مع الأعداد الثنائية بصورة غير مباشرة ومن ثم يتم التحويل بين النظامين الثنائي والثماني.

1- 10- 1 التحويل من النظام الثماني إلى العشري Octal-to-Decimal Conversion

مراتب الخانات في النظام الثماني مرتبة من أقصى اليمين إلى اليسار وتمثل قوى العدد (8) أي $(8^0 \quad 8^1 \quad 8^2 \quad 8^3 \dots)$ وهكذا، وبالتالي فإن مراتب الخانات أو أوزانها العددية هي $(1 \quad 8 \quad 64 \quad 512 \dots)$ وهكذا، ولتمييز العدد الثماني عن غيره من الأعداد يكتب الأساس في أسفل العدد الثماني على اليسار. فعلى سبيل المثال لتحويل العدد الثماني $(2275)_8$ إلى عدد في النظام العشري فإننا نقوم بالتحويل كما يلي :

$$\begin{array}{l}
 \text{الأوزان : } 8^3 \quad 8^2 \quad 8^1 \quad 8^0 \\
 \text{العدد الثماني : } 2 \quad 2 \quad 7 \quad 5 \\
 \therefore (2275)_8 = (2 \times 8^3) + (2 \times 8^2) + (7 \times 8^1) + (5 \times 8^0)
 \end{array}$$

$$= (2 \times 512) + (2 \times 64) + (7 \times 8) + (5 \times 1) \\ = 1024 + 128 + 56 + 5 = (1213)_{10}$$

1- 10- 2 التحويل من النظام العشري إلى الثماني Decimal-to-Octal Conversion

عند تحويل عدد من النظام العشري إلى عدد في النظام الثماني فإننا نقوم بعملية القسمة المكررة على العدد (8)، وهي تشبه طريقة تحويل الأعداد من النظام العشري إلى الثنائي حيث يختلف الأساس هنا فاصبح (8) بدلاً من (2).

1- 10- 2- 1 تحويل الأعداد العشرية الصحيحة إلى النظام الثماني

لتحويل العدد العشري $(150)_{10}$ إلى عدد في النظام الثماني فإننا نبدأ بقسمة العدد 150 على (8) ثم نقسم خارج القسمة الذي حصلنا عليه على (8) وهكذا حتى نحصل على خارج قسمة يساوي صفراً (0). في كل خطوة من خطوات القسمة نحصل على باقٍ من خارج القسمة وهو الذي يشكل العدد الثماني. وكما في التحويل من النظام العشري إلى الثنائي فإن الباقي الأول الذي نحصل عليه يمثل {Least Significant Digit} (LSD) في العدد الثاني والباقي الأخير يمثل {Most Significant Digit} (MSD) وهذه الخطوات موضحة كالآتي:

الباقي

$$\begin{array}{ll} 150 \div 8 = 18 & 6 \text{ (LSD)} \\ 18 \div 8 = 2 & 2 \\ 2 \div 8 = 0 & 2 \text{ (MSD)} \end{array}$$

وبالتالي يكون الناتج كما يلي :

$$(150)_{10} = (226)_8$$

مثال (1- 12): حول العدد العشري $(624)_{10}$ إلى نظيرة في النظام الثماني.

الحل:

الباقي

$$\begin{array}{ll} 624 \div 8 = 78 & 0 \text{ (LSD)} \\ 78 \div 8 = 9 & 6 \\ 9 \div 8 = 1 & 1 \\ 1 \div 8 = 0 & 1 \text{ (MSD)} \end{array}$$

وبالتالي يكون الناتج كما يلي :

$$(624)_{10} = (1160)_8$$

1- 10- 2- 2 تحويل الأعداد الكسرية إلى النظام الثماني

يتم تحويل الأعداد الكسرية في خطوات مشابهة لطريقة تحويل الأعداد في النظام الثنائي وذلك عن طريق ضرب المتكرر في (8). ولتحويل العدد الكسري (0.265) إلى عدد في النظام الثماني فإننا

نبدأ أولاً بضرب العدد الكسري 0.265 في (8)، ثم نبدأ بضرب العدد الكسري الناتج مرة أخرى في (8) حتى يصبح العدد الكسري الناتج يساوي صفراً (0) أو حتى نصل إلى العدد المطلوب من الخانات العشرية. الأرقام الحاملة (Carried Digits) الناتجة من حاصل الضرب المتكرر تكون لنا العدد الثماني. الرقم الحامل الأول يمثل (LSD) أما الرقم الأخير فإنه يمثل (MSD) وهذه العملية يمكن تمثيلها كالآتي:

الحامل

$0.265 \times 8 = 2.12$	2	(MSD)
$0.12 \times 8 = 0.96$	0	
$0.96 \times 8 = 7.68$	7	
$0.68 \times 8 = 5.44$	5	
$0.44 \times 8 = 3.52$	3	
$0.52 \times 8 = 4.16$	4	(LSD)

إذا فرضنا أن العدد المطلوب من الخانات العشرية هو ستة (6) خانات فتكون نتيجة التحويل النهائية هي:

$$(0.625)_{10} = (0.207534)_8$$

مثال (1-13): حول العدد العشري $(44.5625)_{10}$ إلى مكافئه في النظام الثماني.

الحل: نبدأ بتحويل العدد العشري الصحيح وذلك بتكرار القسمة على (8).

الباقى

$44 \div 8 = 5$	4	(LSD)
$5 \div 8 = 0$	5	(MSD)

وبالتالى يكون الناتج كما يلي:

$$(44)_{10} = (54)_8$$

ثم نبدأ بتحويل العدد الكسري وذلك بتكرار الضرب في ثمانية (8) كما يلي :

الحامل

$0.5625 \times 8 = 4.5$	4
$0.5 \times 8 = 4.00$	4

وبذلك نحصل على :

$$(0.5625)_{10} = (0.44)_8$$

ويكون الناتج النهائي للعدد المطلوب هو :

$$(44.5625)_{10} = (54.44)_8$$

1- 10- 3 التحويل من النظام الثماني إلى النظام العشري Octal-to-Decimal Conversion

العدد الثماني كما علمنا من قبل له مراتب في الخانات من اليمين إلى اليسار وتمثل قوى العدد (8) وبالتالي فإن مراتب الخانات أو أوزانها العددية هي 4096 و 512 و 64 و 8 و 1 وهكذا. وقيمة العدد الثماني معبراً عنها بالعدد العشري المكافئ يمكن حسابها عن طريق ضرب كل خانة (Digit) في مرتبة الخانة المقابلة لها وبجمع حاصل ضرب كل خانة نحصل على العدد المكافئ المطلوب. ويمكن توضيح هذه العملية بالمثال التالي.

مثال (1- 14): حول العدد الثماني $(324)_8$ إلى عدد في النظام العشري.

الحل:

$$8^0 \quad 8^1 \quad 8^2 : \text{الأوزان}$$

$$4 \quad 2 \quad 3 : \text{العدد الثماني}$$

$$\begin{aligned} \therefore (324)_8 &= (3 \times 8^2) + (2 \times 8^1) + (4 \times 8^0) \\ &= (3 \times 64) + (2 \times 8) + (4 \times 1) \\ &= 192 + 16 + 4 = (212)_{10} \end{aligned}$$

والأعداد الكسرية في الأعداد الثمانية يمكن تحويلها أيضاً مثل الأعداد الثنائية تماماً مع تغيير الأساس وذلك بوضع خانة على يمين العلامة الثمانية (Octal Point) وبالتالي فإن مراتب الخانات أو أوزانها العددية في النظام الثماني تصبح كالآتي:

$$8^4 \quad 8^3 \quad 8^2 \quad 8^1 \quad 8^0 \quad \bullet \quad 8^{-1} \quad 8^{-2} \quad 8^{-3} \quad 8^{-4} \dots\dots$$

العلامة الثمانية

مثال (1- 15): حول العدد الثماني $(567.14)_8$ إلى نظيره في النظام العشري.

الحل:

$$8^2 \quad 8^1 \quad 8^0 \quad \bullet \quad 8^{-1} \quad 8^{-2} : \text{الأوزان}$$

$$5 \quad 6 \quad 7 \quad \bullet \quad 1 \quad 4 : \text{العدد الثماني}$$

$$\begin{aligned} \therefore (567.14)_8 &= (5 \times 8^2) + (6 \times 8^1) + (7 \times 8^0) + (1 \times 8^{-1}) + (4 \times 8^{-2}) \\ &= (5 \times 64) + (6 \times 8) + (7 \times 1) + (1 \times 0.125) + (4 \times 0.015625) \\ &= 320 + 48 + 7 + 0.125 + 0.0625 = (375.1875)_{10} \end{aligned}$$

1- 10- 4 التحويل من النظام الثماني إلى النظام الثنائي Octal-to-Binary Conversion

حيث إنه يمكن تمثيل كل رقم (Digit) من أرقام العدد الثماني كعدد ثنائي مكون من ثلاث خانات (3-bits)، وعليه فإنه من السهل علينا التحويل من النظام الثماني إلى الثنائي. كل رقم في النظام الثماني يمثل بثلاث خانات كما هو موضح في جدول (1- 1).

الرقم الثماني	0	1	2	3	4	5	6	7
العدد الثنائي	000	001	010	011	100	101	110	111

الجدول (1- 1) تمثيل الأرقام الثمانية كأعداد ثنائية.

ولتحويل العدد الثماني إلى نظيره الثنائي ببساطة نستبدل كل رقم ثماني بما يقابله من ثلاث خانات ثنائية كما هو موضح بالمثلثين التاليين.

مثال (1- 16): حول العدد الثماني $(357)_8$ إلى نظيره في النظام الثنائي.

الحل:

$$(357)_8 = \begin{array}{ccc} 3 & 5 & 7 \\ \downarrow & \downarrow & \downarrow \\ 011 & 101 & 111 \end{array}$$

$$= (011101111)_2$$

مثال (1- 17): حول العدد الثماني $(1276.543)_8$ إلى مكافئة الثنائي.

الحل:

$$(1276.543)_8 = \begin{array}{ccccccc} 1 & 2 & 7 & 6 & \bullet & 5 & 4 & 3 \\ \downarrow & \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow & \downarrow \\ 001 & 010 & 111 & 110 & \bullet & 101 & 100 & 011 \end{array}$$

$$= (1010111110.101100011)_2$$

لاحظ أننا أهملنا الصفرين الأخيرين من أقصى اليسار لأنه لا قيمة لهما.

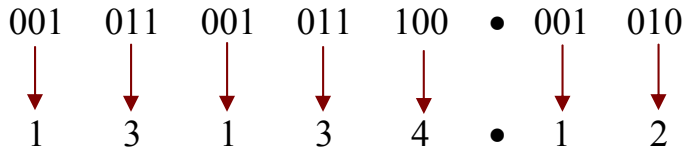
1- 10- 5 التحويل من النظام الثنائي إلى النظام الثماني Binary-to-Octal Conversion

إن التحويل من النظام الثنائي إلى النظام الثماني هو عكس عملية التحويل من النظام الثماني إلى الثنائي. حيث نقوم بتجميع كل ثلاث خانات ثنائية متجاورة بعد العلامة الثنائية -إن وجدت- وكتابة ما يقابلها بالنظام الثماني مع ملاحظة أنه عند تجميع الخانات الثنائية في أقصى يسار العدد أو أقصى يمين العدد بعد العلامة الثنائية حيث إنه إذا كان مجموع الخانات واحداً أو اثنين فإنه يمكننا إكمال

العدد إلى ثلاث خانات وذلك بإضافة صفرين أو صفر للعدد وحتى يكون لدينا وحدات متكاملة من الخانات الثنائية ذات خانات الثلاث.

مثال (1- 18): حول العدد الثنائي $(1011001011100.00101)_2$ إلى نظيرة في النظام الثماني.

الحل:



لاحظ أنه تم زيادة صفر واحد على يمين الكسر الثنائي وصفرين على يسار العدد الصحيح وبذلك يكون لدينا ما يلي:

$$(1011001011100.00101)_2 = (13134.12)_8$$

1- 10- 6 العمليات الحسابية في النظام الثماني Arithmetic Operations in Octal System

سنقتصر هنا على دراسة عملية الجمع وعملية الطرح بالطريقة المباشرة.

1- 10- 6 1- الجمع الثماني Octal Addition

إذا جمعنا عدداً من الأرقام العشرية الأساسية – أي التي بين (0 و9) وكان حاصل الجمع لا يزيد عن (9) فإنه يعبر به تماماً ، أما إذا زاد حاصل الجمع عن (9) بواحد فقط فإنه يعبر عنه بالرقم (10) الذي هو بداية التكرار للرموز العشرية الأساسية. وكذلك الحال بالنسبة للنظام الثنائي فإنه لو زاد حاصل الجمع عن الرموز الأساسية والتي هي (0 و1) بواحد فقط عبر عنه بالرقم الثنائي (10) الذي هو بداية التكرار للرموز الأساسية للنظام الثنائي أيضاً كما تم شرحه سابقاً. وعلى هذا فإنه يمكن تطبيق قواعد الجمع في النظام العشري على الأعداد في النظام الثماني ما دام حاصل الجمع لا يزيد على الرقم (7) الذي هو آخر رمز في النظام الثماني – أما إذا زاد حاصل الجمع عن (7) بواحد فقط عبر عنه بالرقم (10) الثماني ، الذي هو بداية التكرار الأول للأرقام الثمانية ويأتي بعده (11 و12 و13 و14 و15 و16 و17) ثم يبدأ التكرار الثاني (20 و21 و22 و..... و27) ثم التكرار الثالث (30 و31 و..... و37) وهكذا. والجدول (1- 2) يبين عملية الجمع في النظام الثماني مع ملاحظة أن الجمع يتم بين رقم واحد رأسي مع رقم واحد أفقي وأن حاصل الجمع في نقطة التقاء الخط الرأسي والذي نتصور أنه نازل من الرقم الرأسي مع الخط الأفقي والذي نتصور أنه خارج من الرقم الأفقي. ويمكن تلخيص عملية الجمع في النظام الثماني كالآتي:

- أنه يمكننا إجراء عملية الجمع للأرقام الثمانية كما في النظام العشري تماماً مادام حاصل الجمع لم يزد على رقم (7).
- إذا زاد حاصل الجمع عن رقم (7) فإننا نضيف إلى حاصل الجمع العشري (2) لنحصل على مقابله الثماني، حيث إن الرقم التالي للرقم (7) في النظام العشري هو (8) أما الرقم (7) الثماني فإن الرقم التالي له هو (10) الثماني أي أننا لو جمعنا (2) على حاصل الجمع العشري ينتج حاصل الجمع الثماني المقابل (لاحظ أن هذه الطريقة لا تستخدم في عملية التحويل من النظام العشري إلى النظام الثماني إنما تستخدم فقط في عملية الجمع).

7	6	5	4	3	2	1	0	+
7	6	5	4	3	2	1	0	0
10	7	6	5	4	3	2	1	1
11	10	7	6	5	4	3	2	2
12	11	10	7	6	5	4	3	3
13	12	11	10	7	6	5	4	4
14	13	12	11	10	7	6	5	5
15	14	13	12	11	10	7	6	6
16	15	14	13	12	11	10	7	7

الجدول (1 - 2) عملية الجمع في النظام الثماني.

مثال (1 - 19): اجمع العددين الثمانيين $(34)_8$ ، $(42)_8$.

الحل: نرتب أولاً العددين رأسياً ثم نقوم بعملية الجمع:

$$\begin{array}{r} 34 \\ + 42 \\ \hline 76 \end{array}$$

$$\therefore (34)_8 + (42)_8 = (76)_8$$

نلاحظ هنا أن مجموع أي من الرقمين الرأسيين $(2 و 4)$ أو $(3 و 4)$ لم يزد عن رقم (7) وبالتالي يكتب حاصل الجمع كما هو.

مثال (1- 20): اجمع العددين الثمانيين $(56)_8$ و $(63)_8$.

الحل:

$$\begin{array}{r} 5 \ 6 \\ + 6 \ 3 \\ \hline 1 \ 4 \ 1 \end{array}$$

نلاحظ في هذا المثال أنه عند زيادة حاصل الجمع عن رقم (7) أضفنا (2) إلى الناتج ثم رحلنا الحامل (Carry) إلى الخانة التالية.

1- 10- 6- 2 الطرح في النظام الثماني Subtraction in Octal System

يمكن تلخيص عملية الطرح في النظام الثماني كالتالي:

- إذا كان المطروح منه أكبر من المطروح أو يساويه فيتم كطرح الأرقام العشرية تماماً.
- أما إذا كان المطروح منه أصغر من المطروح فيتم إستلاف (1) من الخانة التالية - هذا الواحد يعبر عنه بثمانية (8) تضاف إلى الخانة التي يراد الطرح منها في العدد المطروح منه ثم يتم الطرح كالمعتاد في النظام العشري.

مثال (1- 21): اجر عملية الطرح الآتية: $(657)_8 - (346)_8$

الحل: نضع الرقمين بصورة رأسية كما يلي :

$$\begin{array}{r} \text{المطروح منه} \\ 6 \ 5 \ 7 \\ - \text{المطروح} \\ 3 \ 4 \ 6 \\ \hline 3 \ 1 \ 1 \end{array}$$

$$\therefore (657)_8 - (346)_8 = (311)_8$$

نلاحظ هنا أن كل رقم من المطروح منه أكبر من المطروح ولذلك تمت عملية الطرح كما في الأرقام العشرية تماماً.

مثال (1- 22): اجر عملية الطرح الآتية: $(732)_8 - (634)_8$

الحل:

$$\begin{array}{r} \text{المطروح منه} \\ 6 \ 5 \ 7 \\ \text{المطروح} \\ 6 \ 3 \ 4 \\ \hline 0 \ 7 \ 6 \end{array}$$

$$\therefore (732)_8 - (634)_8 = (76)_8$$

نلاحظ هنا في العمود الأول عند طرح (4) من (2) فإن المطروح أكبر من المطروح منه ولذلك استلفنا (1) من الخانة التالية وهذا الواحد بثمانية تجمع على المطروح منه، ثم تمت عملية الطرح كما في النظام العشري وتكررت هذه العملية أيضاً عند طرح (3) من (2) في العمود الثاني.

1- 11 النظام السداسي عشري للأعداد Hexadecimal Numbering System

يطلق على النظام السداسي عشري اسم نظام الأساس ستة عشر (16) ويشار إليه بالأساس (16) لأنه يعتمد على ستة عشر رمزاً وهي (0 و1 و2 و3 و4 و5 و6 و7 و8 و9 وA وB وC وD وE وF) مع ملاحظة أن الحروف (A وB وC وD وE وF) تكافئ الأرقام العشرية (10 و11 و12 و13 و14 و15) على الترتيب.

1- 11- 1 التحويل من السداسي عشري إلى العشري Hexadecimal-to-Decimal Conversion

مراتب الخانات في النظام السداسي عشري من اليمين إلى اليسار تمثل قوى العدد 16 أي $(16^0 \ 16^1 \ 16^2 \ 16^3 \dots)$ وهكذا وبالتالي فإن مراتب الخانات أو أوزانها هي (1 16 256 4096 ...) وهكذا وعلى ذلك فإنه يمكن التعبير عن العدد $(522.39)_{16}$ كالآتي:

$$16^{-2} \ 16^{-1} \bullet \ 16^0 \ 16^1 \ 16^2 : \text{الأوزان}$$

$$9 \ 3 \bullet \ 2 \ 2 \ 5 : \text{العدد السداس عشري}$$

$$\begin{aligned} \therefore (522.39)_{16} &= (5 \times 16^2) + (2 \times 16^1) + (2 \times 16^0) + (3 \times 16^{-1}) + (9 \times 16^{-2}) \\ &= (5 \times 256) + (2 \times 16) + (2 \times 1) + (3 \times 0.0625) + (9 \times 0.0039062) \\ &= 1280 + 32 + 2 + 0.1875 + 0.0351558 = (1314.222655)_{10} \end{aligned}$$

والتعبير بهذه الطريقة عن العدد السداسي عشري تسمى بالشكل الموسع. ولتمييز العدد

السداسي عشري عن غيره يوضع الأساس (16) على يمين العدد في الأسفل كما هو موضح سابقاً.

1- 11- 2 التحويل من العشري إلى السداسي عشري Decimal-to-Hexadecimal Conversion

طريقة تحويل الأعداد من النظام العشري إلى السداسي عشري تتم بتكرار القسمة على (16) والتي تماثل تماماً الطريقة التي استخدمت في التحويل من النظام العشري إلى النظام الثماني والثنائي حيث اختلف في الأساس هنا فاصبح (16) بدلاً من (8) أو (2).

1- 11- 2- 1 تحويل الأعداد العشرية الصحيحة إلى النظام السداسي عشري

لتحويل العدد العشري $(97)_{10}$ إلى مكافئه السداسي عشري فإننا نبدأ بقسمة العدد 97 على (16) ثم نقسم خارج القسمة الذي حصلنا عليه على (16) وهكذا حتى نحصل على خارج قسمة يساوي صفراً (0). في كل خطوة من خطوات القسمة نحصل على باقي من خارج القسمة وهو الذي يشكل العدد

السداسي عشري. وكما في التحويل العشري إلى الثماني، فإن الباقي الأول الذي نحصل عليه يمثل (LSD) والباقي الأخير يمثل (MSD) وهذه الخطوات موضحة كآتي:

الباقي

$$\begin{array}{rcl} 97 \div 16 = 6 & 1 & \text{(LSD)} \\ 6 \div 16 = 0 & 6 & \text{(MSD)} \end{array}$$

وبالتالي يكون الناتج كما يلي:

$$(97)_{10} = (61)_{16}$$

مثال (1 - 23): حول العدد العشري $(314)_{10}$ إلى مكافئه في النظام السداسي عشري.

الحل:

الباقي

$$\begin{array}{rcl} 314 \div 16 = 19 & A & \text{(LSD)} \\ 19 \div 16 = 1 & 3 & \\ 1 \div 16 = 0 & 1 & \text{(MSD)} \end{array}$$

وبالتالي يكون الناتج كما يلي:

$$(314)_{10} = (13A)_{16}$$

1- 11- 2- 2- تحويل الأعداد الكسرية في النظام السداسي عشري

يتم تحويل الأعداد الكسرية في خطوات مشابهة لطريقة تحويل الكسور في النظام الثماني والثنائي وذلك عن طريق ضرب المتكرر في (16). فمثلاً لتحويل العدد الكسري $(0.78125)_{10}$ إلى نظيره في النظام السداسي عشري فإننا نبدأ بضرب العدد الكسري في (16) ثم نضرب العدد الكسري الناتج مرة أخرى في (16) وهكذا حتى يصبح العدد الكسري الناتج يساوي الصفر (0) أو حتى نصل إلى العدد المطلوب من الخانات العشرية. والأرقام الحاملة الناتجة من حاصل الضرب المتكرر تكون لنا العدد السداسي عشري. والرقم الحامل الأول فإنه يمثل (LSD) والرقم الحامل الأخير فيمثل (MSD) وتتم عملية التحويل كآتي:

الحامل

$$\begin{array}{rcl} 0.78125 \times 16 = 12.5 & C & \\ 0.5 \times 16 = 8.00 & 8 & \end{array}$$

وبذلك نحصل على:

$$\therefore (0.78125)_{10} = (0.C8)_{16}$$

مثال (1- 24): حول العدد العشري $(329.52)_{10}$ إلى مكافئه السداسي عشري.

الحل: نبدأ أولاً بتحويل العدد العشري الصحيح وذلك بتكرار القسمة على 16:

الباقى

$$\begin{array}{rcl} 329 \div 16 = 20 & 9 & (\text{LSD}) \\ 20 \div 16 = 1 & 4 & \\ 1 \div 16 = 0 & 1 & (\text{MSD}) \end{array}$$

وبالتالى يكون الناتج كما يلي:

$$\therefore (329)_{10} = (149)_{16}$$

وبتكرار الضرب في (16) يتم تحويل العدد الكسري:

الحامل

$$\begin{array}{rcl} 0.52 \times 16 = 8.32 & 8 & (\text{MSD}) \\ 0.32 \times 16 = 5.12 & 5 & \\ 0.12 \times 16 = 1.92 & 1 & \\ 0.92 \times 16 = 14.72 & E & \\ 0.72 \times 16 = 11.52 & B & \\ 0.52 \times 16 = 8.32 & 8 & (\text{LSD}) \end{array}$$

فاذا فرضنا أن العدد المطلوب من الخانات العشرية هو ست (6) خانات فتكون نتيجة التحويل هي:

$$(0.52)_{10} = (0.851EB8)_{16}$$

ويكون الناتج النهائي للعدد المطلوب هو:

$$(329.52)_{10} = (149.851EB8)_{16}$$

1- 11- 3 التحويل من السداسي عشري إلى العشري Hexadecimal-to-Decimal Conversion

العدد السداسي عشري كما علمنا من قبل له مراتب في الخانات من اليمين إلى اليسار تمثل قوى

العدد (16). وبضرب كل خانة من خانات العدد السداسي عشري في مرتبة الخانة المقابلة لها ثم بجمع

حاصل ضرب كل خانة نحصل على العدد المطلوب. ويمكن توضيح عملية التحويل بالمثل التالي:

مثال (1- 25): أوجد مكافئ العدد السداسي عشري $(F9B)_{16}$ في النظام العشري.

الحل:

$$16^0 \quad 16^1 \quad 16^2 : \text{الأوزان}$$

$$B \quad 9 \quad F : \text{العدد صحيحة عشري}$$

$$\begin{aligned}\therefore (F9B)_{16} &= (F \times 16^2) + (9 \times 16^1) + (B \times 16^0) \\ &= (15 \times 256) + (9 \times 16) + (11 \times 1) \\ &= 3840 + 144 + 11 = (3995)_{10}\end{aligned}$$

والأعداد الكسرية في الأعداد السداسي عشرية يمكن تحويلها كما في الأعداد الثنائية والثمانية وتصبح مراتب الخانات في النظام السداسي عشري كالآتي:

$$\dots\dots 16^3 \quad 16^2 \quad 16^1 \quad 16^0 \quad \bullet \quad 16^{-1} \quad 16^{-2} \quad 16^{-3} \dots\dots$$

↑
العلامة السادسة عشرية

مثال (1 - 26): أوجد مكافئ العدد السداسي عشري $(A15.C3)_{16}$ بالنظام العشري.

الحل:

$$16^2 \quad 16^1 \quad 16^0 \quad \bullet \quad 16^{-1} \quad 16^{-2}$$

الأوزان :

$$A \quad 1 \quad 5 \quad \bullet \quad C \quad 3$$

العدد السادس عشري

$$\begin{aligned}\therefore (A15.C3)_{16} &= (A \times 16^2) + (1 \times 16^1) + (5 \times 16^0) + (C \times 16^{-1}) + (3 \times 16^{-2}) \\ &= (10 \times 256) + (1 \times 16) + (5 \times 1) + (12 \times 0.0625) + (3 \times 0.0039062) \\ &= 2560 + 16 + 5 + 0.75 + 0.0117186 = (2581.7617)_{10}\end{aligned}$$

1- 11- 4 التحويل من السداسي عشري إلى النظام الثنائي Hexadecimal-to-Binary Conversion

عرفنا سابقاً أن النظام السداسي عشري يستخدم الرموز (0 و1 و2 و..... و9 وA وB وC وD وE وF) وأن الحروف الأبجدية المستخدمة (A وB وC وD وE وF) تكافئ على الترتيب الأعداد العشرية (10 و11 و12 و13 و14 و15). وبالتالي فإنه يمكن تحويل الأعداد من النظام السداسي عشري إلى ما يقابلها في النظام الثنائي، بحيث يمثل كل رمز من رموز النظام السداسي عشري بأربع خانات ثنائية (4-bits) بدلاً من ثلاث خانات كما في النظام الثماني وكما هو موضح بالجدول (1 - 3):

مثال (1 - 27): حول العدد $(3A5)_{16}$ إلى مكافئه الثنائي.

الحل:

$$\begin{aligned}(3A5)_{16} &= \begin{array}{ccc} 3 & A & 5 \\ \downarrow & \downarrow & \downarrow \\ 0011 & 1010 & 0101 \end{array} \\ &= (001110100101)_2\end{aligned}$$

العدد العشري	العدد الثنائي	العدد السداسي عشري
0	0000	0
1	0001	1
2	0010	2
3	0011	3
4	0100	4
5	0101	5
6	0110	6
7	0111	7
8	1000	8
9	1001	9
A	1010	10
B	1011	11
C	1100	12
D	1101	13
E	1110	14
F	1111	15

الجدول (1- 3) تمثيل العدد السداسي عشري كعدد عشري وعدد ثنائي.

مثال (1- 28): أوجد مكافئ العدد $(B35.D1)_{16}$ في النظام الثنائي.

الحل:

$$\begin{aligned}
 (B35.D1)_{16} &= \begin{array}{ccccc} B & 3 & 5 & \bullet & D & 1 \\ \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow \\ 1011 & 0011 & 0101 & \bullet & 1101 & 0001 \end{array} \\
 &= (101100110101.11010001)_2
 \end{aligned}$$

1- 11- 5 التحويل من الثنائي إلى النظام السداسي عشري Binary-to-Hexadecimal Conversion

إن التحويل من النظام الثنائي إلى النظام السداسي عشري يتم بتكوين مجموعات مكونة من أربع خانات ثنائية وذلك ابتداءً من يمين الفاصلة الثنائية للعدد الصحيح وعلى يسار الفاصلة الثنائية للعدد الكسري ثم كتابة ما يقابل كل مجموعة مكونة من أربع خانات بما يكافئها في النظام السداسي عشري. ويلاحظ أنه في حالة تجميع الخانات الثنائية الموجودة في أقصى اليسار من العدد الصحيح أو

أقصى اليمين بالنسبة للعدد الكسري فإنه يمكن زيادة الخانات من صفر واحد إلى ثلاثة أصفار حتى يكون مجموع الخانات الثنائية في أقصى اليمين أو اليسار مساوياً لأربع خانات ثنائية.

مثال (1- 29): حول العدد الثنائي $(110111101.101001)_2$ إلى نظيره السداسي عشري.

الحل:

$$\begin{array}{ccccccc} 0001 & 1011 & 1101 & \bullet & 1010 & 0100 \\ \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow \\ 1 & B & D & \bullet & A & 4 \end{array}$$

لاحظ أنه تم زيادة صفرين على يمين الكسر وثلاثة أصفار على يسار العدد الصحيح.

$$\therefore (110111101.101001)_2 = (1BD.A4)_{16}$$

مثال (1- 30): حول العدد الثنائي $(11010010011.011001)_2$ إلى نظيره في النظام السداسي عشري.

الحل:

$$\begin{array}{ccccccc} 0001 & 1010 & 1011 & \bullet & 0110 & 1000 \\ \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow \\ 1 & A & B & \bullet & 6 & 8 \end{array}$$

$$\therefore (11010010011.011001)_2 = (1AB.68)_{16}$$

1- 11- 6 التحويل من السداسي عشري إلى النظام الثماني Hexadecimal-to-Octal Conversion

من السهل إجراء التحويل من النظام السداسي عشري إلى النظام الثماني وذلك بتحويل العدد السداسي عشري إلى ما يكافئه في النظام الثنائي ومن ثم تحويل العدد الثنائي الناتج مرة أخرى إلى عدد في النظام الثماني وكما هو موضح بالمثل التالي:

مثال (1- 31): حول العدد $(AB3E.87D)_{16}$ إلى عدد في النظام الثماني.

الحل: نبدأ أولاً بتحويل العدد السداسي عشري إلى مكافئه الثنائي:

$$(AB3E.87D)_{16} = (1010101100111110.100001111101)_2$$

ثم نقوم بتحويل العدد الثنائي الناتج إلى عدد في النظام الثماني عن طريق تقسيمه إلى مجموعات كل منها عبارة عن ثلاث خانات ثنائية كما سبق شرحه كالاتي:

$$\begin{array}{cccccccccccc} 001 & 010 & 101 & 001 & 111 & 110 & \bullet & 100 & 001 & 111 & 101 \\ \downarrow & \downarrow & \downarrow & \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow & \downarrow & \downarrow \end{array}$$

5 7 1 4 • 6 7 4 5 2 1

لاحظ أنه تم إضافة صفرين على يسار العدد الصحيح لتكوين مجموعات كاملة من ثلاث خانات.

$$\therefore (AB3E.87D)_{16} = (125476.4175)_8$$

1- 11- 7- التحويل من الثماني إلى النظام السداسي عشري Octal-to-Hexadecimal Conversion

تتم عملية التحويل وذلك بتحويل العدد الثماني إلى مكافئه الثنائي حيث إن كل رمز ثماني يتم تمثيله بثلاث خانات ثنائية، وبعد ذلك يتم تكوين مجموعات كل منها مكون من أربع خانات ثنائية سواء بالنسبة للعدد الصحيح أو العدد الكسري الثنائي، ومن ثم كتابة ما يقابل كل مجموعة بمكافئها السداسي عشري وكما هو موضح في المثال التالي:

مثال (1- 32): حول العدد الثماني $(25.342)_8$ إلى نظيره في النظام السداسي عشري.

الحل: نحول أولاً العدد الثماني إلى ثنائي كما يلي :

$$\therefore (25.342)_8 = (010101.011100010)_2$$

ثم نحول العدد الثنائي إلى عدد في النظام السداسي عشري كما يلي:

0001 0101 • 0111 0001
↓ ↓ ↓ ↓
1 2 • 7 1

لاحظ أنه تم حذف الصفر الموجود على يمين الكسر الثنائي وإضافة صفرين على يسار العدد الصحيح.

$$\therefore (25.342)_8 = (12.71)_{16}$$

1- 11- 8- العمليات الحسابية في النظام السداسي عشري

Arithmetic Operations in Hexadecimal System

سنقتصر هنا على دراسة عمليتي الجمع والطرح بالطريقة المباشرة.

1- 11- 8- 1- الجمع في النظام السداسي عشري Hexadecimal Addition

حيث إن الرموز في النظام السداسي عشري تقع بين (f0) فإن العدد التكراري الأول بعد (F) هو (10)، وكما سبق وبيننا أن هذا العدد (10) هو العدد التكراري لأنظمة الأعداد العشرية والثنائية والثمانية أو بمعنى أشمل أن هذا العدد هو العدد التكراري الأول لأي نظام عددي. وبالتالي فإن قواعد الجمع للنظام السداسي عشري تخضع لنفس قواعد الجمع للنظام العشري مع ملاحظة أن حاصل الجمع الزائد عن $16(9)$ بواحد صحيح يعبر عنه بحرف $16(A)$ والزائد عن $16(9)$ باثنين يعبر عنه بحرف $16(B)$ وهكذا حتى $16(F)$.

أما لو جمعنا واحداً صحيحاً على $(F)_{16}$ فإن الناتج يكون $(10)_{16}$ حيث الصفر هو المجموع ويرحل الواحد إلى الخانة التالية ولو جمعنا اثنين على $(F)_{16}$ فإن الناتج يكون $(11)_{16}$ أي أن المجموع هو الواحد ويرحل الواحد إلى الخانة التالية وهكذا.

والجدول (1- 4) يوضح نتائج عملية الجمع بين كل رموز النظام السداسي عشري، مع ملاحظة أن الصف الأول الأفقي والعمود الأول الرأسي يوضحان رموز هذا النظام الذي يجري فيه الجمع أما بقية الخانات فتوضح نتيجة الجمع للرمز الأفقي مع الرمز الرأسي.

F	E	D	C	B	A	9	8	7	6	5	4	3	2	1	0	+
F	E	D	C	B	A	9	8	7	6	5	4	3	2	1	0	0
10	F	E	D	C	B	A	9	8	7	6	5	4	3	2	1	1
11	10	F	E	D	C	B	A	9	8	7	6	5	4	3	2	2
12	11	10	F	E	D	C	B	A	9	8	7	6	5	4	3	3
13	12	11	10	F	E	D	C	B	A	9	8	7	6	5	4	4
14	13	12	11	10	F	E	D	C	B	A	9	8	7	6	5	5
15	14	13	12	11	10	F	E	D	C	B	A	9	8	7	6	6
16	15	14	13	12	11	10	F	E	D	C	B	A	9	8	7	7
17	16	15	14	13	12	11	10	F	E	D	C	B	A	9	8	8
18	17	16	15	14	13	12	11	10	F	E	D	C	B	A	9	9
19	18	17	16	15	14	13	12	11	10	F	E	D	C	B	A	A
1A	19	18	17	16	15	14	13	12	11	10	F	E	D	C	B	B
1B	1A	19	18	17	16	15	14	13	12	11	10	F	E	D	C	C
1C	1B	1A	19	18	17	16	15	14	13	12	11	10	F	E	D	D
1D	1C	1B	1A	19	18	17	16	15	14	13	12	11	10	F	E	E
1E	1D	1C	1B	1A	19	18	17	16	15	14	13	12	11	10	F	F

الجدول (1- 4) عملية الجمع في النظام السداسي عشري.

مثال (1- 33): أوجد نتيجة الجمع للعددين التاليين :

$$(35AB2)_{16} + (1A675)_{16}$$

الحل: نرتب العددين رأسياً أولاً ثم نقوم بعملية الجمع تبعاً للقواعد المبينة في الجدول السابق.

$$\begin{array}{r}
 \begin{array}{cccccc}
 1 & 1 & 1 & & & \\
 3 & 5 & A & B & 2 & \\
 + & 1 & A & 6 & 7 & 5 \\
 \hline
 5 & 0 & 1 & 2 & 7 &
 \end{array}
 \end{array}$$

$$\therefore (35AB2)_{16} + (1A675)_{16} = (50127)_{16}$$

1- 11- 8- 2 الطرح في النظام السداسي عشري Hexadecimal Subtraction

يتم الطرح في النظام السداسي عشري بالطريقة المباشرة كالآتي:

- إذا كان المطروح منه أكبر من المطروح فتتم كعملية الطرح في الأعداد العشرية مع تحويل الحروف إلى ما يقابلها من أرقام عند الطرح وتحويل باقي الطرح إلى حروف إذا لزم الأمر.
- إذا كان المطروح منه أصغر فيتم استلاف (1) من الخانة التالية وهذا الواحد يعبر عنه بستة عشر تجمع إلى الخانة التي يتم الطرح منها في العدد المطروح منه ثم يتم الطرح كما في الخطوة الأولى وكما يتضح من المثال التالي:

مثال (1 -34): اجر عملية الطرح الآتية:

$$(F2ABD)_{16} - (EF4CE)_{16}$$

الحل:

E	¹ 2	9	¹ A	B	¹ D
-	E	F	4	C	E
	3	5	E	D	

لاحظ أنه تم حذف الصفر من يمين العدد الصحيح لأنه لا قيمة له.

تدريبات

(1) حول كلاً من الأعداد العشرية الآتية إلى مكافئاتها الثنائية:

- a) 64 b) 112 c) 257 d) 27.26
e) 77.0625 f) 47.875 g) 33.125

(2) حول كلاً من الأعداد الثنائية التالية إلى مكافئاتها العشرية:

- a) 11011 b) 1110101 c) 111111 d) 1110.11
e) 10101.1101 f) 1100001.11011

(3) أوجد حاصل جمع كل من الأعداد الثنائية الآتية:

- a) $100 + 111$ b) $1110.11 + 11.10$
c) $1111 + 1101$ d) $1001.101 + 1101.11$

(4) أوجد باقي الطرح للأعداد الثنائية الآتية بالطريقة المباشرة:

- a) $1101 - 0100$ b) $1001 - 0111$
c) $11010 - 10111$ d) $1100 - 1001$

(5) أوجد المتمم الأحادي لكل من الأعداد الثنائية الآتية:

- a) 00110101 b) 11100100 c) 00010101

(6) أوجد المتمم الثنائي لكل من الأعداد الثنائية الآتية:

- a) 11110110 b) 01011101 c) 00110011

(7) اكتب العدد الثنائي المكافئ لكل من الأعداد العشرية الآتية في شكل إشارة المقدار بحيث

يتكون العدد الثنائي من ثماني خانات (8-bits):

- a) +28 b) - 83 c) +99 d) - 120

(8) اكتب العدد الثنائي المكافئ لكل من الأعداد العشرية الآتية في شكل المتمم الأحادي بحيث

يتكون العدد الثنائي من ثماني خانات (8-bits):

- a) +14 b) - 63 c) +107 d) - 122

(9) أعد حل السؤال رقم (8) بحيث يكون العدد الثنائي في شكل المتمم الثنائي.

(10) احسب القيمة العددية العشرية للأعداد الثنائية ذات الإشارة التالية وذلك بنظام إشارة المقدار:

- a) 10111000 b) 01100100 c) 10110011

(11) احسب القيمة العددية العشرية للأعداد الثنائية ذات الإشارة التالية وذلك بنظام المتمم الأحادي:

- a) 10011101 b) 01100110 c) 10101101

(12) احسب القيمة العددية العشرية للأعداد الثنائية ذات الإشارة التالية وذلك بنظام المتمم الثنائي:

- a) 10101011 b) 000111101 c) 10111011

(14) اجرِ عمليات الطرح الآتية باستخدام نظام المتمم الثنائي:

- a) 00010110 – 00110011 b) 01110000 – 10101111
c) 10001100 – 00111001 d) 11011001 – 11100111

(15) حول كلاً من الأعداد العشرية الآتية إلى ما يكافئها في النظام الثماني:

- a) 50 b) 100 c) 6391 d) 77.375
e) 120.515625 f) 144.5625 g) 915.141

(16) حول الأعداد الثمانية الآتية إلى مكافئاتها في النظام العشري:

- a) 42 b) 254 c) 1057 d) 37.5
e) 96.11 f) 115.3 g) 14367.12

(17) حول الأعداد الثمانية الآتية إلى ما يقابلها في النظام الثنائي:

- a) 72 b) 113 c) 16.3 d) 37.6
e) 122.775 f) 417.632 g) 276.621

(18) حول الأعداد الثنائية الآتية إلى ما يقابلها في النظام الثماني:

- a) 110101.1101 b) 11110100.110101 c) 110110111.10101
d) 10001001011.1001 e) 1010111.11101

(19) أوجد حاصل جمع الأعداد الثمانية الآتية:

- a) $(15)_8 + (17)_8$ b) $(44)_8 + (66)_8$
c) $(123)_8 + (321)_8$ d) $(272)_8 + (456)_8$

(20) أوجد حاصل طرح الأعداد الثمانية الآتية:

- a) $(32)_8 - (25)_8$ b) $(147)_8 - (74)_8$
c) $(315)_8 - (222)_8$ d) $(437)_8 - (340)_8$

(21) حول الأعداد العشرية الآتية إلى ما يكافئها في النظام السداسي عشري:

- a) 14 b) 80 c) 560 d) 3000
e) 62500 f) 204.125 g) 255.875 h) 631.25

(22) حول الأعداد السادسة عشرية التالية إلى مكافئاتها في النظام العشري:

- a) 9F b) D52 c) 67F d) ABCD
e) F.4 f) B3.E g) 1111.1 h) 888.8

(23) حول الأعداد الآتية من النظام السداسي عشري إلى النظام الثنائي:

- a) 8 b) 1C c) A64 d) 1F.C e) 239.4

(24) حول الأعداد الثنائية التالية إلى ما يكافئها في النظام السداسي عشري:

- a) 1001.1111 b) 10000.1 c) 110101.11001
d) 10100111.111011 e) 1000000.000111 f) 1111100.1000011

(25) حول الأعداد الآتية من السادس عشري إلى الثماني:

- a) 13A b) 25E6 c) 3016 d) B4.C
e) 78.D3 f) 2659.F41

(26) حول الأعداد الآتية من الثماني إلى السادس عشري:

- a) 37 b) 725 c) 2476.2 d) 1117.16
e) 1600.524 f) 3000.6125

(27) أوجد حاصل الجمع للأعداد السادسة عشرية الآتية:

- a) $(41)_{16} + (36)_{16}$ b) $(C8)_{16} + (3A)_{16}$
c) $(9B)_{16} + (65)_{16}$ d) $(11D)_{16} + (2E1)_{16}$
f) $(77CB5)_{16} + (A5F72)_{16}$ g) $(13EFD)_{16} + (21BB3)_{16}$

الدوائر المنطقية

الدوائر المنطقية البسيطة

الأهداف العامة للوحدة

- عندما تكمل هذه الوحدة يكون لديك القدرة بإذن الله على:
- معرفة البوابات المنطقية المختلفة وجدول الحقيقة لكل منها.
 - كيفية عمل البوابات المنطقية مع مدخلات ذات نبضات متغيرة المستوى.
 - كيفية استنتاج التعبير البولياني لخرج الدائرة المنطقية.
 - تمثيل الدائرة المنطقية بمعلومية التعبير البولياني.
 - تمثيل الدائرة المنطقية من خلال جدول الحقيقة.
 - التحويل من التعبير البولياني إلى جدول الحقيقة.

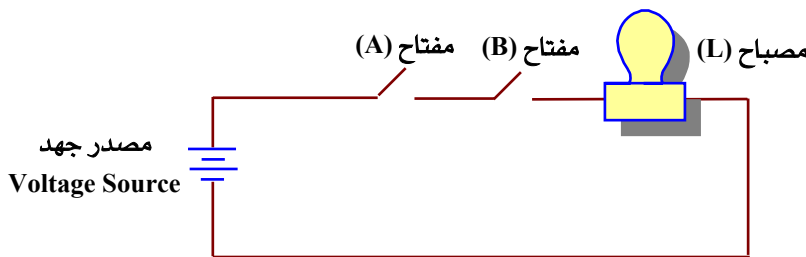
2- 1 مقدمة Introduction

معظم الأنظمة الرقمية مثل الحاسبات و أجهزة معالجة البيانات و أجهزة التحكم و أجهزة القياس - وأنظمة الاتصالات الرقمية، تحتوي على مجموعة من الدوائر المنطقية التي تؤدي بعض العمليات الأساسية والتي يتكرر تنفيذها كثيراً وبسرعة كبيرة جداً، وهذه العمليات الأساسية هي في الواقع مجموعة من العمليات المنطقية، ولذلك تسمى الدوائر البسيطة التي تقوم بهذه العمليات بالدوائر المنطقية. وتمثل البوابات المنطقية حجر الأساس لبناء أي دائرة منطقية ومن ثم أي نظام رقمي أو منطقي، وحيث إن كلمة منطق ترمز إلى "عملية صنع القرار" لذا فإن بوابة المنطق هي البوابة التي تعطي خرجاً فقط عندما تتحقق شروط معينة على مدخلات هذه البوابة.

وفي هذه الوحدة سوف نتناول بالدراسة الأنواع المختلفة للبوابات المنطقية وسنبدأ بالبوابات الأساسية وهي بوابة AND و بوابة OR و بوابة NOT أو العاكس (INVERTER). ومن خلال التركيبات البسيطة لهذه البوابات الثلاث يمكننا الحصول على باقي أنواع البوابات الأخرى، ثم نقوم بعد ذلك بدراسة كيفية جميع هذه البوابات لتمثيل الدوائر المنطقية البسيطة.

2- 2 بوابة AND AND Gate

تعتبر البوابة AND واحدة من البوابات الأساسية والتي تدخل في بناء معظم الدوال المنطقية (Logic Functions). والبوابة AND لها مدخلان أو أكثر ولها خرج واحد، وتؤدي هذه البوابة ما يسمى بالضرب المنطقي (Logical Multiplication)، ويمكن تمثيل هذه البوابة بعدد من المفاتيح الموصلة على التوالي في دائرة كهربائية كما هو موضح في الشكل (2- 1)، حيث المفتاحان A, B يمثلان اثنين من المتغيرات الثنائية (Two Binary Variables) وتكون قيمة أي متغير منهما تساوي (0) الثنائي عندما يكون المفتاح مفتوحاً (Open) وتساوي (1) الثنائي عندما يكون المفتاح مغلقاً (Closed).



الشكل (2- 1) تمثيل البوابة AND كمفتاحين على التوالي.

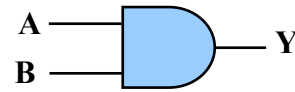
وبالمثل سوف نعتبر المصباح "L" يمثل المتغير الثنائي الثالث ويساوي (1) ثنائياً عندما يكون المصباح مضاء (ON) ويساوي (0) الثنائي عندما يكون غير مضاء (OFF). وحيث إن هذه الدائرة لها مفتاحان، فإنه يوجد هناك أربعة احتمالات لوضعها، وجدول (2- 1) يوضح هذه الاحتمالات الأربعة وكذلك حالة المصباح (L) عند كل احتمال. ويبين الجدول أن المصباح (L) لا يضاء إلا عندما يكون كل من المفتاحين مغلقاً، ويطلق على هذا الجدول اسم جدول الحقيقة (Truth Table).

A	B	L
مفتوح	مفتوح	غير مضاء
مفتوح	مغلق	غير مضاء
مغلق	مفتوح	غير مضاء
مغلق	مغلق	مضاء

الجدول (2- 1) جدول الحقيقة للدائرة في شكل (2- 1).

يوضح الشكل (2- 2) الرمز المنطقي القياسي (Standard) للبوابة AND، حيث يظهر الدخلان A و B والخرج Y، ويسمى رمز البوابة AND بدخلين. ويبين الجدول (2- 2) جدول الحقيقة للبوابة AND بدخلين.

المدخلات		الخرج
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1



الشكل (2- 2) رمز البوابة AND. الجدول (2- 2) جدول الحقيقة للبوابة AND بدخلين.

ويظهر الدخلان كأرقام ثنائية (bits)، ويلاحظ أن الخرج يساوي (1) الثنائي فقط عندما يكون الدخلان A و B تساوي (1) الثنائي، وبالتالي فإنه لأي بوابة AND وبصرف النظر عن عدد المدخلات، يكون الخرج يساوي (1) فقط عندما تكون جميع المدخلات تساوي (1).

ويمكن استنتاج عدد التشكيلات (الاحتمالات) للمدخلات الثنائية لأي بوابة عن طريق العلاقة:

$$N = 2^n$$

حيث: N عدد التشكيلات المحتملة.

n عدد المدخلات للبوابة.

وللتوضيح نقول:

لعدد اثنان مدخلان للبوابة يكون عدد التشكيلات $N = 2^2 = 4$

لعدد ثلاثة مدخلات للبوابة يكون عدد التشكيلات $N = 2^3 = 8$

لعدد أربعة مدخلات للبوابة يكون عدد التشكيلات $N = 2^4 = 16$

مثال (2- 1):

• استنتج جدول الحقيقة لبوابة AND لها ثلاث مدخلات.

• ما عدد التشكيلات لبوابة AND لها خمس مدخلات؟

الحل: يوجد ثماني تشكيلات لبوابة AND ذات المدخلات الثلاثة ، ويوضح جدول (2- 3) جدول الحقيقة لهذه البوابة.

المدخلات			الخرج
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

الجدول (2- 3) جدول الحقيقة لبوابة AND بثلاثة مدخلات.

• عدد التشكيلات يمكن حسابه من العلاقة السابقة كالآتي:

$$N = 2^n = 2^5 = 32$$

يعتبر الجبر البولييني (Boolean Algebra) صيغة للمنطق الرمزي والذي يبين كيف تعمل البوابات المنطقية، والعبارة البوليينية (Boolean Expression) هي طريقة مختصرة لإظهار ماذا يحدث في دائرة منطقية ما. والعبارة البوليينية لبوابة AND ذات مدخلين هي:

$$Y = A \bullet B$$

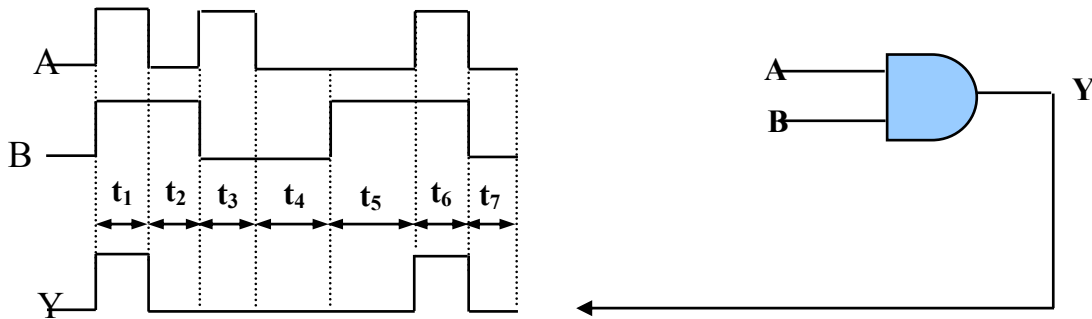
وتقرأ هذه العبارة كالتالي: الخرج Y يساوي $A \text{ AND } B$ (• تعني AND)، وأحياناً تحذف النقطة من العبارة البولينية وتصبح:

$$Y = AB$$

وتقرأ الخرج Y يساوي $A \text{ AND } B$.

في معظم التطبيقات لا يكون دخل البوابة ثابتاً عند مستوى ثنائي معين ولكنه يكون عبارة عن نبضات (Pulses) تتغير بين المستويين المرتفع (HIGH) والمنخفض (LOW). وسوف نرى الآن كيفية عمل بوابة AND مع مدخلات ذات نبضات متغيرة المستوى، وبالنظر إلى المدخلات بالنسبة لبعضها البعض يمكن أن نحدد مستوى الخرج عند أي لحظة.

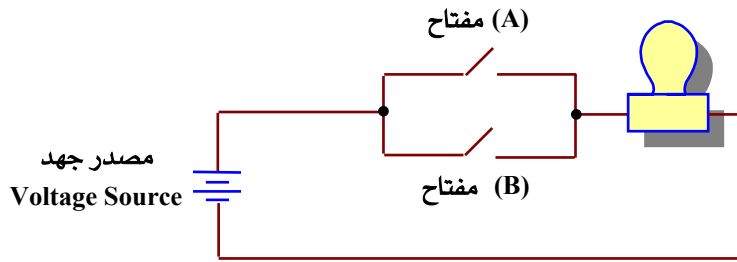
وكمثال على ذلك، في شكل (2-3) كلا من الدخلين A و B مرتفع أي يساوي (1) خلال الفترة الزمنية t_1 والذي يجعل الخرج Y مرتفعاً في هذه الفترة أي يساوي (1)، خلال الفترة الزمنية t_2 ، الدخل A منخفض أي يساوي (0) والدخل B مرتفع وبالتالي يكون الخرج Y يساوي (0)، وهكذا خلال الفترات الزمنية الأخرى. يطلق على شكل نبضات الدخل والخرج كعلاقة مع الزمن اسم المخطط الزمني (Timing Diagram).



الشكل (2-3) المخطط الزمني لبوابة AND بمدخلين.

2-3 بوابة OR Gate

تعتبر البوابة OR واحدة من البوابات الأساسية والتي تدخل في بناء معظم الدوال المنطقية. والبوابة OR لها مدخلان أو أكثر ولها خرج واحد، وتؤدي هذه البوابة ما يسمى بالجمع المنطقي (Logical Addition)، ويمكن تمثيل هذه البوابة بعدد من المفاتيح الموصلة على التوازي في دائرة كهربائية كما هو موضح بالشكل (2-4). وكما في البوابة AND فإن المفتاحين A و B تكون قيمة أي متغير منهما تساوي (0) عندما يكون المفتاح مفتوحاً (Open) وتساوي (1) عندما يكون المفتاح مغلقاً (Closed).



الشكل (2- 4) تمثيل البوابة OR كمفتاحين على التوازي.

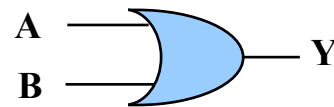
جدول (2- 4) يوضح العلاقة بين أوضاع المفتاحين وحالة المصباح، ونلاحظ من هذه الدائرة ومن الجدول أن المصباح (L) يضاء عندما يكون أي من المفتاحين أو كلاهما مغلقاً.

A	B	L
مفتوح	مفتوح	غير مضاء
مفتوح	مغلق	مضاء
مغلق	مفتوح	مضاء
مغلق	مغلق	مضاء

الجدول (2- 4) جدول الحقيقة للدائرة في شكل (2- 4).

يوضح الشكل (2- 5) الرمز المنطقي القياسي للبوابة OR، حيث يظهر الدخلان A, B والخرج Y. ويبين الجدول (2- 5) جدول الحقيقة للبوابة OR بمدخلين.

المدخلات		الخرج
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1



الجدول (2- 5) جدول الحقيقة للبوابة OR الشكل (2- 5) رمز البوابة OR.

بمدخلين.

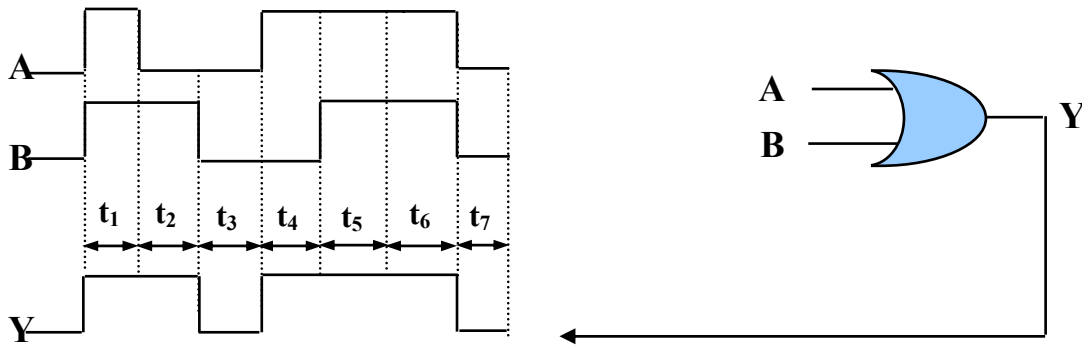
ونلاحظ من الجدول (2- 5) أن الخرج يساوي (1) أي حقيقياً عندما يكون أي من الدخلين أو كلاهما عند المستوى (1)، وأن الخرج يكون غير حقيقي أي (0) عندما تكون كل المدخلات عند مستوى (0) الثنائي. والعبارة البوليانية لبوابة OR ذات مدخلين هي:

$$Y = A + B$$

وتقرأ هذه العبارة كالتالي: الخرج Y يساوي A OR B (+ تعني OR).

والآن سوف نرى كيفية عمل بوابة OR مع مدخلات ذات نبضات متغيرة المستوى، وكما سبق شرحه في بوابة AND يجب النظر إلى المدخلات بالنسبة لبعضها البعض حتى نتمكن من تحديد مستوى الخرج عند أي فترة زمنية.

في شكل (2- 6) كل من الدخيلين A و B مرتفع أي يساوي (1) خلال الفترة الزمنية t_1 والذي يجعل الخرج Y مرتفعاً في هذه الفترة أي يساوي (1)، خلال الفترة الزمنية t_2 ، الدخل A منخفض أي يساوي (0) والدخل B مرتفع وبالتالي يكون الخرج Y يساوي (1)، وهكذا خلال الفترات الزمنية الأخرى.



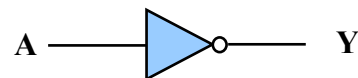
الشكل (2- 6) المخطط الزمني لبوابة OR بمدخلين.

2- 4 بوابة NOT (العاكس) NOT Gate (INVERTER)

العاكس أو بوابة NOT تؤدي عملية يطلق عليها العكس (Inversion) أو الإتمام (Complementation). والعاكس يغير المستوى المنطقي للدخل إلى عكسه، فإذا كان دخله (1) يغيره في الخرج إلى (0)، وإذا كان دخله (0) يغيره إلى (1).

وتعتبر البوابة NOT من البوابات التي لها دخل واحد. يوضح شكل (2- 7) الرمز المنطقي المستخدم لبوابة العاكس، أما الجدول (2- 6) فيوضح جدول الحقيقة لهذه البوابة.

الخرج	الدخل
Y	A
1	0
0	1



الشكل (2- 7) رمز البوابة NOT. الجدول (2- 6) جدول الحقيقة للبوابة NOT أو

العاكس.

من جدول الحقيقة نجد أن الخرج يكون نفي أو عكس الدخل، ويعبر عن هذه العملية بالتعبير البولياني الآتي:

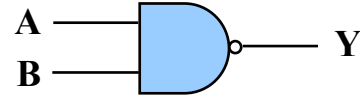
$$Y = \bar{A}$$

وتقرأ على النحو التالي: الخرج Y يساوي not A وتسمى الإشارة فوق A باسم bar وبالتالي فإن التعبير البولياني يقرأ، الخرج Y يساوي A bar ($\bar{A}$).

2- 5 بوابة NAND NAND Gate

كلمة (NAND) هي اختصار لكلمتي (NOT AND) وهي تعني عكس AND، وهذه البوابة يمكن الحصول عليها بتوصيل دخل بوابة العاكس مع خرج البوابة AND كما يبين ذلك شكل (2- 8)، كما يبين الشكل الرمز المنطقي لهذه البوابة حيث إنه رمز بوابة AND ولكن مع دائرة صغيرة عند الخرج والتي ترمز إلى بوابة العاكس. جدول (2- 7) يوضح جدول الحقيقة للبوابة NAND بمدخلين.

المدخلات		الخرج
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

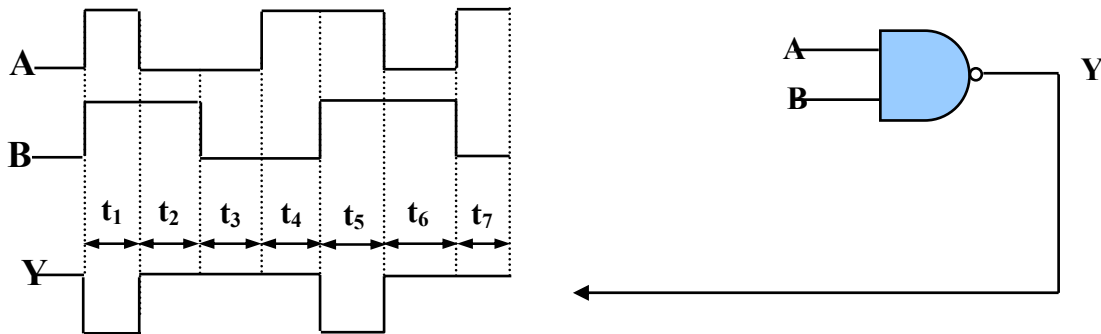


الشكل (2- 8) رمز البوابة NAND. الجدول (2- 7) جدول الحقيقة للبوابة NAND بمدخلين.

نلاحظ من الجدول أن الخرج يكون غير حقيقي (0) عندما تكون كل المدخلات عند الواحد (1) المنطقي، وأن الخرج يكون حقيقياً (1) عندما يكون أحد المدخلات على الأقل عند الصفر (0) المنطقي، وهذا عكس البوابة AND. وتعتبر البوابة NAND إحدى البوابات الرئيسية الهامة في الدوائر الرقمية، فهي تستخدم على نطاق واسع في معظم النظم الرقمية حيث يمكن أن تؤدي عمل كل من بوابات NOT و OR و AND، أو أي تشكيلة من هذه البوابات، ويعبر عن عمل البوابة NAND بالتعبير البولياني:

$$Y = \overline{AB}$$

وسوف نشرح الآن كيفية عمل بوابة NAND مع مدخلات ذات نبضات متغيرة المستوى، مع ملاحظة أن البوابة NAND تعطي خرجاً (0) فقط عندما تكون جميع المدخلات تساوي (1).
 في شكل (2- 9) كل من الدخيلين A و B مرتفع أي يساوي (1) خلال الفترة الزمنية t_1 والذي يجعل الخرج Y منخفضاً في هذه الفترة أي يساوي (0)، خلال الفترة الزمنية t_2 ، الدخل A منخفض أي يساوي (0) والدخل B مرتفع أي يساوي (1) وبالتالي يكون الخرج Y يساوي (1)، وهكذا خلال الفترات الزمنية الأخرى.

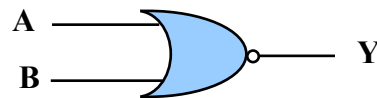


الشكل (2- 9) المخطط الزمني لبوابة NAND بمدخلين.

2- 6 بوابة NOR Gate

كلمة (NOR) هي أيضاً اختصاراً لكلمتي (NOT OR) وهي تعني عكس OR، وهذه البوابة يمكن الحصول عليها بتوصيل دخل بوابة العاكس (NOT gate) مع خرج البوابة OR كما هو موضح في شكل (2- 10)، ويبين الشكل أيضاً الرمز المنطقي للبوابة NOR. وجدول الحقيقة للبوابة NOR بمدخلين موضح في جدول (2- 8).

المدخلات		الخرج
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0



الشكل (2- 10) رمز البوابة NOR.

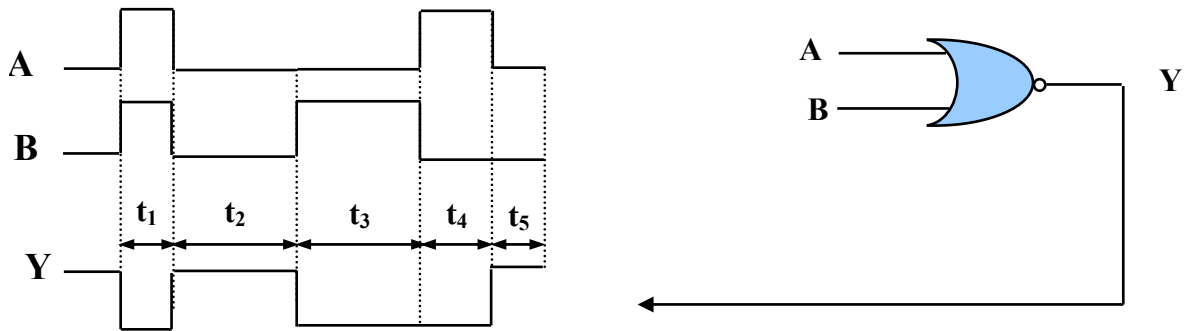
الجدول (2- 8) جدول الحقيقة للبوابة NOR بمدخلين.

نلاحظ من الجدول أن الخرج (Y) يكون غير حقيقي (0) عندما يكون أحد المدخلات على الأقل عند المستوى (1) المنطقي، وأن الخرج يكون حقيقياً (1) فقط عندما تكون جميع المدخلات عند الصفر (0) المنطقي.

وتعتبر البوابة NOR كما هو الحال في البوابة NAND من البوابات الرئيسة الجامعة في الدوائر الرقمية، حيث يمكن أن تؤدي عمل كل من بوابات NOT و OR و AND، أو أي تشكيلة منها. والتعبير البولياني للبوابة NOR هو:

$$Y = \overline{A + B}$$

شكل (2- 11) يوضح بوابة NOR لها الدخلان A و B ذوا نبضات متغيرة المستوى، ويمكن من خلال جدول الحقيقة للبوابة NOR الحصول على الخرج (Y) الموضح بالشكل.

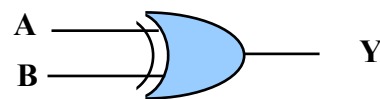


الشكل (2- 11) المخطط الزمني لبوابة NOR بمدخلين.

2- 7 بوابة OR المنفردة (المنحصرة) Exclusive-OR Gate

تسمى البوابة OR المنفردة باسم بوابة "أيهما وليس كلاهما" وتختصر إلى XOR-gate، ويوضح شكل (2- 12) الرمز المنطقي للبوابة.

المدخلات		الخرج
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0



الشكل (2- 12) رمز البوابة XOR.

الجدول (2- 9) جدول الحقيقة للبوابة XOR.

جدول الحقيقة للبوابة XOR موضح في جدول (2-9)، ونلاحظ من الجدول أن الخرج (Y) لا يساوي (1) إلا إذا كان الدخلان A وB مختلفين، بمعنى أن يكون أحدهما (1) والآخر (0) أو العكس، وتعطي خرجاً يساوي (0) عندما يكون الدخلان متساويين.

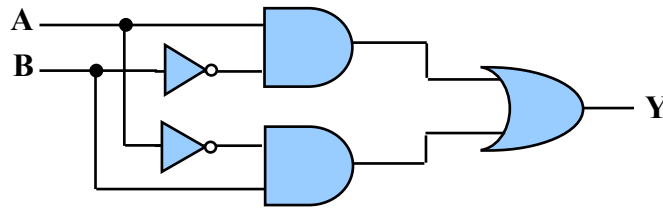
نلاحظ أن جدول الحقيقة للبوابة XOR مشابه لجدول الحقيقة للبوابة OR فيما عدا الحالة التي يكون فيها $A = B = 1$ ، كما نلاحظ أن البوابة XOR تعطي خرجاً يساوي (1) عندما يكون أحد الدخلين (1) أو بمعنى آخر تعطي خرجاً يساوي (1) عندما يكون عدد الأحاد عند الدخل عدداً فردياً، ولذا فإنه يطلق عليها بوابة اختبار الأرقام الثنائية الفردية. ومن جدول الحقيقة يمكن استنتاج التعبير البولياني لهذه البوابة وهو:

$$Y = \bar{A}B + A\bar{B}$$

والذي يرمز إليه اختصاراً بالتعبير المنطقي:

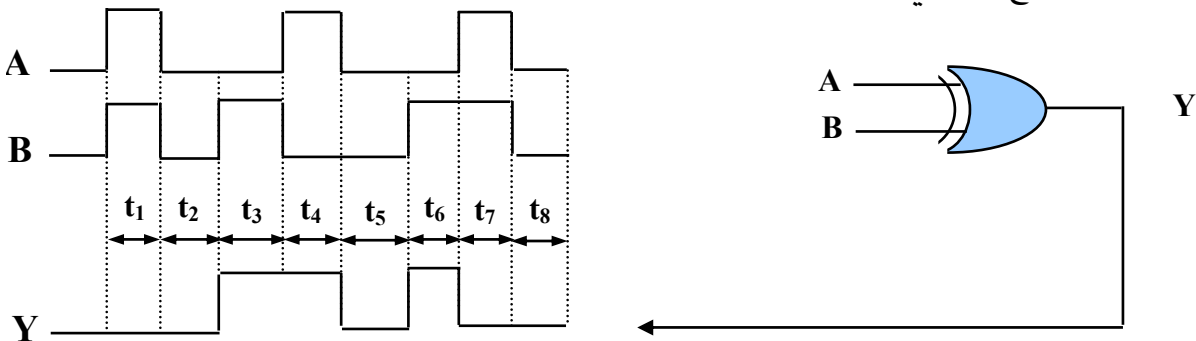
$$Y = A \oplus B$$

والعلامة $\oplus$ تعني أن A منفردة أو B منفردة. ومن التعبير البولياني السابق للبوابة XOR يمكننا بناء البوابة باستخدام بوابات AND وOR وNOT، وهذا ما يبينه الشكل (2-13) حيث تقوم هذه الدائرة المنطقية بوظيفة البوابة XOR المنطقية.



الشكل (2-13) البوابة XOR ممثلة بالبوابات AND وOR وNOT.

شكل (2-14) يوضح كيفية عمل البوابة XOR عندما تكون المدخلات لها عبارة عن نبضات متغيرة المستوى، وكما قلنا سابقاً يجب النظر إلى المدخلات بالنسبة لبعضها البعض حتى نتمكن من تحديد مستوى الخرج عند أي فترة زمنية.



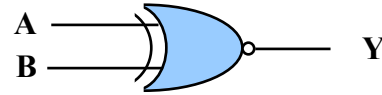
الشكل (2-14) المخطط الزمني لبوابة XOR.

2- 8 بوابة NOR المنفردة (المنحصرة) Exclusive-NOR Gate

البوابة NOR المنفردة وتختصر إلى XNOR-gate، ويوضح شكل (2- 15) الرمز المنطقي للبوابة.

جدول الحقيقة للبوابة XNOR موضح بالجدول (2- 10)، ويلاحظ من الجدول أن الخرج (Y) لا يساوي (1) إلا إذا كان الدخلان A وB متساويين أي $A = B = 0$ أو $A = B = 1$ ويعطي خرجاً يساوي (0) عندما يكون الدخلان مختلفين بمعنى أن يكون أحدهما (1) والآخر (0) أو العكس، بمعنى آخر أنها تعطي خرجاً يساوي (1) عندما يكون عدد الآحاد عند الدخل عدداً زوجياً، ولذا فإنه يطلق عليها بوابة اختبار الأرقام الثنائية الزوجية.

المدخلات		الخرج
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	1



الشكل (2- 15) رمز البوابة XNOR. الجدول (2- 10) جدول الحقيقة للبوابة XNOR.

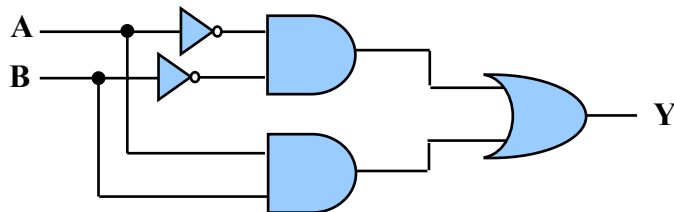
ومن جدول الحقيقة يمكن استنتاج التعبير البولياني لهذه البوابة وهو:

$$Y = AB + \overline{AB}$$

والذي يرمز إليه اختصاراً بالتعبير المنطقي:

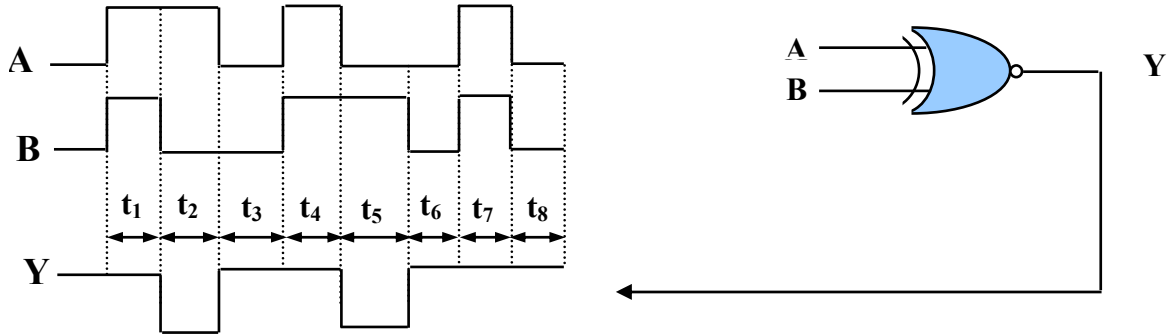
$$Y = A \odot B$$

والعلامة $\odot$ تعني علامة التكافؤ. ومن التعبير البولياني السابق للبوابة XNOR يمكننا بناء البوابة باستخدام بوابات AND وOR وNOT، وهذا ما يبينه الشكل (2- 16) حيث تقوم هذه الدائرة المنطقية بوظيفة البوابة XNOR المنطقية.



الشكل (2- 16) البوابة XNOR ممثلة بالبوابات AND, OR, NOT.

شكل (2- 17) يوضح بوابة XNOR ذات دخلين A و B لهما نبضات متغيرة المستوى، وعن طريق جدول الحقيقة للبوابة XNOR يمكننا الحصول على الخرج (Y) كما هو موضح بالشكل.



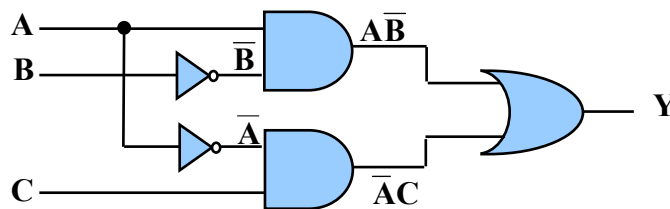
الشكل (2- 17) المخطط الزمني لبوابة XNOR.

2- 9- التعبير البولياني للدائرة المنطقية The Boolean Expression for a Logic Circuit

لاستنتاج التعبير البولياني لأي دائرة منطقية، نبدأ من المدخلات في أقصى اليسار متجهين إلى الخرج النهائي للدائرة وذلك بكتابة الخرج لكل بوابة. وكمثال على ذلك، نفترض الدائرة المنطقية الموضحة في شكل (2- 18). ويمكن استنتاج التعبير البولياني لهذه الدائرة كما يلي:

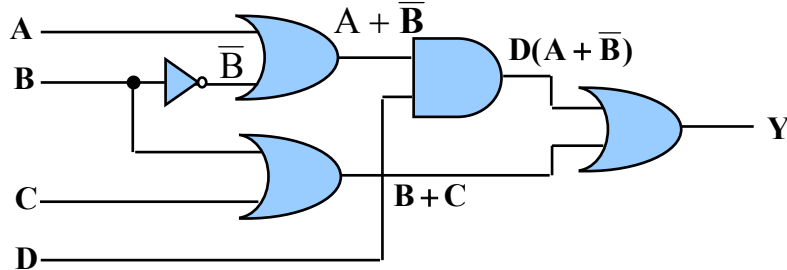
1. التعبير البولياني لبوابة AND والتي لها الدخلان A, $\bar{B}$ هو $A\bar{B}$.
 2. التعبير البولياني لبوابة AND والتي لها الدخلان C, $\bar{A}$ هو $\bar{A}C$.
 3. ويكون التعبير البولياني لبوابة OR والتي لها الدخلان $A\bar{B}$, $\bar{A}C$ هو $A\bar{B} + \bar{A}C$.
- وعلى ذلك يكون الخرج النهائي للدائرة هو:

$$Y = A\bar{B} + \bar{A}C$$



الشكل (2- 18) دائرة منطقية تبين كيفية استنتاج التعبير البولياني للخرج.

مثال (2- 2): اكتب التعبير البولياني للدائرة المنطقية الموضحة في شكل (2- 19).
الحل:



الشكل (2- 19) الدائرة المنطقية لمثال (2- 2) وتبين كيفية الحصول على التعبير البولياني للخروج.
ويكون التعبير البولياني لخروج الدائرة النهائي هو:

$$Y = D(A + \bar{B}) + (B + C)$$

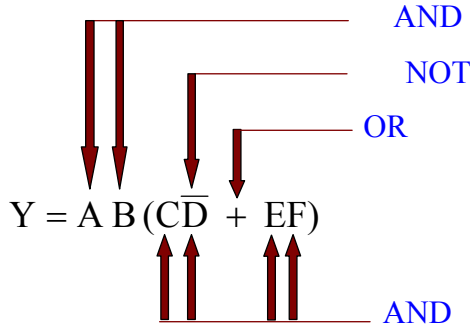
2- 10 تمثيل الدائرة المنطقية باستخدام التعبير البولياني

Implementation of a Logic Circuit Using a Boolean Expression

عن طريق بعض الأمثلة التوضيحية سوف نناقش الآن كيف يمكن تمثيل دائرة منطقية ما بمعلومية التعبير البولياني لها. لنفترض الآن أننا نريد تمثيل التعبير البولياني الآتي:

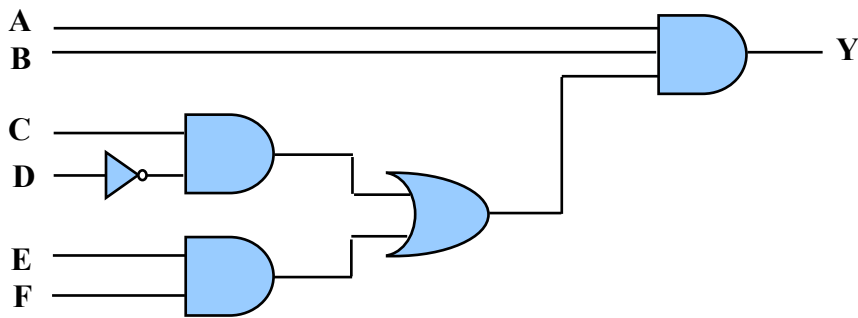
$$Y = AB(C\bar{D} + EF)$$

عند تقسيم هذا التعبير البولياني نجد أن المتغيرات A و B ثم $(C\bar{D} + EF)$ تمثل ثلاث مدخلات لبوابة AND، والمتغير $(C\bar{D} + EF)$ يمكن تشكيله بأخذ $\bar{D}$ ، C على دخلي بوابة AND، وأخذ E و F على دخلي بوابة AND أخرى، ثم نأخذ كلاً من خرج البوابتين AND على دخلي بوابة OR. ويمكن توضيح عملية التقسيم السابقة كالآتي:



قبل أن نبدأ في تمثيل هذا التعبير البولياني يجب أولاً الحصول على الحد $(C\bar{D} + EF)$ ؛ ولكن قبل الحصول على هذا الحد علينا الحصول على الحدين $C\bar{D}$, EF ؛ ولكن قبل ذلك يجب الحصول على المتغير $\bar{D}$ ، وبذلك كما نرى هناك سلسلة من العمليات المنطقية يجب أن تتم على الترتيب. وعلى ذلك فإن البوابات المنطقية المطلوبة لتمثيل التعبير البولياني $AB(C\bar{D} + EF)$ هي:

1. بوابة NOT لتمثيل المتغير $\bar{D}$.
 2. بوابة AND لكل منهما مدخلان لتمثيل الحدين $C\bar{D}$, EF .
 3. بوابة OR ذات مدخلين لتمثيل الحد $(C\bar{D} + EF)$.
 4. بوابة AND لها ثلاثة مدخلات لتمثيل الخرج النهائي Y .
- والدائرة المنطقية التي تمثل التعبير البولياني السابق موضحة في شكل (2- 20).



الشكل (2- 20) الدائرة المنطقية للتعبير البولياني $AB(C\bar{D} + EF)$.

2- 11 تمثيل الدائرة المنطقية من خلال جدول الحقيقة

Implementation of a Logic Circuit via a Truth Table

سوف نتعرف في هذا الجزء على كيفية تمثيل دائرة منطقية من خلال جدول الحقيقة الخاص بها بدلا من التعبير البولياني، حيث يمكن لنا كتابة التعبير البولياني من جدول الحقيقة ومن ثم تمثيل الدائرة

المنطقية. جدول (2-12) يبين جدول الحقيقة لدائرة منطقية ما، والمراد تمثيل هذه الدائرة والتي تحقق هذا الجدول. يمكن الحصول على التعبير البولي من جدول الحقيقة كما يلي:

1. نحدد من جدول الحقيقة تشكيلة المدخلات التي تعطي الخرج $Y = 1$ ، ففي الصف الثالث من الجدول نجد أن الخرج $Y = 1$ حيث قيمة المدخلات هي $A = 0, B = 1, C = 0$ ، وتكتب بالتعبير البولي على الشكل $\overline{A}BC$ حيث يكتب المتغير برمزه إذا كان يساوي (1)، ويكتب بعكس رمزه إذا كان يساوي (0)، وبالمثل فإن الخرج يساوي (1) في الصف السابع من الجدول والذي يكتب بالتعبير البولي على الشكل ABC .

المدخلات			الخرج
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

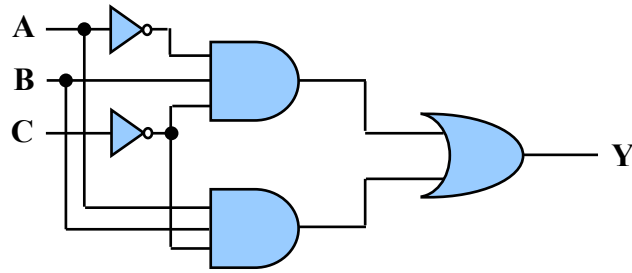
الجدول (2-12) جدول الحقيقة لدائرة منطقية ما يراد تمثيلها.

2. بتجميع التعبيرات البولينية التي تعطي الخرج $Y = 1$ عن طريق بوابة OR نحصل على:

$$Y = \overline{A}BC + ABC$$

الحد الأول في التعبير البولي السابق $\overline{A}BC$ يمكن تمثيله عن طريق تجميع المتغيرات الثلاثة $\overline{A}, B, C$ على بوابة AND، والحد الثاني من التعبير البولي ABC يمكن تمثيله عن طريق تجميع المتغيرات الثلاثة A, B, C على بوابة AND، وبجميع الحدين الأول والثاني على بوابة OR يمكننا الحصول على التعبير البولي للخرج Y .

والبوابات المنطقية المطلوبة لتمثيل التعبير البولي السابق هي: بوابتان NOT لتمثيل كل من المتغيرين $\overline{A}, \overline{C}$ ؛ بوابتان AND ذات ثلاثة مدخلات لتمثيل الحدين $\overline{A}BC$ ، ABC ، وبوابة OR بدخلين لنحصل منها على دالة الخرج النهائي $\overline{A}BC + ABC$ ، والدائرة المنطقية التي تمثل هذا التعبير البولي موضحة في شكل (2-21).



الشكل (2- 21) الدائرة المنطقية للتعبير البولياني $\bar{A}BC + A\bar{B}C$.

مثال (2- 3): استنتج الدائرة المنطقية المطلوبة لتمثيل جدول الحقيقة الموضح في جدول (2- 13).

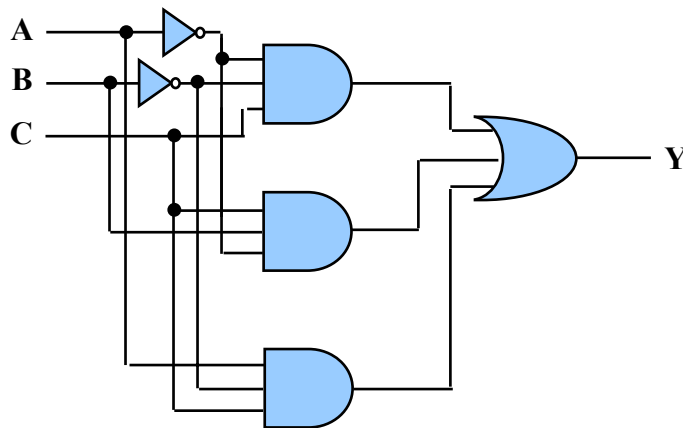
المدخلات			الخرج
A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	0

الجدول (2- 13) جدول الحقيقة للدائرة المنطقية المراد تمثيلها.

الحل: التعبير البولياني لجدول الحقيقة المبين يمكن كتابته عن طريق تجميع الحدود التي تعطي الخرج $Y = 1$ (الحدود المظللة بالجدول) على بوابة OR كما يلي:

$$Y = \bar{A}BC + \bar{A}BC + A\bar{B}C$$

ويكون التمثيل النهائي للدائرة كما هو موضح بشكل (2- 22).



الشكل (2- 22) الدائرة المنطقية للتعبير البولياني $\bar{A}BC + \bar{A}BC + A\bar{B}C$.

2- 12 تحويل التعبير البولياني إلى جدول الحقيقة

Converting a Boolean Expression to a Truth Table

جدول الحقيقة ببساطة هو عبارة عن قائمة بالتشكيلات المحتملة لعدد المتغيرات وقيم الخرج المقابلة لها (1 or 0). وللتعبير البولياني المحتوي على متغيرين، هناك أربع تشكيلات مختلفة ($2^2 = 4$)، وللتعبير المحتوي على ثلاثة متغيرات، هناك ثماني تشكيلات مختلفة ($2^3 = 8$)، وهكذا.

لعمل جدول الحقيقة للتعبير البولياني، نبدأ بكتابة التشكيلات المختلفة حسب عدد المتغيرات الموجودة بالتعبير البولياني ثم نضع (1) في عمود الخرج (Y) لكل حد موجود في التعبير البولياني، ونضع (0) أمام الحدود المتبقية، والمثال التالي يوضح ذلك.

مثال (2- 4): استنتج جدول الحقيقة للتعبير البولياني:

$$Y = \overline{A}\overline{B}C + \overline{A}B\overline{C} + A\overline{B}\overline{C} + ABC$$

الحل: هناك ثلاثة متغيرات (A و B و C) في التعبير البولياني المعطى، وبالتالي فهناك ثمانية احتمالات أو تشكيلات مختلفة لهذه المتغيرات كما هو موضح بالأعمدة الثلاثة على اليسار في الجدول (2- 14). القيم الثنائية لكل حد من الحدود الأربعة في التعبير البولياني هي:

$$\overline{A}\overline{B}C = 000, \overline{A}B\overline{C} = 010, A\overline{B}\overline{C} = 110, ABC = 111$$

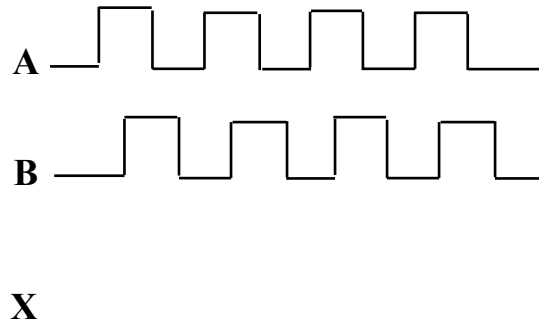
أمام كل من هذه القيم الثنائية يوضع (1) في عمود الخرج (Y) كما هو موضح بالجدول، ولكل التشكيلات الثنائية المتبقية يوضع (0) في عمود الخرج (Y).

المدخلات			الخرج
A	B	C	Y
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

الجدول (2- 14) جدول الحقيقة للتعبير البولياني $Y = \overline{A}\overline{B}C + \overline{A}B\overline{C} + A\overline{B}\overline{C} + ABC$.

تدريبات

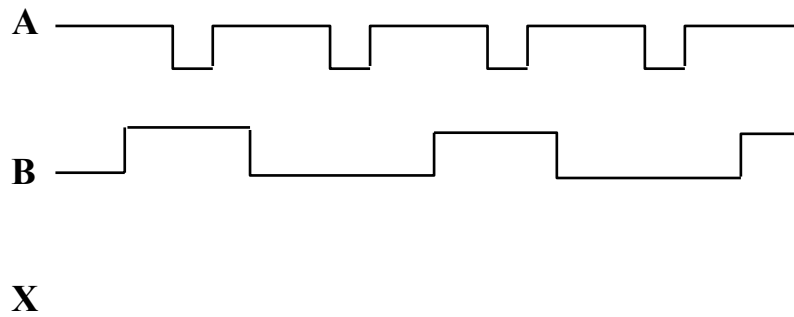
- (1) ارسم شكل المخطط الزمني للخروج X لبوابة AND ذات المدخلين A وB، إذا كان شكل نبضات الدخول على المدخلين موضحاً في شكل 1-.



الشكل 1-

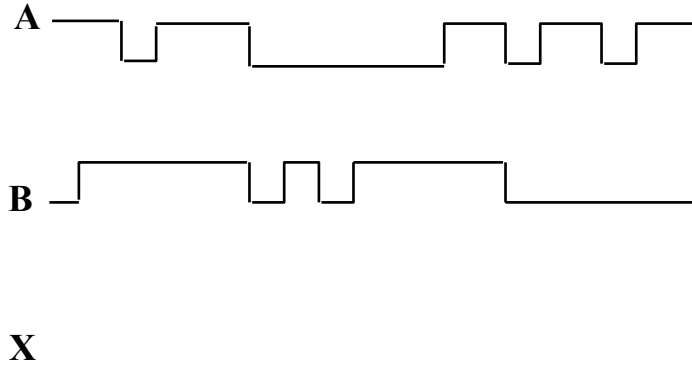
- (2) ارسم شكل المخطط الزمني للخروج X لبوابة OR ذات المدخلين A وB، إذا كان شكل نبضات الدخول على المدخلين موضحاً في شكل 1-.

- (3) ارسم شكل المخطط الزمني للخروج X لبوابة NAND ذات المدخلين A, B، إذا كان شكل نبضات الدخول على المدخلين موضحاً في شكل 2-.



الشكل 2-

4) ارسم شكل المخطط الزمني للخرج X لبوابة NOR ذات المدخلين A,B، إذا كان شكل نبضات الدخل على المدخلين موضحاً في شكل 3-.

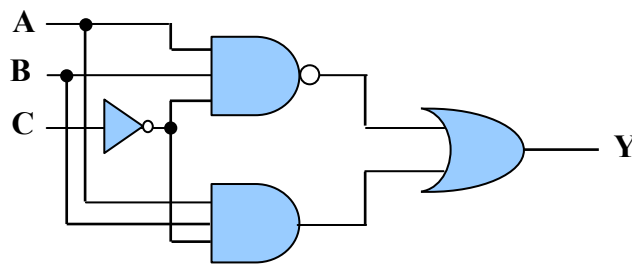


الشكل 3-

5) ارسم شكل المخطط الزمني للخرج X لبوابة XOR ذات المدخلين A وB، إذا كان شكل نبضات الدخل على المدخلين موضحاً في شكل 3-.

6) ارسم شكل المخطط الزمني للخرج X لبوابة XNOR ذات المدخلين A,B، إذا كان شكل نبضات الدخل على المدخلين موضحاً في شكل 3-.

7) اكتب التعبير البولييني للدائرة الموضحة في شكل 4-.



الشكل 4-

8) ارسم الدائرة المنطقية لكل من التعبيرات المنطقية الآتية:

a) $\overline{A}B + \overline{A}\overline{B}$

b) $AB + \overline{A}B + \overline{A}BC$

c) $\overline{A}B(C + \overline{D})$

d) $A + B[C + D(B + \overline{C})]$

9) استنتج الدائرة المنطقية التي تمثل جدول الحقيقة الموضح.

المدخلات			الخرج
A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

10) استنتج جدول الحقيقة للتعبيرات البوليانية الآتية:

a) $(A + B)C$

b) $(A + B)(\overline{B} + C)$

c) $A(AC + \overline{A}B)$

d) $A(A + \overline{A}B)$

الدوائر المنطقية

طرق اختزال الدوائر المنطقية

الأهداف العامة للوحدة

عندما تكمل هذه الوحدة يكون لديك القدرة بإذن الله على:

- معرفة القواعد الأساسية للجبر البولياني.
- معرفة نظريتي ديمورجان.
- تبسيط التعبيرات البوليانية باستخدام قواعد الجبر البولياني.
- معرفة كتابة التعبيرات البوليانية على شكل (SOP) وشكل (POS).
- كيفية تحويل التعبيرات البوليانية من شكل (SOP) إلى شكل (POS) والعكس.
- تحويل التعبير البولياني من شكل (SOP) أو شكل (POS) إلى جدول الحقيقة.
- استنتاج التعبير البولياني من شكل (SOP) أو شكل (POS) من جدول الحقيقة.
- معرفة الخواص العامة لبوابات NAND و NOR .
- تبسيط التعبيرات البوليانية باستخدام خريطة كارنوف.

3-1 مقدمة Introduction

في الوحدة السابقة تمت دراسة البوابات المنطقية كأساسيات منفردة، واستعرضنا كيفية تصميم الدوائر المنطقية البسيطة باستخدام هذه البوابات. عند تصميم أي دائرة منطقية يجب مراعاة أن تكون عدد البوابات المستخدمة أقل ما يمكن، مع أقل عدد ممكن من المدخلات لكل بوابة. توفيراً للتكاليف المطلوبة لتصميم الدائرة.

في هذه الوحدة سوف نتناول بالدراسة كيفية تبسيط الدوال المنطقية (التعبيرات البوليانية) باستخدام قواعد الجبر البولياني. وسوف نتناول بالتحليل أيضاً طريقة التبسيط للتعبيرات البوليانية باستخدام خريطة كارنوف (Karnaugh-Map) والتي يطلق عليها أيضاً اسم خريطة K-map (K-map).

3-2 قواعد الجبر البولياني Rules of Boolean Algebra

جدول (3-1) يبين القواعد الأساسية للجبر البولياني والتي تستخدم في تناول وتبسيط التعبيرات البوليانية.

1. $A + 0 = A$	2. $A + 1 = 1$
3. $A \cdot 0 = 0$	4. $A \cdot 1 = A$
5. $A + A = A$	6. $A + \bar{A} = 1$
7. $A \cdot A = A$	8. $A \cdot \bar{A} = 0$
9. $\bar{\bar{A}} = A$	10. $A + AB = A$

الجدول (3-1) القواعد الأساسية للجبر البولياني.

والآن سوف نرى كيفية تحقيق هذه القواعد وذلك من خلال تطبيقها على البوابات المنطقية التي سبق دراستها.

القاعدة (1): $A + 0 = A$ هذه القاعدة يمكن فهمها بملاحظة ماذا يحدث عندما يكون أحد الدخلين لبوابة OR دائماً يساوي (0) والدخل الآخر، A، والذي يمكن أن يأخذ القيمة (1) أو (0). فإذا كان A=1 فإن الخرج يساوي (1) والذي يساوي A. وإذا كان A=0 فإن الخرج يساوي (0) وهو أيضاً يساوي A. وبناء على ذلك فإن أي متغير يدخل على بوابة OR مع (0) فإن الخرج يساوي قيمة هذا المتغير.

القاعدة (2): $A + 1 = 1$ هذه القاعدة تقول إذا كان أحد الدخلين لبوابة OR دائماً يساوي (1) والدخل الآخر، A، والذي يأخذ القيمة (1) أو القيمة (0). وجود (1) على أحد الدخلين لبوابة OR يعطي دائماً خرجاً يساوي (1) بصرف النظر عن قيمة المتغير الذي على الدخل الآخر. وبناء على ذلك فإن أي متغير يدخل على بوابة OR مع (1) فإن الخرج دائماً يساوي (1).

القاعدة (3): $A \cdot 0 = 0$ هذه القاعدة تقول إذا كان أحد الدخلين لبوابة AND دائماً يساوي (0)

والدخل الآخر، A، فإن الخرج دائماً يساوي (0) بصرف النظر عن قيمة المتغير الذي على الدخل الآخر. وبناء على ذلك فإن أي متغير يدخل على بوابة AND مع (0) فإن الخرج دائماً يساوي (0).

القاعدة (4): $A \cdot 1 = A$ هذه القاعدة تقول إذا كان أحد الدخلين لبوابة AND دائماً يساوي (1)

والدخل الآخر، A، فإن الخرج يساوي قيمة المتغير (A)، فإذا كان المتغير $A=0$ فإن خرج البوابة AND يساوي (0)، وإذا كان المتغير $A=1$ فإن خرج البوابة AND يساوي (1) لأن الدخلين الآن قيمتهما تساوي (1). وبناء على ذلك فإن أي متغير يدخل على بوابة AND مع (1) فإن الخرج يساوي قيمة هذا المتغير.

القاعدة (5): $A + A = A$ مفهوم هذه القاعدة أنه إذا كان كل من الدخلين للبوابة OR عليهما نفس

المتغير A، فإن الخرج يكون قيمة هذا المتغير. فإذا كان المتغير $A = 0$ فذلك يعني $0 + 0 = 0$ ، وإذا كان المتغير $A = 1$ فهذا يعني $1 + 1 = 1$.

القاعدة (6): $A + \bar{A} = 1$ يمكن شرح هذه القاعدة كالتالي: إذا دخل متغير A على أحد دخلي بوابة

OR والمتغير $\bar{A}$ على المدخل الآخر لنفس البوابة فإن الخرج دائماً يساوي (1). إذا كانت $A=0$ يكون $0 + \bar{0} = 0 + 1 = 1$ وإذا كانت $A = 1$ يكون $1 + \bar{1} = 1 + 0 = 1$.

القاعدة (7): $A \cdot A = A$ إذا دخل المتغير A على دخلي البوابة AND فإن الخرج يكون قيمة هذا

المتغير. فإذا كان المتغير $A = 0$ فذلك يعني $0 \cdot 0 = 0$ ، وإذا كان المتغير $A = 1$ فهذا يعني $1 \cdot 1 = 1$ ، وفي كلتا الحالتين يكون خرج البوابة AND يساوي قيمة المتغير A.

القاعدة (8): $A \cdot \bar{A} = 0$ إذا دخل متغير A على أحد دخلي بوابة AND والمتغير $\bar{A}$ على المدخل الآخر

لنفس البوابة فإن الخرج دائماً يساوي (0)، وهذا من السهل فهمه لأن أحد الدخلين A أو $\bar{A}$ سوف يساوي (0) دائماً، وعندما يوجد (0) على أحد دخلي بوابة AND فمن المؤكد أن الخرج يساوي (0) أيضاً.

القاعدة (9): $\bar{\bar{A}} = A$ إذا تم عكس متغير مرتين تكون النتيجة هي قيمة هذا المتغير. إذا كان المتغير

$A = 0$ وتم عكسه نحصل على (1)، فإذا تم عكس (1) مرة أخرى نحصل على (0) وهو يساوي قيمة المتغير الأصلي.

القاعدة (10): يمكن تحقيق هذه القاعدة باستخدام القاعدة (2) والقاعدة (4) كالآتي:

$$\begin{aligned} A + AB &= A(1 + B) \\ &= A(1) \\ &= A \end{aligned}$$

3- 3 نظريات ديمورجان Demorgan's Theorems

نظريات ديمورجان تعتبر جزءاً هاماً من الجبر البولياني، فهذه النظريات تستخدم لتحويل التعبيرات الجبرية من وضعية AND الأساسية إلى وضعية OR وبالعكس. كما تسمح لنا بحذف العلامات الفوقية (bars) من المتغيرات المتعددة، ويمكن كتابة نظريتي ديمورجان لمتغيرين على الشكل التالي:

$$\overline{A + B} = \overline{A} \cdot \overline{B} \quad \text{نظرية ديمورجان الأولى:}$$

$$\overline{A \cdot B} = \overline{A} + \overline{B} \quad \text{نظرية ديمورجان الثانية:}$$

النظرية الأولى تغير من وضعية OR الأساسية إلى وضعية AND كما هو موضح في شكل (3- 1) حيث تكافئ البوابة NOR في الطرف الأيسر البوابة AND ولكن بمدخلين معكوسين في الطرف الأيمن حيث تقوم الدائرة الصغيرة في المدخل مقام بوابة العاكس. ويمكن إثبات هذه النظرية عن طريق جدول الحقيقة كما هو مبين في الجدول (3- 2). يطلق على البوابة التي في الطرف الأيمن اسم بوابة AND السالبة (negative AND).



الشكل (3- 1) التغير من وضعية OR إلى وضعية AND.

المدخلات		الخروج	
A	B	$\overline{A + B}$	$\overline{A \cdot B}$
0	0	1	1
0	1	0	0
1	0	0	0
1	1	0	0

الجدول (3- 2) اثبات نظرية ديمورجان الأولى.

وتغير النظرية الثانية من وضعية AND الأساسية إلى وضعية OR كما هو موضح في شكل (3- 2) حيث تكافئ البوابة NAND في الطرف الأيسر البوابة OR بمدخلين معكوسين في الطرف الأيمن (تقوم الدائرة الصغيرة في الدخول مقام بوابة العاكس)، ويمكن أيضاً إثبات هذه النظرية عن

طريق جدول الحقيقة المبين في الجدول (3-3). ويطلق أيضاً على البوابة التي على اليسار اسم بوابة OR السالبة (negative OR).



الشكل (3-2) التغير من وضعية AND إلى وضعية OR.

المدخلات		الخروج	
A	B	$\overline{A \cdot B}$	$\overline{A + B}$
0	0	1	1
0	1	1	1
1	0	1	1
1	1	0	0

الجدول (3-3) إثبات نظرية ديمورجان الثانية.

نظريات ديمورجان يمكن تطبيقها أيضاً على التعبيرات البوليانية والتي لها أكثر من متغيرين. والأمثلة الآتية توضح كيفية تطبيق نظريات ديمورجان على ثلاثة متغيرات وأربعة متغيرات. مثال (3-1): طبق نظريات ديمورجان على التعبير البوليني التالي:

$$Y = \overline{(A + \overline{B} + \overline{C})} \cdot \overline{(\overline{A} + B + \overline{C})}$$

الحل:

$$\begin{aligned} Y &= \overline{(A + \overline{B} + \overline{C})} \cdot \overline{(\overline{A} + B + \overline{C})} \\ &= \overline{(A + \overline{B} + \overline{C})} + \overline{(\overline{A} + B + \overline{C})} \\ &= \overline{A} \overline{\overline{B}} \overline{\overline{C}} + \overline{\overline{A}} \overline{B} \overline{\overline{C}} = \overline{A} B C + A \overline{B} C \end{aligned}$$

مثال (3-2): طبق نظريات ديمورجان على التعبير البوليني التالي:

$$Y = \overline{(\overline{A} + B)} + CD$$

الحل:

$$\begin{aligned}
 Y &= \overline{(\overline{A} + B)} + CD \\
 &= (\overline{A} + B) \cdot \overline{CD} \\
 &= (\overline{A} \cdot \overline{B})(\overline{C} + \overline{D}) \\
 &= AB(\overline{C} + \overline{D})
 \end{aligned}$$

مثال (3-3): طبق نظريات ديمورجان على التعبير البولياني التالي:

$$Y = \overline{(\overline{A} + \overline{BC})} + B(\overline{A} + \overline{C})$$

الحل:

$$\begin{aligned}
 Y &= \overline{(\overline{A} + \overline{BC})} + B(\overline{A} + \overline{C}) \\
 &= (\overline{A} + \overline{BC}) \cdot \overline{(B(\overline{A} + \overline{C}))} \\
 &= A(\overline{BC}) \cdot \overline{(B + (\overline{A} + \overline{C}))} \\
 &= A(B + \overline{C})(\overline{B} + A + \overline{C})
 \end{aligned}$$

3-4 تبسيط التعبيرات البوليانية باستخدام قواعد الجبر البولياني

Simplification of Boolean Expressions Using Boolean algebra Rules

تستخدم قواعد الجبر البولياني والتي سبق شرحها لتبسيط الدوال المنطقية (التعبيرات البوليانية) وذلك لتمثيلها بأقل عدد من البوابات المنطقية، وكذلك بأقل عدد من المدخلات، ولذلك فإنه عند تمثيل هذه الدوال المنطقية عملياً، يجب أولاً أن نضعها في أبسط صورة ممكنة لاقتصايات التصميم، والمثال التالي يوضح كيفية إجراء عملية التبسيط.

مثال (3-4): باستخدام قواعد الجبر البولياني بسط الدالة المنطقية الآتية:

$$Y = AB + A(A + C) + B(A + C)$$

الحل: الخطوة الأولى في عملية التبسيط هي فك الأقواس الموجودة بالدالة فنحصل على:

$$Y = AB + AA + AC + AB + BC$$

نعوض عن قيمة الحد AA بالمتغير A (راجع القاعدة رقم 7 من قواعد الجبر البولياني) فتصبح الدالة:

$$Y = AB + A + AC + AB + BC$$

وبتطبيق القاعدة رقم 5 حيث $A + A = A$ ، فإن $AB + AB = AB$ ، وتصبح الدالة:

$$Y = AB + A + AC + BC$$

وبأخذ المتغير A عاملاً مشتركاً بين الحد الأول والثاني والثالث فنحصل على:

$$Y = A(B + 1 + C) + BC$$

وبتطبيق القاعدة رقم 2 حيث $A + 1 = 1$ ، نجد أن:

$$Y = A(1) + BC$$

وأخيراً بتطبيق القاعدة رقم 4 حيث $A(1) = A$ ، نحصل على:

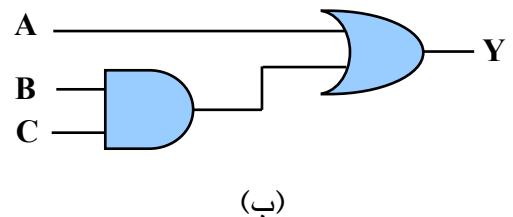
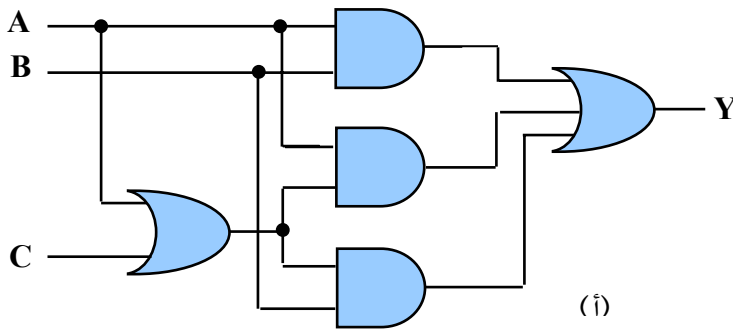
$$Y = A + BC$$

عند هذه المرحلة فإن التعبير البولياني قد تم وضعه في أبسط صورة ممكنة. يجب أن نلاحظ هنا

أنه عند اكتساب الخبرة في تطبيق قواعد الجبر البولياني فليس من الضروري تبسيط الدالة على شكل خطوات، ولكننا نبين هنا فقط كيفية الوصول إلى الصورة النهائية للدالة المبسطة وما هي القواعد التي تم استخدامها.

شكل (3-3) يوضح كيف أمكن تمثيل الدالة بعد تبسيطها بأقل عدد ممكن من البوابات

حيث أمكن تمثيلها باستخدام بوابتين فقط (الشكل (ب))، بينما احتاج تمثيل الدالة الأصلية قبل التبسيط إلى خمس بوابات (الشكل (أ)).



الشكل (3-3) تمثيل الدالة المنطقية لمثال (3-4) قبل وبعد تبسيطها.

ومن المهم التحقق من أن هاتين الدائرتين متكافئتان، بمعنى أنه لأي تشكيلة من المدخلات

A و B و C، نحصل على نفس الخرج من الدائرتين.

مثال (3-5): ضع التعبير البولياني الآتي في أبسط صورة ثم ارسم الدائرة المنطقية للتعبير قبل وبعد التبسيط.

$$Y = \overline{A}\overline{B}\overline{C} + \overline{A}\overline{B}C + \overline{A}BC + ABC$$

الحل: بأخذ الحدين الأول والثاني مع بعضهما، وكذلك الحدين الثالث والرابع، نحصل على:

$$Y = (\overline{A}BC + \overline{A}BC) + (\overline{A}BC + ABC) \\ = \overline{A}B(\overline{C} + C) + BC(\overline{A} + A)$$

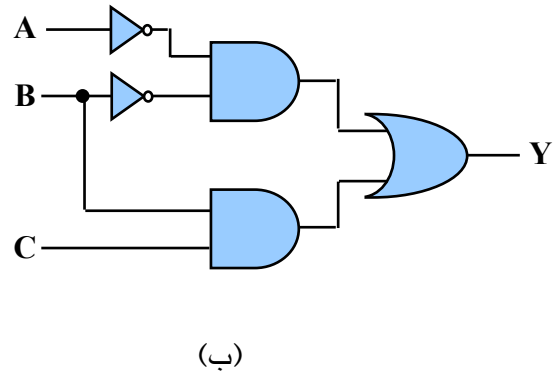
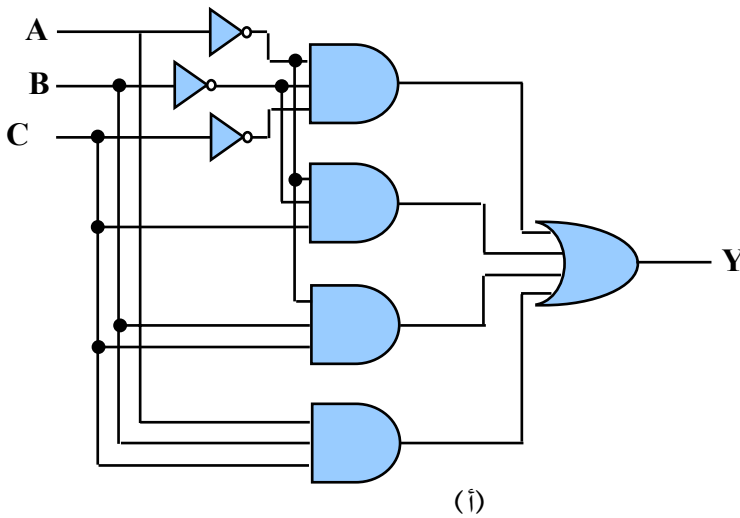
وبتطبيق القاعدة رقم 6 نحصل على:

$$Y = \overline{A}B \cdot 1 + BC \cdot 1$$

ثم بتطبيق القاعدة رقم 4 نحصل على الصورة النهائية للتعبير البولياني وهي:

$$Y = \overline{A} \overline{B} + BC$$

شكل (3- 4) يوضح تمثيل التعبير البولياني بالبوابات قبل وبعد عملية التبسيط.



الشكل (3- 4) تمثيل الدالة المنطقية لمثال (3- 5) قبل وبعد تبسيطها.

3- 5 الأشكال القياسية للتعبيرات البوليانية Standard Forms of Boolean Expressions

جميع التعبيرات البوليانية، بصرف النظر عن شكلها، يمكن تحويلها إلى شكلين قياسييين، الشكل الأول يسمى بمجموع الحدود المضروبة (*sum-of-products*) ويكتب اختصاراً (SOP)، ويسمى الشكل الثاني بمضروب الحدود المجموعة (*product-of-sums*) ويكتب اختصاراً (POS). الأشكال القياسية تجعل عمليات التقييم والتبسيط والتمثيل للتعبيرات البوليانية أكثر سهولة.

3- 5- 1 الشكل (SOP) The Sum-of-Products (SOP) form

في البداية يجب أن نعرف ما المقصود بالحد المضروب (product term). الحد المضروب يتكون من مجموعة من المتغيرات مضروبة في بعضها البعض مثل $AB, \overline{A}\overline{B}, \overline{A}BCD$ وهكذا. عند جمع حد أو أكثر من الحدود المضروبة جمعاً منطقياً نحصل على ما يسمى بمجموع الحدود المضروبة (Sum-of-Products) مثل:

$$\overline{A}\overline{B}\overline{C} + A\overline{B}C + \overline{A}B\overline{C}$$

ويطلق على شكل مجموع الحدود المضروبة السابق اسم الشكل القياسي وذلك لإحتواء كل حد من الحدود المضروبة على نفس عدد المتغيرات، وسوف يكون التعامل في هذه الوحدة مع الأشكال القياسية للتعبيرات البوليانية فقط. والحد المضروب يمثل خرج بوابة AND، وبالتالي له قيمة واحدة فقط عند (1) وعدة قيم عند (0) (ارجع إلى جدول الحقيقة للبوابة AND).

3- 5- 2 الشكل (POS) The Product-of-Sums (POS) form

في البداية كما في الفقرة السابقة، يجب أن نعرف ما هو المقصود بالحد المجموع (sum term). الحد المجموع يتكون من حاصل جمع مجموعة من المتغيرات مثل $A + \overline{B}, A + \overline{B} + C$ وهكذا. عند ضرب حد أو أكثر من الحدود المجموعة ضرباً منطقياً نحصل على ما يسمى بمضروب الحدود المجموعة (Product-of-Sums) مثل:

$$(\overline{A} + \overline{B} + \overline{C})(A + \overline{B} + \overline{C})(A + B + C)$$

ويطلق على شكل مضروب الحدود المجموعة السابق اسم الشكل القياسي وذلك لاحتواء كل حد من الحدود المجموعة على نفس عدد المتغيرات، وسوف يكون التعامل في هذه الوحدة كما ذكرنا سابقاً مع الأشكال القياسية للتعبيرات البوليانية فقط. والحد المجموع يمثل خرج بوابة OR، وبالتالي له قيمة واحدة فقط عند (0) وعدة قيم عند (1) (ارجع إلى جدول الحقيقة للبوابة OR).

3- 6- التحويل من الشكل القياسي (SOP) إلى الشكل القياسي (POS)

Converting Standard (SOP) to Standard (POS)

يجب معرفة أن القيم الثنائية (binary values) للحدود المضروبة في أي تعبير قياسي على شكل (SOP) لا تظهر في التعبير المكافئ القياسي على شكل (POS). وأيضاً، القيم الثنائية غير الممثلة في التعبير القياسي (SOP) تظهر في التعبير المكافئ القياسي على شكل (POS). وبناءً على ذلك، للتحويل من الشكل القياسي (SOP) إلى الشكل القياسي (POS)، نتبع الخطوات التالية:

الخطوة الأولى: نحدد قيمة كل حد مضروب في التعبير القياسي (SOP)، أي نحدد الأعداد الثنائية التي تمثل الحدود المضروبة.

الخطوة الثانية: نحدد جميع الأعداد الثنائية غير الموجودة في الخطوة الأولى.

الخطوة الثالثة: نكتب الحد المجموع المكافئ لكل عدد ثنائي من الخطوة الثانية ثم نكتب هذه الحدود على شكل التعبير (POS).

باستخدام خطوات مشابهة لنفس الخطوات السابقة، يمكننا التحويل من الشكل القياسي (POS) إلى الشكل القياسي (SOP).

مثال (3 - 6): حول التعبير (SOP) القياسي التالي إلى التعبير (POS) القياسي.

$$Y = \bar{A} \bar{B} C + \bar{A} B C + A B \bar{C} + A B C$$

الحل: نحدد أولاً القيمة الثنائية لكل الحدود المضروبة مع ملاحظة وضع المتغير غير المعكوس بالقيمة الثنائية (1)، ووضع المتغير المعكوس بالقيمة الثنائية (0)، وبالتالي نحصل على:

$$Y = 001 + 011 + 100 + 110 + 111$$

نلاحظ وجود ثلاث متغيرات في التعبير السابق، وبالتالي يكون لدينا ثمانٍ من التشكيلات الثنائية (2^3). التعبير على شكل (SOP) يحتوي على خمسة من هذه التشكيلات، وعلى ذلك فإن التعبير على شكل (POS) يجب أن يحتوي على التشكيلات الثلاثة الأخرى وهي 000, 010, 101، ويكتب التعبير كالتالي:

$$Y = (A + B + C)(A + \bar{B} + C)(\bar{A} + B + \bar{C})$$

نلاحظ أننا وضعنا المتغير غير المعكوس بالقيمة الثنائية (0)، ووضعنا المتغير المعكوس بالقيمة الثنائية (1).

مثال (3 - 7): حول التعبير (SOP) القياسي التالي إلى التعبير (POS) القياسي.

$$Y = \bar{A} \bar{B} \bar{C} + \bar{A} \bar{B} C + A \bar{B} C + A B \bar{C}$$

الحل: القيمة الثنائية للحدود المضروبة هي:

$$Y = 000 + 001 + 101 + 110$$

وعليه فإن القيمة الثنائية للحدود المجموعة تكون كالتالي:

$$010, 011, 100, 111$$

ويكتب التعبير البولييني (POS) القياسي على الشكل:

$$Y = (A + \bar{B} + C)(A + \bar{B} + \bar{C})(\bar{A} + B + C)(\bar{A} + \bar{B} + \bar{C})$$

3- 7 التحويل من الشكل القياسي (POS) إلى الشكل القياسي (SOP)

Converting Standard (POS) to Standard (SOP)

كما ذكرنا في الجزء السابق ، وباستخدام خطوات مشابهة لنفس الخطوات السابقة ، يمكننا التحويل من الشكل القياسي (POS) إلى الشكل القياسي (SOP). والأمثلة التالية توضح كيفية إجراء عملية التحويل.

مثال (3- 8): حول التعبير (POS) القياسي التالي إلى التعبير (SOP) القياسي.

$$Y = (A + B + C)(A + B + \bar{C})(A + \bar{B} + \bar{C})(\bar{A} + B + \bar{C})(\bar{A} + \bar{B} + C)$$

الحل: نحدد أولاً القيمة الثنائية لكل الحدود المجموعة مع ملاحظة وضع المتغير غير المعكوس بالقيمة الثنائية (0)، ووضع المتغير المعكوس بالقيمة الثنائية (1)، وبالتالي نحصل على:

$$Y = (000)(001)(011)(101)(110)$$

نلاحظ أن التعبير (POS) يحتوي على خمسة تشكيلات من الثمانية، وبالتالي فإن التعبير (SOP) يجب أن يحتوي على التشكيلات الثلاثة الأخرى وهي 010, 100, 111، ويكتب التعبير كالتالي:

$$Y = \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}C + ABC$$

مثال (3- 9): حول التعبير (POS) القياسي التالي إلى التعبير (SOP) القياسي.

$$Y = (A + \bar{B} + C)(A + \bar{B} + \bar{C})(\bar{A} + B + \bar{C})(\bar{A} + \bar{B} + \bar{C})$$

الحل: القيمة الثنائية للحدود المجموعة هي:

$$Y = (010)(011)(101)(111)$$

وعليه فإن القيمة الثنائية للحدود المضروبة تكون كالتالي:

$$Y = 000 \text{ و } 001 \text{ و } 100 \text{ و } 110$$

ويكتب التعبير البولييني (SOP) القياسي على الشكل:

$$Y = \bar{A}\bar{B}\bar{C} + \bar{A}\bar{B}C + A\bar{B}\bar{C} + ABC$$

3- 8 تحويل التعبيرات (SOP) القياسية إلى جدول الحقيقة

Converting Standard (SOP) Expressions to Truth Table Format

لعمل جدول الحقيقة لأي تعبير بولييني على شكل (SOP) القياسي، نرسم الجدول أولاً ثم نكتب فيه عدد التشكيلات المختلفة طبقاً لعدد المتغيرات الموجودة بالتعبير البولييني. كمثال، لعدد ثلاث متغيرات فإن جدول الحقيقة يجب أن يحتوي على ثماني تشكيلات ($2^3 = 8$)، ولعدد أربعة متغيرات فإن جدول الحقيقة يجب أن يحتوي على ستة عشر من التشكيلات ($2^4 = 16$). في النهاية نضع (1) في عمود الخرج (Y) أمام القيمة الثنائية لكل حد مضروب في التعبير البولييني، ونضع (0) أمام القيم الثنائية المتبقية. والأمثلة التالية توضح ما سبق شرحه.

مثال (3- 10): استنتج جدول الحقيقة للتعبير القياسي (SOP) التالي :

$$Y = \overline{A}BC + A\overline{B}C + ABC$$

الحل: يحتوي التعبير البولياني على ثلاث متغيرات ، وبالتالي يوجد ثماني تشكيلات ممكنة كما هو موضح في الأعمدة الثلاثة على اليسار بجدول الحقيقة (3- 4). القيم الثنائية لكل حد من الحدود المضروبة بالتعبير السابق هي:

$$\overline{A}BC \Rightarrow 001 \quad A\overline{B}C \Rightarrow 100 \quad ABC \Rightarrow 111$$

لكل قيمة من هذه القيم الثنائية، نضع (1) في عمود الخرج (Y) كما هو موضح في الجدول، ولكل القيم الثنائية المتبقية نضع (0) في عمود الخرج.

المدخلات			الخرج
A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

الجدول (3- 4) جدول الحقيقة لمثال (3- 10).

مثال (3- 11): استنتج جدول الحقيقة للتعبير القياسي (SOP) التالي :

$$Y = \overline{A}B\overline{C} + \overline{A}BC + A\overline{B}C + ABC$$

الحل: القيم الثنائية لكل حد من الحدود المضروبة بالتعبير السابق هي:

$$\overline{A}B\overline{C} \Rightarrow 010 \quad \overline{A}BC \Rightarrow 011 \quad A\overline{B}C \Rightarrow 101 \quad ABC \Rightarrow 110$$

لكل قيمة من هذه القيم الثنائية، نضع (1) في عمود الخرج (Y) كما هو موضح في جدول الحقيقة (3- 5)، ولكل القيم الثنائية المتبقية نضع (0) في عمود الخرج.

المدخلات			الخرج
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	0

الجدول (3- 5) جدول الحقيقة لمثال (3- 11).

3- 9 تحويل التعبيرات (POS) القياسية إلى جدول الحقيقة

Converting Standard (POS) Expressions to Truth Table Format

كما ذكرنا سابقاً ، وباتباع نفس الخطوات ، لعمل جدول الحقيقة للتعبير البولييني على شكل (POS) القياسي ، نرسم الجدول أولاً ثم نكتب فيه عدد التشكيلات المختلفة طبقاً لعدد المتغيرات الموجودة بالتعبير البولييني.

مثال (3- 12): استنتج جدول الحقيقة للتعبير القياسي (POS) التالي :

$$Y = (A + B + C)(A + \bar{B} + C)(\bar{A} + B + C)$$

الحل: يحتوي التعبير البولييني السابق على ثلاث متغيرات ، وبالتالي يوجد ثماني تشكيلات ممكنة كما هو موضح في الأعمدة الثلاثة على اليسار بجدول الحقيقة (3- 6). القيم الثنائية لكل حد من الحدود المجموعة بالتعبير (POS) السابق هي:

$$A + B + C \Rightarrow 000$$

$$A + \bar{B} + C \Rightarrow 010$$

$$\bar{A} + B + C \Rightarrow 100$$

لكل قيمة من هذه القيم الثنائية ، نضع (0) في عمود الخرج (Y) كما هو موضح في الجدول ، ولكل القيم الثنائية المتبقية نضع (1) في عمود الخرج.

المدخلات			الخرج
A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

الجدول (3- 5) جدول الحقيقة لمثال (3- 12).

مثال (3- 13): استنتج جدول الحقيقة للتعبير القياسي (POS) التالي :

$$Y = (A + B + \bar{C})(A + \bar{B} + \bar{C})(\bar{A} + \bar{B} + C)(\bar{A} + \bar{B} + \bar{C})$$

الحل: القيم الثنائية لكل حد من الحدود المضروبة في التعبير السابق هي:

$$A + B + \bar{C} \Rightarrow 001, A + \bar{B} + \bar{C} \Rightarrow 011, \bar{A} + \bar{B} + C \Rightarrow 110, \bar{A} + \bar{B} + \bar{C} \Rightarrow 111$$

لكل قيمة من هذه القيم الثنائية، نضع (0) في عمود الخرج (Y) كما هو موضح في جدول

الحقيقة (3- 6)، ولكل القيم الثنائية المتبقية نضع (1) في عمود الخرج.

المدخلات			الخرج
A	B	C	Y
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	0

الجدول (3- 6) جدول الحقيقة لمثال (3- 13).

3- 10 استنتاج التعبيرات القياسية من جدول الحقيقة

Determining Standard Expressions from a Truth Table

لاستنتاج التعبير القياسي (SOP) الممثل بجدول الحقيقة، حدد القيم الثنائية للدخل لكل خرج يساوي (1). حول كل قيمة ثنائية إلى الحد المضروب المقابل لها، وذلك باستبدال كل (1) بالمتغير المقابل له، وكل (0) بعكس المتغير المقابل له. كمثال، القيمة الثنائية 0101 يمكن تحويلها إلى حد مضروب كما يلي:

$$0101 \Rightarrow \overline{A}BCD$$

لاستنتاج التعبير القياسي (POS) الممثل بجدول الحقيقة، حدد القيم الثنائية للدخل لكل خرج يساوي (0). حول كل قيمة ثنائية إلى الحد المجموع المقابل لها، وذلك باستبدال كل (0) بالمتغير المقابل له، وكل (1) بعكس المتغير المقابل له. كمثال، القيمة الثنائية 1010 يمكن تحويلها إلى حد مجموع كما يلي:

$$1010 \Rightarrow \overline{A} + B + \overline{C} + D$$

مثال (3- 14): من جدول الحقيقة (3- 7)، استنتاج التعبير القياسي (SOP)، (POS):

المدخلات			الخرج
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

الجدول (3- 7) جدول الحقيقة لمثال (3- 14).

الحل: هناك أربعة 1's في عمود الخرج والقيم الثنائية المقابلة لها هي: 011, 100, 110, and 111. هذه القيم الثنائية يمكن تحويلها إلى حدود مضروبة كما يلي:

$$011 \Rightarrow \overline{A}BC \text{ و } 100 \Rightarrow A\overline{B}\overline{C} \text{ و } 110 \Rightarrow AB\overline{C} \text{ و } 111 \Rightarrow ABC$$

وبالتالي يكون التعبير القياسي بشكل (SOP) للخروج (Y) هو:

$$Y = \overline{A}BC + A\overline{B}C + AB\overline{C} + ABC$$

وللتعبير (POS)، الخرج يساوي (0) عند القيم الثنائية 000 و 001 و 010 و 101 . هذه القيم الثنائية يمكن تحويلها إلى حدود مجموعة كما يلي:

$$000 \Rightarrow A + B + C \text{ و } 001 \Rightarrow A + B + \overline{C} \text{ و } 010 \Rightarrow A + \overline{B} + C \text{ و } 101 \Rightarrow \overline{A} + B + \overline{C}$$

وبالتالي يكون التعبير القياسي بشكل (POS) للخروج (Y) هو:

$$Y = (A + B + C)(A + B + \overline{C})(A + \overline{B} + C)(\overline{A} + B + \overline{C})$$

3- 11- الخواص العامة لبوابات NAND و NOR

The Universal Property of NAND and NOR Gates

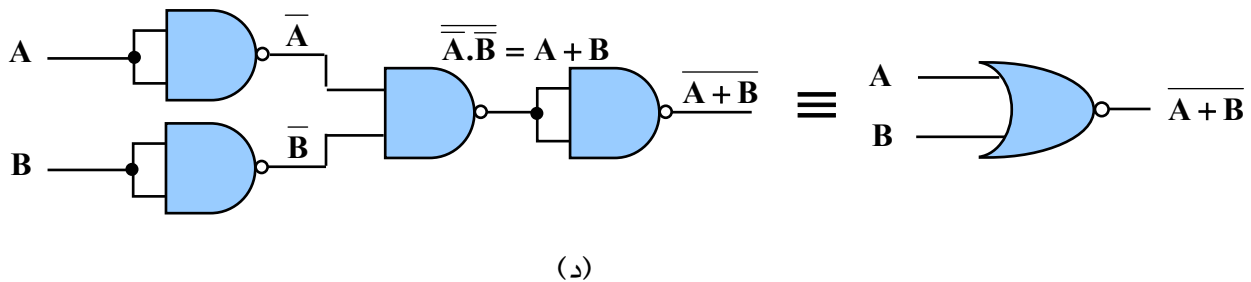
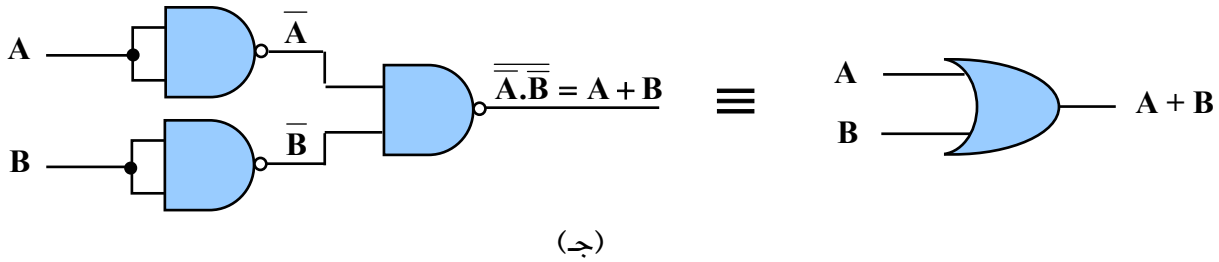
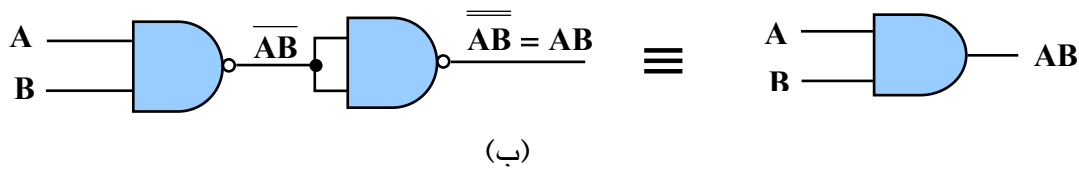
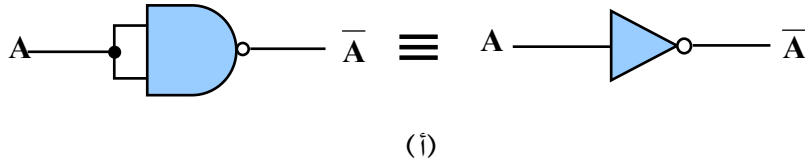
استعرضنا في بداية هذه الوحدة كيفية تمثيل الدوائر المنطقية باستخدام بوابات AND ، وبوابات OR ، والعواكس. وهنا سوف نناقش استخدام بوابات NAND وبوابات NOR كبوابات عامة (Universal Gates) لتمثيل أي تعبير بولييني. ومعنى كلمة بوابة عامة يعني أنه يمكن استخدامها كعاكس، وتركيبه من بوابات NAND يمكننا استخدامها في تمثيل بوابة AND، وكذلك NOR. وبالمثل فمعنى كلمة بوابة NOR عامة تعني أنه يمكن استخدامها كعاكس وتركيبه من بوابات NOR يمكننا استخدامها في تمثيل بوابة AND و OR وكذلك NAND.

3- 11- 1 البوابة NAND كعنصر منطقي عام

NAND gate as a Universal Logic Element

البوابة NAND هي بوابة عامة لأنه يمكن استخدامها في تنفيذ عملية العاكس، وعملية AND، وعملية OR، وكذلك عملية NOR. والعاكس يمكن بناؤه من البوابة NAND عن طريق توصيل جميع المدخلات في مدخل واحد كما هو موضح في الشكل (3- 5 (أ)) وذلك لبوابة NAND ذات مدخلين. ويمكن توليد عملية AND باستخدام بوابات NAND فقط كما هو موضح في شكل (3- 5 (ب)).

والبوابة OR يمكن بناؤها باستخدام بوابات NAND كما في شكل (3- 5ج)). وأخيراً البوابة NOR يمكن بناؤها كما هو موضح في شكل (3- 5د)).



الشكل (3- 5) التطبيق العام لبوابات NAND.

3- 11- 2 البوابة NOR كعنصر منطقي عام NOR Gate as a Universal Logic Element

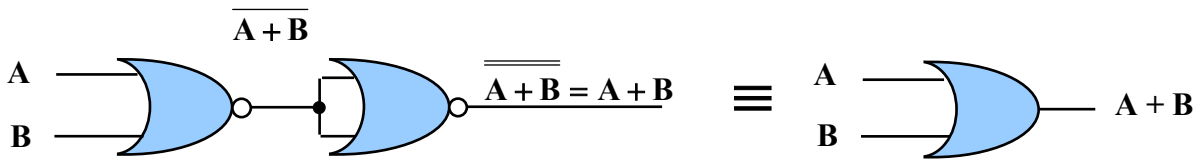
مثل بوابة NAND، فإن البوابة NOR يمكن استخدامها لبناء بوابات عاكس، AND، OR،

وكذلك بوابة NAND. شكل (3- 6) يوضح كيفية توصيل البوابة NOR لتقوم بعمل بوابة NOT

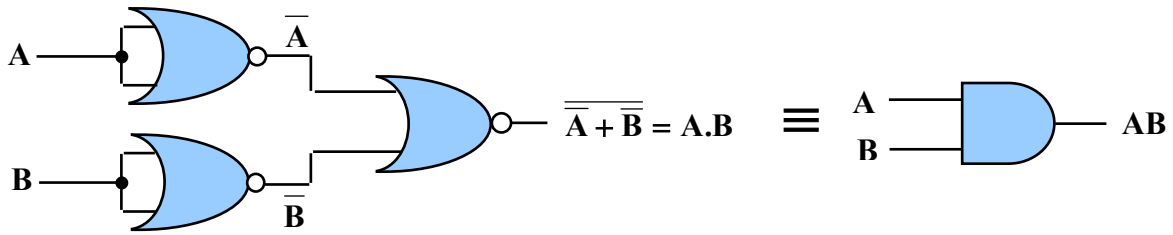
وبوابة OR وكذلك بوابة NAND.



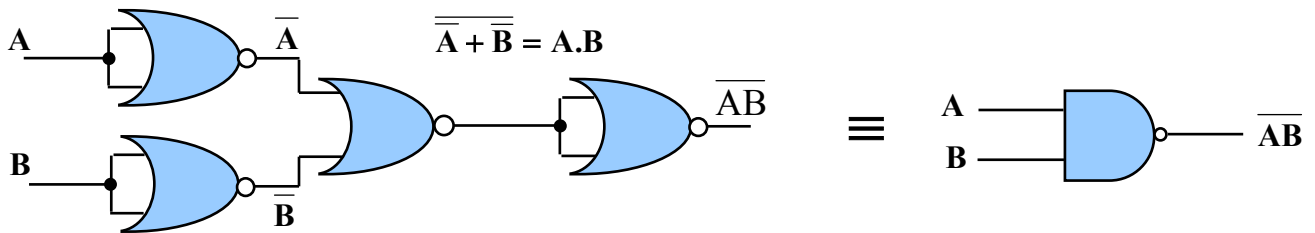
(i)



(ب)



(ج)



(د)

الشكل (3-6) التطبيق العام لبوابات NOR.

3-12 تصميم الدوائر المنطقية التوافقية باستخدام بوابات NOR , NAND

Design of Combinational Logic Circuits using NAND and NOR Gates

سوف نستعرض هنا كيفية استخدام بوابات NAND، وبوابات NOR وذلك لتمثيل الدوال المنطقية مع الأخذ بعين الاعتبار أن البوابة NAND تكافئ البوابة OR السالبة (Negative - OR)، والبوابة NOR تكافئ البوابة AND السالبة (Negative - AND). كما سوف نري أنه باستخدام بوابتي AND, OR السالبتين أنه بالإمكان قراءة المخطط المنطقي (Logic diagram) للدائرة.

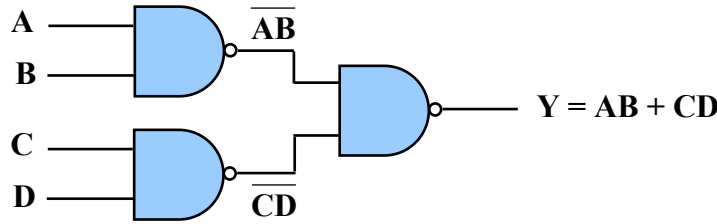
3- 12- التصميم باستخدام بوابة NAND NAND Logic

كما تعلمنا سابقاً، أن بوابة NAND تؤدي دالة NAND أو دالة OR السالبة، لأنه باستخدام نظرية ديمورجان الثانية:

$$\overline{A \bullet B} = \overline{A} + \overline{B}$$

NAND ————— ↑ ————— Negative-OR

فلنأخذ على سبيل المثال الدائرة المنطقية الموضحة في شكل (3- 7).



الشكل (3- 7) الدائرة المنطقية ممثلة باستخدام بوابات NAND فقط.

التعبير البولييني للخرج (Y) لهذه الدائرة يمكن استنتاجه كما في الخطوات الآتية:

$$Y = \overline{(\overline{AB})(\overline{CD})}$$

وبتطبيق نظرية ديمورجان الثانية نحصل على:

$$Y = \overline{\overline{AB} + \overline{CD}}$$

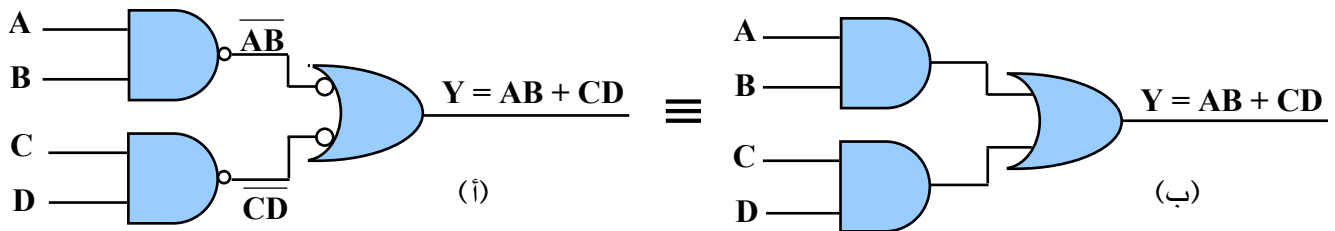
وبحذف الإشارات الفوقية (bars) نحصل على ما يلي:

$$Y = AB + CD$$

نلاحظ أنه في آخر خطوة تم الحصول على الخرج (Y)، $AB+CD$ ، على شكل بوابتي AND وبوابة OR. هذا الشكل للتعبير البولييني للخرج (Y) يبين لنا أن البوابتين NAND على اليسار في شكل (3- 7) يقومان بعمل بوابتي AND وأن بوابة NAND الثالثة تقوم بعمل بوابة OR. ويمكن

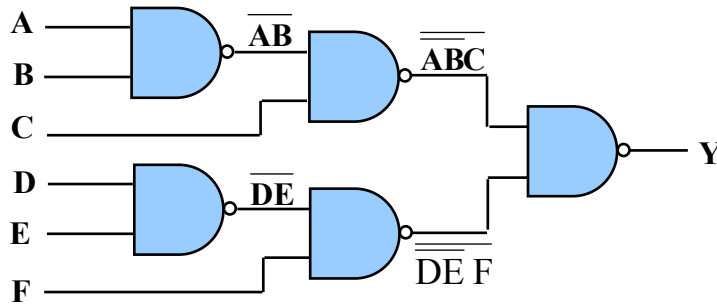
تمثيل نفس التعبير البولياني للخروج (Y) كما في الشكل (3-8-أ)) حيث تم استبدال البوابة NAND على اليمين ببوابة OR السالبة. وحيث إن توصيل عاكسين على التوالي يلغي بعضهما بعضاً فإننا بذلك نحصل على الشكل (3-8-ب))، وبالتالي فإن الدائرة في شكل (3-7) تكافئ الدائرة في شكل (3-8-ب))، ويقال ان:

(AND-AND-OR) تكافئ (NAND-NAND-NAND)



الشكل (3-8) إثبات أن AND-AND-OR تكافئ الدائرة في شكل (3-7).

شكل (3-9) يوضح الدائرة المنطقية ممثلة عن طريق بوابات NAND والمطلوب إعادة هذا المخطط المنطقي باستخدام بوابات OR - السالبة.



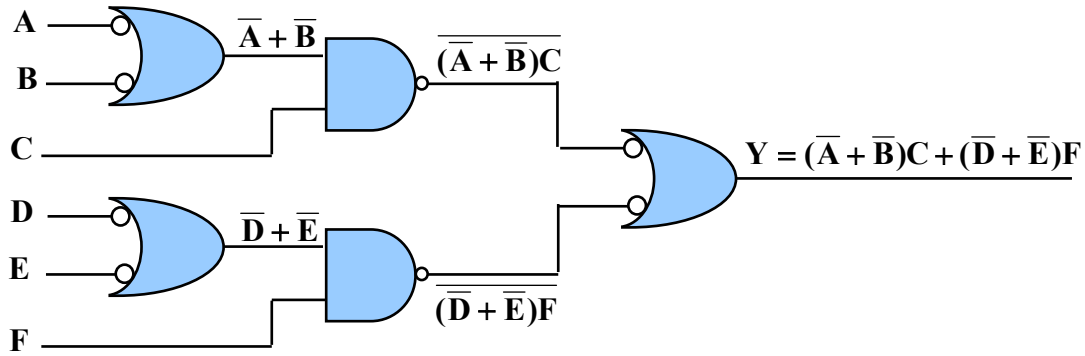
الشكل (3-9) الدائرة المنطقية المطلوب تمثيلها باستخدام بوابات OR - السالبة.

نحصل أولاً على معادلة الخرج (Y) للدائرة في شكل (3-9):

$$\begin{aligned}
 Y &= \overline{[(\overline{AB})C] \cdot [(\overline{DE})F]} \\
 &= \overline{[(\overline{A} + \overline{B})C] \cdot [(\overline{D} + \overline{E})F]} \\
 &= (\overline{A} + \overline{B})C + (\overline{D} + \overline{E})F \\
 \therefore Y &= (\overline{A} + \overline{B})C + (\overline{D} + \overline{E})F
 \end{aligned}$$

وباستخدام بوابة OR - السالبة المكافئة لبوابة NAND نحصل على الدائرة المكافئة كما في

شكل (3-10)، ويمكن كتابة معادلة الخرج (Y) مباشرة من خلال العمليات المنطقية لكل بوابة.



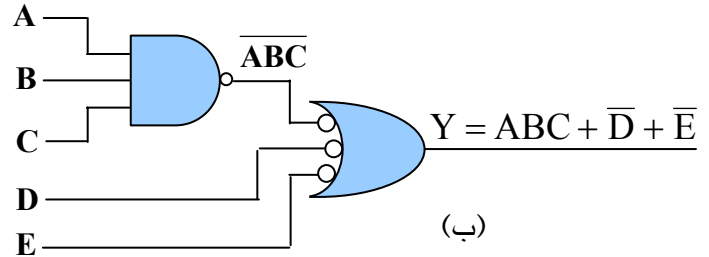
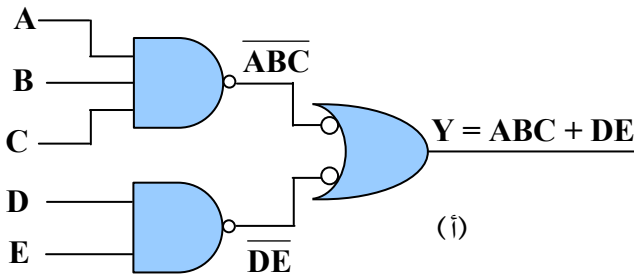
الشكل (3- 10) الدائرة المكافئة لشكل (3- 9) باستخدام بوابات OR -

مثال (3- 15): حقق كلا من التعبيرين المنطقيين الآتيين مستخدماً بوابات NAND فقط:

(a) $Y = ABC + DE$

(b) $Y = ABC + \bar{D} + \bar{E}$

الحل: انظر إلى الشكل (3- 11).



الشكل (3- 11) الدائرتان المكافئتان للتعبيرين المنطقيين لمثال 3- -

3- 12- 2 التصميم باستخدام بوابة NOR Logic

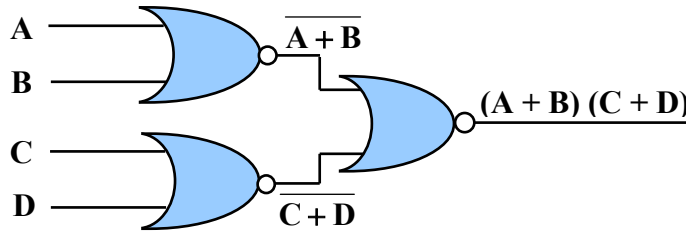
كما ذكرنا سابقاً أن البوابة NOR تؤدي دالة AND أو دالة AND - السالبة كما توضحه

نظرية ديمورجان الثانية:

$$\overline{A + B} = \bar{A} \cdot \bar{B}$$

NOR
Negative-AND

فلنأخذ كمثال الدائرة المنطقية الموضحة في شكل (3- 12).



الشكل (3- 12) الدائرة المنطقية ممثلة باستخدام بوابات NOR

ويمكن استنتاج التعبير البولياني لهذه الدائرة كما يلي:

$$Y = \overline{\overline{(A + B)} + \overline{(C + D)}}$$

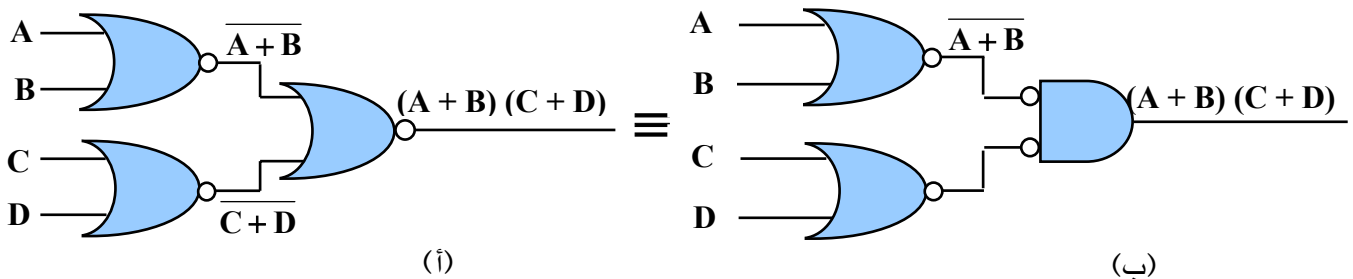
وبتطبيق نظرية ديمورجان الأولى نحصل على:

$$Y = \overline{\overline{(A + B)}} \cdot \overline{\overline{(C + D)}}$$

وبحذف الإشارات الفوقية نجد أن:

$$Y = (A + B) \cdot (C + D)$$

نلاحظ أن التعبير $(A + B)(C + D)$ يتكون من بوابتي OR وبوابة AND، وهذا يوضح أن البوابتين على اليسار تكافئان بوابتي OR والبوابة على اليمين تكافئ بوابة AND كما هو موضح في شكل (3- 13 (أ)). وهذه الدائرة أعيد رسمها في الشكل (3- 13 (ب)) باستخدام البوابة AND - السالبة.

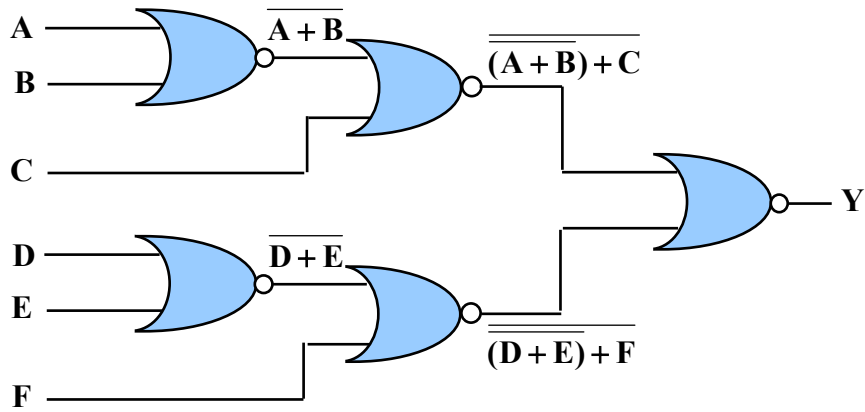


الشكل (3- 13) الدائرة المكافئة لشكل (3- 12) باستخدام بوابات AND - السالبة.

شكل (3- 14) يوضح الدائرة المنطقية ممثلة ببوابات NOR، والمطلوب إعادة تمثيل الدائرة

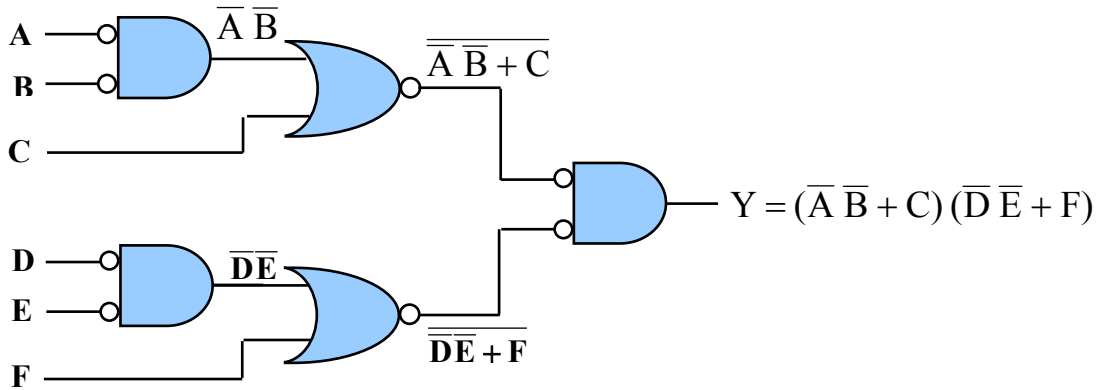
باستخدام بوابة AND - السالبة. نحصل أولاً على الخرج (Y) للدائرة كما يلي:

$$\begin{aligned}
 Y &= \overline{\overline{(\overline{A+B}) + C}} + \overline{\overline{(\overline{D+E}) + F}} \\
 &= \overline{\overline{AB} + C} + \overline{\overline{DE} + F} \\
 &= (\overline{AB} + C)(\overline{DE} + F)
 \end{aligned}$$



الشكل (3- 14) الدائرة المنطقية ممثلة ببوابات NOR

وباستخدام بوابة AND -السالبة المكافئة لبوابة NOR نحصل على الدائرة في شكل (3- 15).

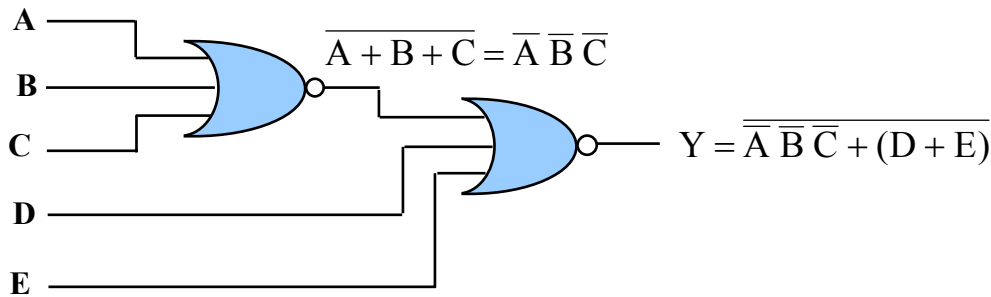


الشكل (3- 15) الدائرة المكافئة للدائرة في شكل (3- 14).

مثال (3- 16): حقق التعبير المنطقي التالي باستخدام بوابات NOR فقط:

$$Y = \overline{\overline{A} \overline{B} \overline{C}} + (D + E)$$

الحل: انظر إلى الشكل (3- 16).



الشكل (3- 16) الدائرة المنطقية ممثلة باستخدام بوابات NOR فقط.

3- 13 خريطة كارنوف Karnaugh Map

خريطة كارنوف أو خريطة K هي طريقة مرئية لتبسيط التعبيرات الجبرية، وإذا ما استخدمت بطريقة جيدة فسوف تعطي لنا التعبير البولي في أبسط صورة ممكنة. وكما رأينا في أول هذه الوحدة فإن استخدام قواعد الجبر البولي لتبسيط أي تعبير جبري يعتمد إلى حد كبير على الإلمام بجميع قواعد الجبر البولي وكذلك القابلية لتطبيقه، وعادة فإن المهارة غالباً تمثل عاملاً هاماً في التبسيط باستخدام قواعد الجبر المنطقي. من ناحية أخرى فإن خريطة كارنوف تقدم لنا طريقة سهلة للتبسيط.

وخريطة كارنوف تماثل جدول الحقيقة لأنها تعطي لنا كل القيم المحتملة للمدخلات ونتيجة الخرج لكل قيمة. وبدلاً من تنظيمها على شكل أعمدة وصفوف مثل جدول الحقيقة، فإن خريطة كارنوف عبارة عن مصفوفة (array) من الخلايا (cells)، وتمثل كل خلية القيمة الثنائية لإحدى تشكيلات المدخلات. وترتب الخلايا بطريقة تجعل عملية التبسيط للتعبير المعطى وتجميع الخلايا في غاية السهولة.

خريطة كارنوف يمكن استخدامها مع تعبيرات بولينية لها متغيران أو ثلاثة أو أربعة، أو خمسة متغيرات، ولكننا سنكتفي هنا بالشرح حتى أربعة متغيرات فقط لتوضيح أساسيات التبسيط. ويلاحظ أنه عند ازدياد عدد المتغيرات عن خمسة فأكثر فإن استخدام خريطة كارنوف يزداد صعوبة لذا يتم اللجوء إلى استخدام طرق أخرى خارج نطاق الحقيقة مثل طريقة كواين ماككوسكي (Quine - McClusky) حيث يمكن استخدامها لعدد كبير من المتغيرات ويمكن برمجة هذه الطريقة على الحاسب بشكل سهل. عدد الخلايا في خريطة كارنوف يساوي عدد التشكيلات المحتملة

للمدخلات، ويمثل ذلك عدد الصفوف في جدول الحقيقة. ولعدد ثلاثة متغيرات يكون عدد الخلايا يساوي $2^3 = 8$ ولعدد أربعة متغيرات يكون عدد الخلايا يساوي $2^4 = 16$.

3- 13- 1 شكل خريطة كارنوف لاثنتين وثلاثة وأربعة متغيرات

Karnaugh Map for Two, Three, and Four Variables

عرفنا سابقاً أن عدد الخلايا في خريطة كارنوف يعتمد على عدد المتغيرات (المدخلات). وكمثال في شكل (3- 17)، هناك متغيران فقط هما (A و B) والمتمم لهما $(\bar{A}, \bar{B})$ وبناء على ذلك فإن خريطة كارنوف تحتوي (كما في جدول الحقيقة لمتغيرين) فقط على أربعة تشكيلات (00 و 01 و 10 و 11).

A	B	Y
0	0	$\bar{A} \bar{B}$
0	1	$\bar{A} B$
1	0	$A \bar{B}$
1	1	$A B$

الشكل (3- 17) إعادة ترتيب جدول الحقيقة في خريطة كارنوف.

وكل خلية في خريطة كارنوف ذات المتغيرين تمثل واحداً من التشكيلات الأربع للدخل. عملياً علامات الدخل (Input Labels) توضع خارج الخلايا كما هو موضح في شكل (3- 18) وتطبق على كل من الصف والعمود للخلايا. فمثلاً، الصف الذي أمامه المتغير $\bar{A}$ يطبق على الخلايا العليا، بينما الذي أمامه A يطبق على الخلايا السفلى. ونرى في أعلى الخريطة المتغير $\bar{B}$ يطبق على الخلايا التي على اليسار، بينما المتغير B يطبق على الخلايا التي على اليمين. وكمثال، فإن الخلية العليا التي على اليمين تمثل تشكيلة الدخل $\bar{A} B$.

	$\bar{B}$	B
$\bar{A}$		
A		

الشكل (3- 18) خريطة كارنوف لمتغيرين ($2^2 = 4$ خلايا).

شكل (3- 19(أ))، (3- 19(ب)) يوضحان هيئة خريطة كارنوف لثلاثة متغيرات (ثمانى خلايا)، وأربعة متغيرات (ستة عشر خلية).

	$\overline{BC}$	$\overline{BC}$	BC	BC
$\overline{A}$				
A				

(أ)

	$\overline{CD}$	$\overline{CD}$	CD	CD
$\overline{AB}$				
$\overline{AB}$				
AB				
AB				

(ب)

الشكل (3- 19) خريطة كارنوف لثلاثة وأربعة متغيرات.

3- 13- 2 تبسيط التعبيرات على شكل (SOP) Karnaugh Map (SOP) Minimization

والآن بعد معرفتنا لكيفية إنشاء خريطة كارنوف، فسوف نرى كيف يمكن أن تستخدم لتبسيط التعبيرات البوليانية على شكل (SOP). وكمثال على ذلك، نفترض أننا نريد تصميم دائرة منطقية لها جدول الحقيقة الموضح في شكل (3- 20(أ)).

الخطوة الأولى هي الحصول على التعبير البولياني من خلال جدول الحقيقة، وذلك بكتابة التشكيلة التي أمامها (1) في الخرج وبعد ذلك نضع هذه التشكيلات على شكل التعبير البولياني (SOP) كما في شكل (3- 20(ب)).

الدائرة المنطقية المكافئة لهذا التعبير البولياني موضحة في شكل (3- 20(ج)). الخطوة التالية هي تمثيل هذا التعبير البولياني على خريطة كارنوف لمتغيرين كما نرى في شكل (3- 20(د)).

عند تمثيل التعبير البولياني على خريطة كارنوف يجب أن نتذكر أن كل خلية تمثل تشكيلة من التشكيلات الأربع المحتملة للمدخلات في جدول الحقيقة. الخرج (1) في جدول الحقيقة يجب أن يظهر (1) في الخلية المكافئة له على خريطة كارنوف، والخرج (0) في جدول الحقيقة يجب أن يظهر (0) في الخلية المكافئة له على خريطة كارنوف. وبناء على ذلك فإن (1) سوف يظهر في الخلية السفلى على

اليسار (يمثل $A\bar{B}$)، وفي الخلية السفلى على اليمين (يمثل AB). والتشكيلات الأخرى للدخل $(\bar{A}B, \bar{A}\bar{B})$ وكلاهما يعطي (0) في الخرج، وبناءً عليه يجب وضع (0) في هاتين الخليتين العلويتين.

المدخلات		الخرج
A	B	Y
0	0	0
0	1	0
1	0	1
1	1	1

(i)

	$\bar{B}$	B
$\bar{A}$	0	0
A	1	1

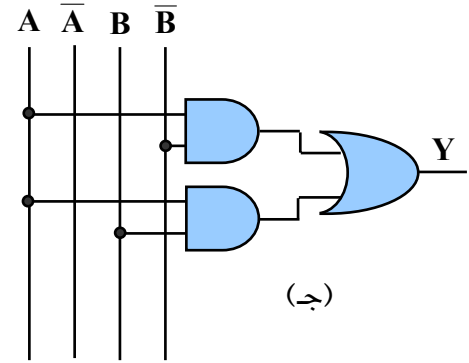
(د)

$$Y = A\bar{B} + AB$$

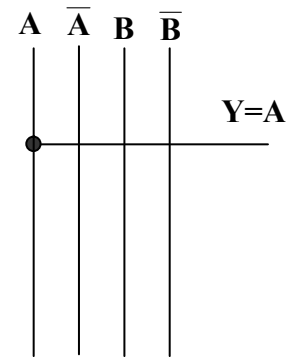
(ب)

	$\bar{B}$	B
$\bar{A}$	0	0
A	1	1

(هـ)



(ج)



(و)

الشكل (3- 20) كيفية استخدام خريطة كارنوف في تبسيط التعبير المنطقي.

تبسيط المعادلات البوليانية بصفة عامة يمكن الحصول عليه عن طريق تطبيق قاعدة المتممات (Complements)، والتي تقول أن $A + \bar{A} = 1$. والآن وبعد تمثيل المعادلة البوليانية على خريطة كارنوف كما في شكل (3- 20) (د)، الخطوة التالية هي تجميع الحدود ثم نحدد العامل المشترك بينها.

فاذا نظرنا إلى خريطة كارنوف في شكل (3- 20) (د) فسوف نرى أن الخلايا المتجاورة (adjacent cells) تختلف في متغير واحد فقط. وهذا يعني أننا لو حركنا أياً منهما من مكانه إلى الخلية المجاورة له رأسياً أو أفقياً، فلن يحدث تغيير إلا في متغير واحد فقط. وبجميع الخلايا المتجاورة المحتوية على (1) كما نرى من الشكل (3- 20) (هـ) فإنه يمكن تبسيط الخلايا باستخدام قاعدة المتممات

وجعلها حداً واحداً. في هذا المثال الخلايا $AB, \bar{A}\bar{B}$ تحتوي على B و $\bar{B}$ وبالتالي يتم حذف هذه المتغيرات، وتكون النتيجة، A كما يلي:

$$Y = \bar{A}\bar{B} + AB \quad (\text{الأزواج المجمعة})$$

$$\begin{aligned} Y &= A(\bar{B} + B) \\ &= A \cdot 1 = A \end{aligned}$$

هذا التحليل يمكن استنتاجه بدراسة جدول الحقيقة للدائرة الموضحه في شكل 3-20(i) والذي نرى فيه أن الخرج (Y) يتبع تماماً الدخل (A). وبناء على ذلك تكون الدائرة المكافئة كما هو موضح في شكل 3-20(و).

مثال (3-17): صمم دائرة منطقية في أبسط صورة لجدول الحقيقة الموضح في شكل 3-21(i) مبيناً كل خطوة في عملية التبسيط.

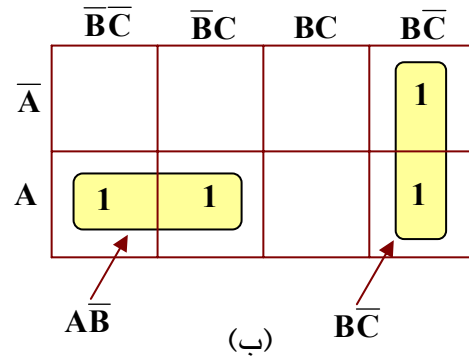
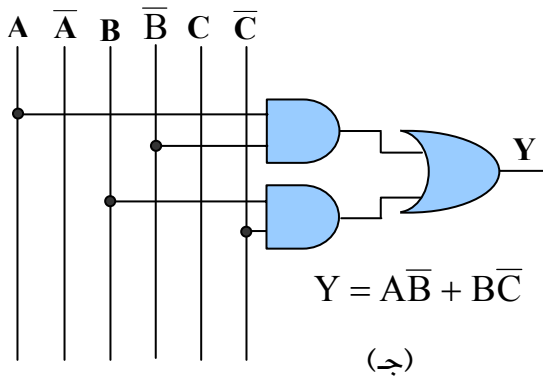
الحل: لدينا هنا ثلاثة متغيرات، والخطوة الأولى هي رسم خريطة كارنوف لثلاثة متغيرات، كما هو موضح في شكل 3-21(ب).

الخطوة الثانية أن ننظر إلى الخرج الذي يساوي (1) في جدول الحقيقة في شكل 3-21(i) ثم نقوم بوضع هذه الآحاد في الخلايا المكافئة لها على خريطة كارنوف كما هو موضح في شكل 3-21(ب). وبعد وضع (0) في الخلايا الفارغة المتبقية، نجمع الآحاد في شكل أزواج كما في شكل 3-21(ب)، ثم نحدد من خلال الصف والعمود المتغيرات المشتركة في هذه المجموعات (الأزواج) لنرى أي متغير سوف يتم حذفه تبعاً لقاعدة المتغيرات. في المجموعة التي على اليمين $A, \bar{A}$ يتم حذفها والنتيجة $\bar{B}\bar{C}$ ، وفي المجموعة التي على اليسار يتم حذف $C, \bar{C}$ والنتيجة $\bar{A}\bar{B}$.

والحدود السابقة المبسطة سوف تشكل لنا المعادلة البوليانية المكافئة بعد التبسيط والدائرة المنطقية، كما نرى في شكل 3-21(ج). وفي هذا المثال نرى أن المعادلة الأصلية تتكون من أربعة حدود كل حد منها يمثل بوابة AND بثلاثة مداخل مجمعة على بوابة OR بأربعة مداخل أي أن عدد المداخل الكلية للبوابات يساوي 16 مَدْخَلًا، وبعد التبسيط أصبحت الدائرة تتكون من حدين كل منهما ممثل ببوابة AND بمدخلين مجمعين على بوابة OR بمدخلين أيضاً، وبالتالي يصبح عدد المداخل الكلية للبوابات بعد التبسيط يساوي 6 مدخلات كما نرى في الشكل 3-21(ج).

المدخلات			الخرج
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

(i)



الشكل (3 - 21) تصميم الدائرة المنطقية باستخدام خريطة كارنوف.

الآحاد (1's) في خريطة كارنوف يمكن أن تجمع كأزواج (مجموعات من اثنين) أو مجموعات من أربعة ، أو ثمانية ، أو ستة عشر وهكذا لكل القوى 2. شكل (3 - 22) يوضح بعض الأمثلة للتجميع ، وكيف أن خريطة كارنوف تستخدم لتبسيط التعبيرات البوليانية الكبيرة. لاحظ أن المجموعات الكبيرة أي التي تحتوي على عدد كبير من الآحاد (1's) تعطينا لنا حداً صغيراً وعليه تكون البوابات المستخدمة في التصميم لها مدخلات قليلة. ولهذا السبب يجب أن نبدأ بالبحث عن المجموعات التي تحتوي على أكبر عدد من الآحاد ، فإن لم نجد نبحت عن الأقل وهكذا (بمعنى أننا نبحت عن المجموعات التي تحتوي على ثماني آحاد ، فإن لم نجد نبحت عن المجموعات التي تحتوي على أربعة آحاد ، وأخيراً فإن لم نجد نبحت عن المجموعات التي تحتوي على زوج من الآحاد).

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	1	1	1	1
$\bar{A}B$	1	0	0	1
$A\bar{B}$	1	1	1	0
AB	0	1	1	0

$$Y = \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}C\bar{D} + \bar{A}\bar{B}CD + \bar{A}B\bar{C}\bar{D} + \bar{A}B\bar{C}D + \bar{A}BC\bar{D} + \bar{A}BCD + A\bar{B}\bar{C}\bar{D} + A\bar{B}\bar{C}D + ABC\bar{D} + ABCD + AB\bar{C}\bar{D} + AB\bar{C}D + ABCD \quad (\text{قبل التبسيط})$$

$$Y = A\bar{B}\bar{C} + AD + \bar{A}\bar{B}D + \bar{A}\bar{B} \quad (\text{بعد التبسيط})$$

(أ)

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	1	0	1	1
$\bar{A}B$	1	0	1	1
$A\bar{B}$	1		0	1
AB	1	0	1	1

$$Y = \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}C\bar{D} + \bar{A}\bar{B}CD + \bar{A}B\bar{C}\bar{D} + \bar{A}B\bar{C}D + \bar{A}BC\bar{D} + \bar{A}BCD + A\bar{B}\bar{C}\bar{D} + A\bar{B}\bar{C}D + ABC\bar{D} + ABCD + AB\bar{C}\bar{D} + AB\bar{C}D + ABCD + ABCD \quad (\text{قبل التبسيط})$$

$$Y = \bar{A}\bar{C} + \bar{B}C + \bar{D} \quad (\text{بعد التبسيط})$$

(ب)

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	1	1	1	1
$\bar{A}B$		1	1	
$A\bar{B}$	0	1	1	0
AB	1	1	1	1

$$Y = \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}C\bar{D} + \bar{A}\bar{B}CD + \bar{A}B\bar{C}\bar{D} + \bar{A}B\bar{C}D + \bar{A}BC\bar{D} + \bar{A}BCD + A\bar{B}\bar{C}\bar{D} + A\bar{B}\bar{C}D + ABC\bar{D} + ABCD + AB\bar{C}\bar{D} + AB\bar{C}D + ABCD + ABCD \quad (\text{قبل التبسيط})$$

$$Y = \bar{B} + D \quad (\text{بعد التبسيط})$$

(ج)

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	0	1	0	0
$\bar{A}B$	1	1	0	1
$A\bar{B}$	1	1	0	1
AB	1	1	1	1

$$Y = \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}C\bar{D} + \bar{A}\bar{B}CD + \bar{A}B\bar{C}\bar{D} + \bar{A}B\bar{C}D + \bar{A}BC\bar{D} + \bar{A}BCD + A\bar{B}\bar{C}\bar{D} + A\bar{B}\bar{C}D + ABC\bar{D} + ABCD + AB\bar{C}\bar{D} + AB\bar{C}D + ABCD + ABCD \quad (\text{قبل التبسيط})$$

$$Y = \bar{C}\bar{D} + \bar{A}\bar{B} + BD \quad (\text{بعد التبسيط})$$

(د)

الشكل (3-22) أمثلة مختلفة عن التجميع في خرائط كارنوف.

مثال 3-18: اكتب التعبير البولياني على الشكل القياسي (SOP) الذي يمثل جدول الحقيقة المبين في جدول (3-8)، ثم قم بتبسيطه باستخدام خريطة كارنوف.

المدخلات				الخرج
A	B	C	D	Y
0	0	0	0	0
0	0	0	1	1
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	1

الجدول (3-8) جدول الحقيقة المطلوب تبسيط التعبير البولياني له في مثال (3-18).

الحل: الخطوة الأولى للحصول على التعبير البولياني هي كتابة الحدود التي تعطي الخرج (Y) في جدول الحقيقة والمساوية للقيمة (1)، وبتجميع هذه الحدود يمكننا استنتاج التعبير البولياني وهو كما يلي:

$$Y = \overline{A}\overline{B}\overline{C}\overline{D} + \overline{A}\overline{B}\overline{C}D + \overline{A}\overline{B}C\overline{D} + \overline{A}\overline{B}CD + \overline{A}B\overline{C}\overline{D} + \overline{A}B\overline{C}D + \overline{A}BC\overline{D} + \overline{A}BCD + AB\overline{C}\overline{D} + AB\overline{C}D + ABC\overline{D} + ABCD$$

والخطوة التالية هي رسم خريطة كارنوف لأربعة متغيرات كما نرى في شكل (3-23)، ونقوم بوضع الأحاد التي في عمود الخرج (Y) من جدول الحقيقة في الخلايا المكافئة لها في خريطة كارنوف.

	$\bar{C}\bar{D}$	$\bar{C}D$	CD	$C\bar{D}$
$\bar{A}\bar{B}$	0	1	1	0
$\bar{A}B$	0	1	1	0
AB	0	0	1	0
$A\bar{B}$	0	0	1	0

الشكل (3- 23) خريطة كارنوف للتعبير البولييني في مثال (3- 18).

وبالنظر إلى خريطة كارنوف في شكل (3- 23) نجد أنه يمكن تجميع الأحاد في مجموعتين كل مجموعة تحتوي على أربعة من الأحاد (1's). وبالتالي فإن الحلقة المربعة العليا والتي تحتوي على أربعة أحاد المتغير B والمتغير $\bar{B}$ يمكن حذفهما وبالمثل المتغير C والمتغير $\bar{C}$ وتكون النتيجة هي $\bar{A}D$. وكذلك بالنسبة للحلقة المستطيلة على الخريطة والتي تحتوي على أربعة أحاد فإنه يمكن حذف كل من المتغيرات B و $\bar{B}$ و A و $\bar{A}$ والنتيجة هي CD. والتعبير الجبري المبسط على ذلك يكون :

$$Y = \bar{A}D + CD$$

3- 13- 3 تبسيط التعبيرات على شكل (POS) Karnaugh Map (POS) Minimization

والآن بعد معرفتنا لكيفية تبسيط التعبيرات البوليينية على شكل (SOP)، سوف نشرح الآن وبنفس الطريقة كيف يمكننا تبسيط الدوال على شكل (POS).

مثال 3- 19: اكتب التعبير البولييني على الشكل القياسي (POS) الذي يمثل جدول الحقيقة المبين في جدول (3- 9)، ثم قم بتبسيطه باستخدام خريطة كارنوف.

الحل: الخطوة الأولى للحصول على التعبير البولييني على شكل (POS)، هي كتابة الحدود المجموعة التي تعطي الخرج (Y) في جدول الحقيقة القيمة (0)، وبوضع هذه الحدود على شكل (POS) نحصل على التعبير البولييني وهو كما يلي:

$$Y = (A + B + C + D)(A + B + C + \bar{D})(\bar{A} + B + C + D)(A + \bar{B} + C + \bar{D}) \\ (A + \bar{B} + \bar{C} + \bar{D})(\bar{A} + B + C + D)(\bar{A} + \bar{B} + C + D)$$

المدخلات				الخرج
A	B	C	D	Y
0	0	0	0	0
0	0	0	1	1
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	0
0	1	1	0	1
0	1	1	1	0
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

الجدول (3- 9) جدول الحقيقة المطلوب تبسيط التعبير البولياني له في مثال (3- 19).

والخطوة التالية هي رسم خريطة كارنوف لأربعة متغيرات كما نرى في شكل (3- 24)، ونقوم بوضع الأصفار التي في عمود الخرج (Y) من جدول الحقيقة في الخلايا المكافئة لها في خريطة كارنوف. وبالنظر إلى خريطة كارنوف في شكل (3- 24) نجد أنه يمكن تجميع الأصفار في ثلاثة مجموعات، مجموعتين تحتوي على أربعة من الأصفار (0's)، والمجموعة الثالثة تحتوي على صفرين. وبالتالي فإن الحلقة المربعة العليا والتي تحتوي على أربعة أصفار المتغير B والمتغير $\bar{B}$ يمكن حذفهما وبالمثل المتغير D والمتغير $\bar{D}$ وتكون النتيجة هي $A + C$. وكذلك بالنسبة للحلقة المستطيلة على الخريطة والتي تحتوي على أربعة أصفار فإنه يمكن حذف كل من المتغيرات B و $\bar{B}$ و A و $\bar{A}$ والنتيجة هي $C + D$. أما بالنسبة للحلقة التي تحتوي على صفرين فإنه يمكن حذف C والمتغير $\bar{C}$ ، والنتيجة هي $A + \bar{B} + \bar{D}$ ، ويكتب التعبير البولياني المبسط على شكل (POS) كما يلي:

$$Y = (C + D)(A + C)(A + \bar{B} + \bar{D})$$

	$\bar{C} \bar{D}$	$\bar{C} D$	$C D$	$C \bar{D}$
$\bar{A} \bar{B}$	0	0	1	1
$\bar{A} B$	0	0	0	1
$A B$	0	1	1	1
$A \bar{B}$	0	1	1	1

$A + C$ (points to $\bar{C} D$ and $C D$)
 $A + \bar{B} + \bar{D}$ (points to $\bar{C} D$ and $C \bar{D}$)
 $C + D$ (points to $C D$ and $C \bar{D}$)

الشكل (3-24) خريطة كارنوف للتعبير البولييني في مثال (3-19).

تدريبات

(1) طبق نظريات ديمورجان على كل من التعبيرات الآتية:

a) $\overline{AB(C + \overline{D})}$

b) $\overline{AB(CD + EF)}$

c) $\overline{(A + \overline{B} + C + \overline{D}) + ABCD}$

d) $\overline{(\overline{A} + B + C + D)(\overline{ABCD})}$

(2) باستخدام قواعد الجبر البولييني بسط التعبيرات البوليينة التالية:

a) $F = A\overline{B} + A(\overline{B} + C) + B(\overline{B} + C)$

b) $F = [AB(C + \overline{BD}) + \overline{AB}]CD$

c) $F = A B \overline{C} + \overline{A} \overline{B} C + \overline{A} B C + \overline{A} \overline{B} \overline{C}$

d) $F = \overline{A} \overline{B} + \overline{A} C + \overline{A} \overline{B} \overline{C}$

(3) حول التعبيرات القياسية (SOP) الآتية إلى التعبيرات (POS) القياسية:

a) $F = \overline{A} \overline{B} \overline{C} + \overline{A} B C + A \overline{B} \overline{C} + A B \overline{C}$

b) $F = \overline{A} \overline{B} C + \overline{A} B \overline{C} + A \overline{B} C + A B C$

c) $F = \overline{A} \overline{B} \overline{C} + \overline{A} \overline{B} C + \overline{A} B C + A B \overline{C} + A B C$

(4) حول التعبيرات القياسية (POS) الآتية إلى التعبيرات (SOP) القياسية:

a) $F = (A + B + C)(A + \overline{B} + \overline{C})(\overline{A} + B + \overline{C})(\overline{A} + \overline{B} + C)$

b) $F = (A + \overline{B} + C)(\overline{A} + B + C)(\overline{A} + B + \overline{C})(A + B + C)$

c) $F = (A + B + \overline{C})(A + \overline{B} + C)(\overline{A} + B + \overline{C})(\overline{A} + \overline{B} + C)(\overline{A} + \overline{B} + \overline{C})$

(5) استنتج جدول الحقيقة للتعبيرات القياسية (SOP) الآتية:

a) $F = \overline{A} \overline{B} \overline{C} + \overline{A} B \overline{C} + A \overline{B} \overline{C} + A B \overline{C} + A B C$

b) $F = A B \overline{C} + \overline{A} B C + A \overline{B} C + A B C$

c) $F = \overline{A} \overline{B} \overline{C} + \overline{A} B \overline{C} + A \overline{B} C + A B \overline{C} + A B C$

(6) استنتج جدول الحقيقة للتعبيرات القياسية (POS) الآتية:

a) $F = (A + B + C)(A + \bar{B} + C)(\bar{A} + B + \bar{C})(\bar{A} + \bar{B} + C)$

b) $F = (A + B + \bar{C})(\bar{A} + B + C)(\bar{A} + B + \bar{C})(A + B + C)$

c) $F = (A + B + C)(A + \bar{B} + C)(\bar{A} + B + \bar{C})(\bar{A} + \bar{B} + C)(\bar{A} + \bar{B} + \bar{C})$

(7) استنتج التعبيران القياسيان (SOP), (POS) من جدول الحقيقة الآتي:

A	B	C	F
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

(8) حقق كلاً من التعبيرات المنطقية الآتية مستخدماً بوابات NAND فقط:

a) $ABCD + \bar{D}E$

b) $\bar{A}\bar{B}C + AB + \bar{D}$

c) $A\bar{B}\bar{C} + D + E$

d) $\bar{A}\bar{B}C + \bar{A}BC + ABC + ABC\bar{C}$

(9) حقق كل من التعبيرات المنطقية الآتية مستخدماً بوابات NOR فقط:

a) $(A + B + C)(A + \bar{B})$

b) $\overline{\bar{A}\bar{B}C + (D + \bar{E})}$

c) $(\bar{A}B + C)(\bar{D}\bar{E} + \bar{F})$

d) $\overline{(A + \bar{B}) + (\bar{C} + D)}$

(10) باستخدام خريطة كارنوف صمم دائرة منطقية في أبسط صورة على شكل (SOP)، لجدول

الحقيقة الموضح بأسفل:

المدخلات			الخروج
A	B	C	Y
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

11) باستخدام خريطة كارنوف بسط كلاً من التعبيرات البوليانية الآتية على شكل (SOP), (POS):

$$a) F_1 = \overline{A}\overline{B}\overline{C}D + \overline{A}\overline{B}C\overline{D} + \overline{A}B\overline{C}\overline{D} + \overline{A}BCD + A\overline{B}\overline{C}\overline{D} + A\overline{B}C\overline{D}$$

$$b) F_2 = ABC\overline{D} + \overline{A}B\overline{C}D + \overline{A}\overline{B}C\overline{D} + \overline{A}BCD + \overline{A}B\overline{C}\overline{D} + \overline{A}BC\overline{D} + \overline{A}B\overline{C}D$$

$$c) F_3 = \overline{A}\overline{B}\overline{C}D + \overline{A}\overline{B}C\overline{D} + \overline{A}B\overline{C}\overline{D} + \overline{A}BCD + \overline{A}B\overline{C}D$$

$$d) F_4 = \overline{A}\overline{B}\overline{C}\overline{D} + \overline{A}\overline{B}C\overline{D} + \overline{A}B\overline{C}\overline{D} + \overline{A}BCD + \overline{A}B\overline{C}D + \overline{A}BC\overline{D} + \overline{A}B\overline{C}D + \overline{A}BCD$$

الدوائر المنطقية

الدوائر المنطقية التوافقية

الأهداف العامة للوحدة

عندما تكمل هذه الوحدة يكون لديك القدرة بإذن الله على:

- معرفة وتمثيل دوائر الجمع والطرح الثنائي وجدول الحقيقة الخاصة بها .
- معرفة وتمثيل دائرة فاك الشفرة (Decoder) وجدول الحقيقة الخاص بها .
- معرفة وتمثيل دائرة واضع الشفرة (Encoder) وجدول الحقيقة الخاص بها .
- معرفة وتمثيل دائرة اختيار البيانات (Multiplexer) وجدول الحقيقة الخاص بها .
- معرفة وتمثيل دائرة موزع البيانات (Demultiplexer) وجدول الحقيقة الخاص بها .
- معرفة وتمثيل دائرة المقارن (Comparator) وجدول الحقيقة الخاص بها .

4-1 مقدمة Introduction

في الوجدتين السابقتين تمت دراسة البوابات المنطقية كأساسيات منفردة، واستعرضنا كيفية تصميم الدوائر المنطقية البسيطة باستخدام هذه البوابات. عندما يتم توصيل البوابات المنطقية مع بعضها البعض لتعطي لنا خرجاً محدداً لعدد ما من تشكيلات المدخلات أو المتغيرات، مع عدم وجود عناصر تخزين، فإن الدائرة التي نحصل عليها تُصنف كدائرة منطقية توافقية. في الدوائر المنطقية التوافقية، يكون مستوى الخرج (0 أو 1) في أي لحظة معتمداً فقط على مستوى المدخلات للدائرة.

في هذه الوحدة سوف نتناول بالدراسة كيفية تحليل وتصميم وتمثيل الدوائر المنطقية التوافقية لعمليات الجمع والطرح الثنائي بأنواعها، كما سيتم التعرف على دائرة محلل الشفرة ودائرة المشفر، بالإضافة إلى دراسة دائرة منتقي البيانات، وكذلك دائرة موزع البيانات. وأخيراً سوف نقوم بدراسة دائرة المقارن.

4- 2 دوائر الجمع والطرح الثنائية Binary Adders and Subtractors

سبق وأن درسنا في الوحدة الأولى النظم العددية المختلفة في الدوائر الرقمية وكذلك العمليات الحسابية لكل نظام، ثم درسنا في الوحدة الثانية الأنواع المختلفة للبوابات المنطقية وكيفية عملها. وهنا سوف نتناول بالدراسة كيفية إجراء عمليات الجمع والطرح الثنائي فقط بواسطة البوابات المنطقية كأحد العمليات الرئيسية في الأنظمة الرقمية أو ما يطلق عليه الدوائر الحسابية للجمع والطرح الثنائي.

4- 2- 1 دائرة الجامع النصف The Half-Adder Circuit

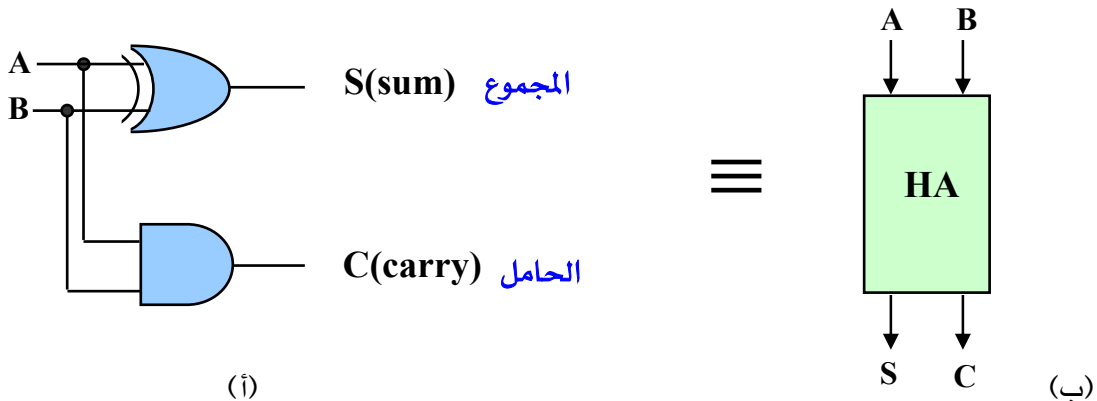
سبق وأن درسنا القواعد الأربعة للجمع الثنائي، والجدول (4- 1) مراجعة لهذه القواعد حيث المدخلات هي A, B والخرج يمثل حاصل الجمع [Sum(S)] والباقي المرحل أو الحامل [Carry (C)].

المدخلات		الخرج	
A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

مع عدم وجود حامل $0 + 0 = 0$
مع عدم وجود حامل $0 + 1 = 1$
مع عدم وجود حامل $1 + 0 = 1$
والتي تمثل 0 وحامل 1 $1 + 1 = 10_2$ or 2_{10}

الجدول (4- 1) القواعد الأربعة للجمع الثنائي.

وبدراسة عمود الجمع (S) في جدول الحقيقة نجد أنه يماثل تماماً خرج البوابة (XOR). والآن إذا نظرنا إلى عمود الحامل (C) نجد أنه يماثل تماماً خرج البوابة AND. شكل (4- 1) يوضح كيفية توصيل البوابتين لجمع الدخلين A, B والحصول على الخرجين S, C والذين يتبعان جدول الحقيقة السابق. وتسمى الدائرة باسم الجامع النصف.



الشكل (4- 1) الدائرة المنطقية للجامع النصف.

والمخطط الصندوقي لدائرة الجامع النصفى موضحة في شكل (4 - 1ب)) حيث يرمز الحرفان HA إلى كلمتي (Half Adder) أي الجامع النصفى. والدالة المنطقية المبسطة للخرجين S و C يمكن الحصول عليهما مباشرة من جدول الحقيقة، وبالرجوع إلى الجدول نجد أن:

$$S = \overline{A}B + A\overline{B}$$

$$C = AB$$

4- 2- 2 دائرة الجامع الكامل The Full-Adder Circuit

عند دراستنا لأمثلة جمع الأعداد الثنائية وجدنا أنه عند جمع خانتين ثنائيتين (2-bits) غالباً ما يتبقى مقدار يسمى الباقي أو المرحل أو الحامل (carry) والذي يجب أن يرحل ليجمع مع الخانة التالية، وعلى هذا فإنه في أحد الأعمدة يكون الجمع لثلاثة خانات ثنائية (3-bits) وليس لخانتين فقط وبالتالي فإن الجامع النصفى لا يمكن استخدامه في هذه الحالة، ونكون في حاجة إلى دائرة جديدة تستطيع جمع ثلاثة خانات ثنائية في نفس الوقت، وهذه الدائرة تسمى بدائرة الجامع الكامل.

ودائرة الجامع الكامل هي دائرة توافقية تستطيع جمع ثلاثة خانات ثنائية (3-bits) في نفس الوقت، وهي تتكون من ثلاثة مدخلات وخرجين، اثنان من المدخلات هما A و B يمثلان الرقمين المراد جمعهما والدخل الثالث C_{in} (Input carry) يمثل الحامل الباقي أو المرحل من جمع الخانتين الثنائيتين السابقتين. وهناك خرجان هما الحامل (Carry)، والمجموع (Sum). جدول الحقيقة لدائرة الجامع الكامل الموضح بالجدول (4 - 2).

المدخلات			الخرج	
A	B	C_{in}	S	C
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

مع عدم وجود حامل $0 + 0 + 0 = 0$
مع عدم وجود حامل $0 + 0 + 1 = 1$
مع عدم وجود حامل $0 + 1 + 0 = 1$
والتي تمثل 0 وحامل 1 $0 + 1 + 1 = 10_2$ or 2_{10}
مع عدم وجود حامل $1 + 0 + 0 = 1$
والتي تمثل 0 وحامل 1 $1 + 0 + 1 = 10_2$ or 2_{10}
والتي تمثل 0 وحامل 1 $1 + 1 + 0 = 10_2$ or 2_{10}
والتي تمثل 1 وحامل 1 $1 + 1 + 1 = 11_2$ or 3_{10}

الجدول (4 - 2) قواعد الجمع في حالة الجامع الكلي.

الأعمدة الثلاثة الأولى في الجدول تمثل الدخل والمكون من A, B, C وبذلك يكون عدد احتمالات الدخل يساوي $(2^3 = 8)$ ثمانية احتمالات. أما بالنسبة لأعمدة الخرج والمكونة من C, S فإنه يتم الحصول عليها من حاصل الجمع الرياضي للمدخلات الثلاثة وكما هو مبين في الجدول السابق. نلاحظ أنه يمكن كتابة التعبير المنطقي الذي يمثل الخرج S, C من جدول الحقيقة كما يلي:

$$S = \overline{A}\overline{B}C_{in} + \overline{A}B\overline{C}_{in} + A\overline{B}\overline{C}_{in} + ABC_{in}$$

$$C = \overline{A}BC_{in} + A\overline{B}C_{in} + AB\overline{C}_{in} + ABC_{in}$$

وللوصول إلى الشكل النهائي والمبسّط لدائرة الجامع الكامل، يجب البدء بكتابة المعادلتين السابقتين للوصول إلى التصميم الأمثل ولنبدأ بمعادلة الخرج S :

$$\begin{aligned} S &= \overline{A}\overline{B}C_{in} + \overline{A}B\overline{C}_{in} + A\overline{B}\overline{C}_{in} + ABC_{in} \\ &= (\overline{A}B + A\overline{B})\overline{C}_{in} + (\overline{A}\overline{B} + AB)C_{in} \end{aligned}$$

المقدار $\overline{A}B + A\overline{B}$ يمثل معادلة XOR بمدخلين، والمقدار $\overline{A}\overline{B} + AB$ يمثل معادلة XNOR بمدخلين ويمكن وضع المعادلة السابقة على الصورة التالية:

$$S = (A \oplus B)\overline{C}_{in} + (\overline{A \oplus B})C_{in}$$

وبالنظر إلى هذه المعادلة نجد أنها تمثل XOR بدخلين أحدهما $(A \oplus B)$ والآخر C_{in} وبالتالي فإن الصورة النهائية لمعادلة S تصبح:

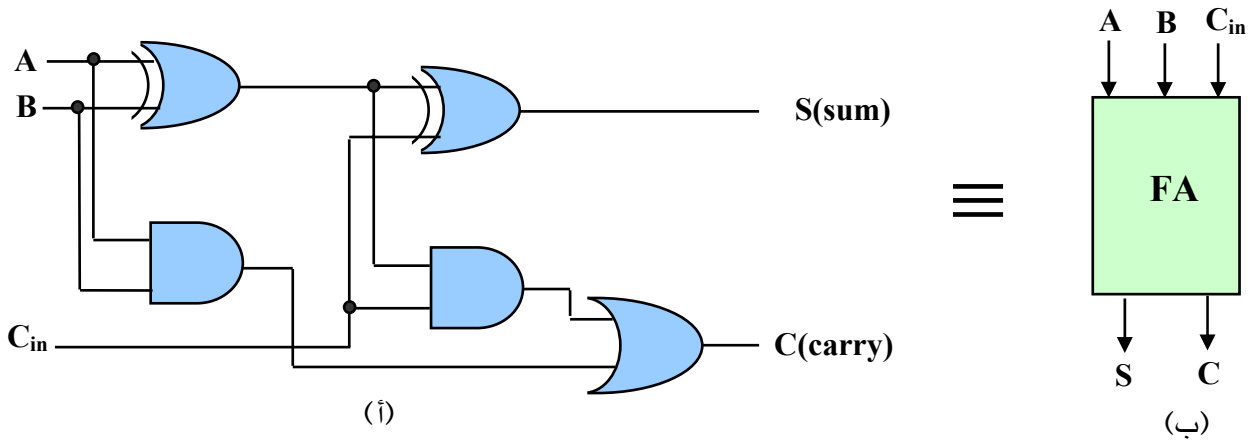
$$S = (A \oplus B) \oplus C_{in} = A \oplus B \oplus C_{in}$$

وبالتالي فإن معادلة S يمكن تمثيلها باستخدام بوابة XOR، الأولى دخلها A, B والثانية دخلها هو خرج الأولى مع C_{in} .

والآن لنبدأ في تحليل معادلة C للوصول إلى التمثيل الأمثل لها:

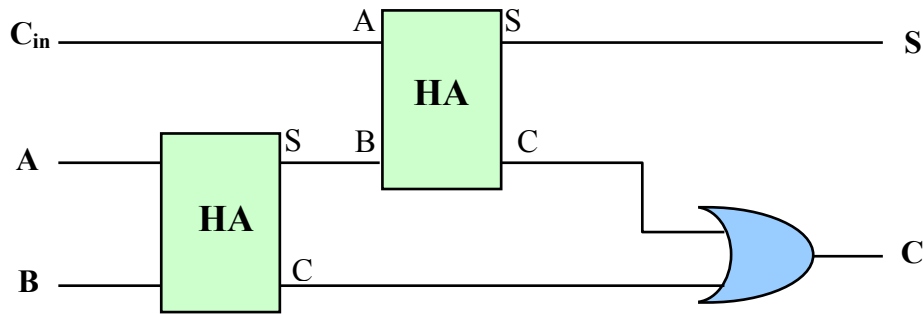
$$\begin{aligned}
 C &= \bar{A}BC_{in} + A\bar{B}C_{in} + AB\bar{C}_{in} + ABC_{in} \\
 &= (\bar{A}B + A\bar{B})C_{in} + AB(\bar{C}_{in} + C_{in}) \\
 &= (A \oplus B)C_{in} + AB \Leftarrow (\bar{C}_{in} + C_{in} = 1)
 \end{aligned}$$

وتمثيل معادلة S ومعادلة C بالبوابات موضح في شكل (4- 2- (أ)). والمخطط الصندوقي لدائرة الجامع الكامل موضح في شكل (4- 2- (ب)) حيث يرمز الحرفان FA إلى اختصار كلمتي (Full Adder) أي الجامع الكامل.



الشكل (4- 2) الدائرة المنطقية للجامع الكامل.

ومن الدائرة في شكل (4- 2- (أ)) يتضح لنا أن الجامع الكامل يتكون من دائرتين للجامع النصف مع بوابة OR والمخطط الصندوقي للجامع الكامل باستخدام عدد 2 جامع نصف وبوابة OR موضح في الشكل (4- 3).



الشكل (4- 3) المخطط الصندوقي للجامع الكامل.

4- 2- 3 دائرة الطارح النصفى Half Subtractor Circuit

إن طرح عددين ثنائيين يمكن أن يتم عن طريق أخذ المتمم للمطروح ثم نجمع الناتج على المطروح منه. بهذه الطريقة عملية الطرح أصبحت عملية جمع وتتطلب جامعاً كاملاً أو عدداً منه لتمثيل الدائرة. ومن الممكن تمثيل الطرح باستخدام الدوائر المنطقية بطريقة مباشرة، كما نجريها بالورقة والقلم. وبهذه الطريقة، كل خانة (bit) من المطروح تطرح من الخانة المقابلة لها من المطروح منه للحصول على خانة (bit) حاصل الطرح أو الفرق (difference). إذا كانت خانة المطروح منه أصغر من خانة المطروح، فهناك واحد (1) سوف يستعار (Borrowed) من الخانة التي تليه. وكما أن هناك جامع نصفى وجامع كامل، فيوجد لدينا أيضاً طارح نصفى وطارح كامل.

الطارح النصفى هو دائرة توافقية تطرح خانتين ثنائيتين (2-bits) وتعطي لنا خرجاً يمثل الفرق بينهما ولها أيضاً خرج آخر يساوي (1) في حالة الاستعارة أو الاستلاف. وسنرمز للمطروح منه بالرمز A والمطروح بالرمز B.

لتنفيذ (A - B) يجب أن نختبر مقدار كل من A, B. لو كان $A \geq B$ ، نحصل على ثلاثة احتمالات وهي: $0 - 0 = 0$, $1 - 0 = 1$, $1 - 1 = 0$ وتسمى النتيجة خانة الفرق (Difference bit). إذا كان $A < B$ يكون لدينا $0 - 1$ ، ومن الضروري استعارة واحد (1) من المرحلة التالية. والواحد المستعار يضيف 2 على المطروح منه، كما في النظام العشري، حيث الاستعارة تضيف عشرة (10) على خانة المطروح منه، وبما أنه أصبح المطروح منه يساوي (2)، فإن الفرق يصبح $2 - 1 = 1$.

والطارح النصفى يحتاج إلى خرجين، أحدهما يمثل الفرق ويرمز له بالرمز (D) والخرج الثاني يمثل الاستعارة أو الاستلاف ويرمز له بالرمز (B₀).

جدول الحقيقة والذي يوضح العلاقة بين المدخلات والخرج للطارح النصفى موضح في جدول (4-3). والتعبير البولياني للخرج (D)، الخرج (B₀) للطارح النصفى يمكن استنتاجه مباشرة من جدول الحقيقة:

$$D = \overline{A}B + A\overline{B}$$

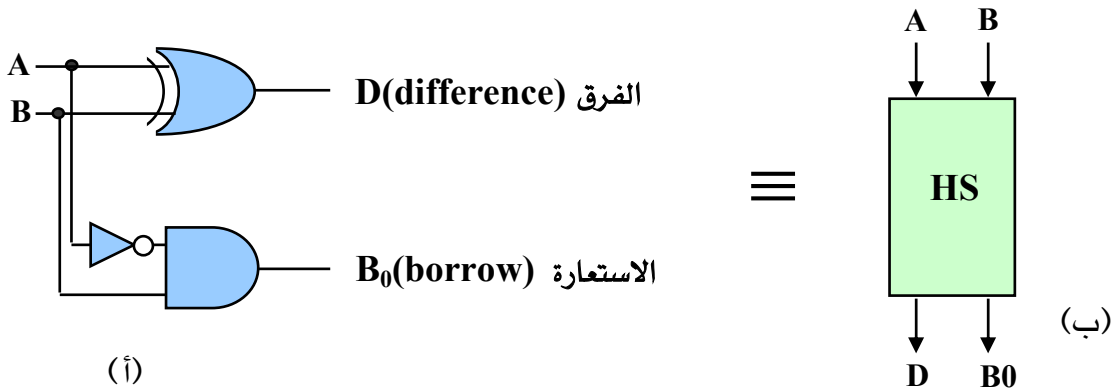
$$B_0 = \overline{A}B$$

نلاحظ من معادلة الخرج (D) أنه يماثل تماماً الخرج (S) في الجامع النصفى وبذلك يمكن تمثيله عن طريق بوابة XOR، بينما الخرج (B₀) يختلف عن الخرج (C) في الجامع النصفى بأن المتغير A معكوس ويمكن تمثيل الخرج (B₀) أيضاً عن طريق بوابة AND لها الدخلان A و B.

المدخلات		الخرج	
A	B	D	B ₀
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

الجدول (4- 3) القواعد الأربعة للطرح الثنائي.

الشكل (4- 4) (أ) يوضح كيفية تمثيل الطرح النصفى، بينما الشكل (4- 4) (ب) يمثل المخطط الصندوقي له، حيث يرمز الحرفان HS إلى اختصار كلمتي (Half Subtractor).



الشكل (4- 4) الدائرة المنطقية للطرح النصفى.

4- 2- 4 دائرة الطرح الكامل The Full-Subtractor Circuit

الطرح الكامل هو دائرة توافقية تؤدي عملية الطرح بين خانتين ثنائيتين (2-bits) مأخوذاً في الاعتبار أن (1) ربما يستعار من الرقم الذي يليه. هذه الدائرة لها ثلاثة مدخلات ومخرجان. المدخلات الثلاثة هي A, B, B_{in} وترمز إلى المطروح منه (A) والمطروح (B) والاستلاف السابق (B_{in}) على الترتيب. المخرجان D, B_0 يرمزان إلى الفرق والمستعار. جدول الحقيقة لهذه الدائرة موضح في الجدول (4- 4).

حيث إن الصفوف الثمانية تحت المدخلات تمثل التشكيلات المحتملة من 0's, 1's التي يمكن أن يأخذها المتغير الثنائي. أما 0's, 1's للمتغيرات في الخرج فإنه يمكن تحديدها من العلاقة $A - B - B_{in}$. التشكيلات التي لها $B_{in} = 0$ كأنها تمثل الاحتمالات الأربعة في جدول الحقيقة للجامع النصفى. عندما يكون $A = 0, B = 0, B_{in} = 1$ يجب أن نستعير (1) من المرحلة المقبلة والذي يجعل $B_0 = 1$ ونضيف (2) على A، وبالتالي نقول $2 - 0 - 1 = 1$ ، ويكون $D = 1$.

المدخلات			الخرج	
A	B	B _{in}	D	B ₀
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

الجدول (4- 4) قواعد الطرح في حالة الطراح الكامل.

وعندما يكون $A = 0, B = 1, B_{in} = 1$ يجب أن نستعير (1) من المرحلة المقبلة والذي يجعل $B_0 = 1$ و $A = 2$ ، وبالتالي نقول $2 - 1 - 1 = 0$ ، ويكون $D = 0$.
وعندما يكون $A = 1, B = 0, B_{in} = 1$ ، فإن $A - B - B_{in} = 0$ وهذا يجعل $B_0 = 0$ ، $D = 0$.
وأخيرا عندما يكون $A = 1, B = 1, B_{in} = 1$ يجب أن نستعير (1) من المرحلة المقبلة والذي يجعل $B_0 = 1$ ، $A = 3$ ، ويكون $3 - 1 - 1 = 1$ ، ويكون $D = 1$.
ويمكن كتابة الدالة المنطقية للطراح الكامل من جدول الحقيقة كما يلي:

$$D = \overline{A}B\overline{B}_{in} + \overline{A}B\overline{B}_{in} + \overline{A}B\overline{B}_{in} + AB\overline{B}_{in}$$

وهي تماثل تماماً معادلة (S) في الجامع الكامل، وبالتالي يمكن وضعها في الصورة النهائية لها على الشكل:

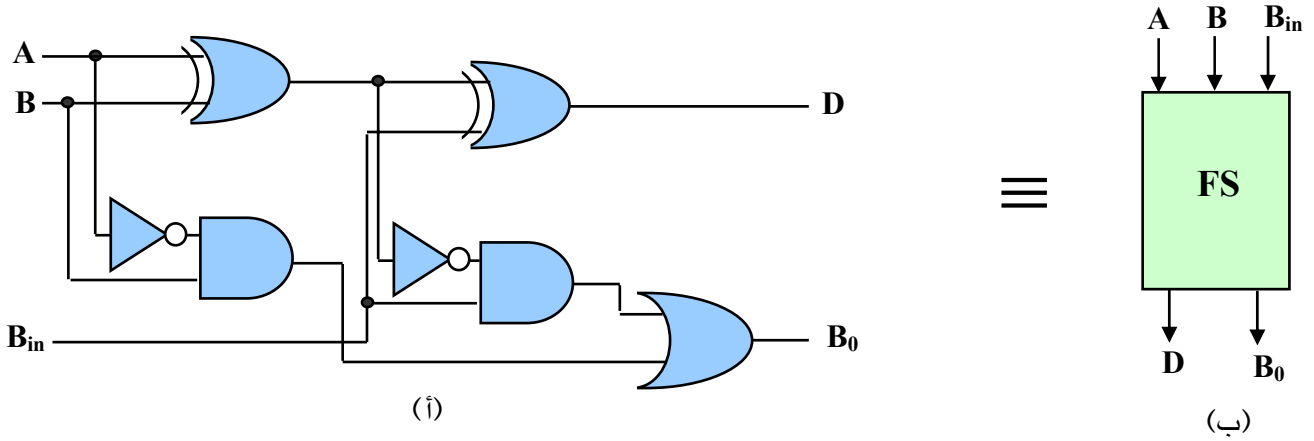
$$D = (A \oplus B) \oplus B_{in} = A \oplus B \oplus B_{in}$$

وبالنسبة للخرج الثاني (B_0) ، فتكون شكل الدالة له كالآتي:

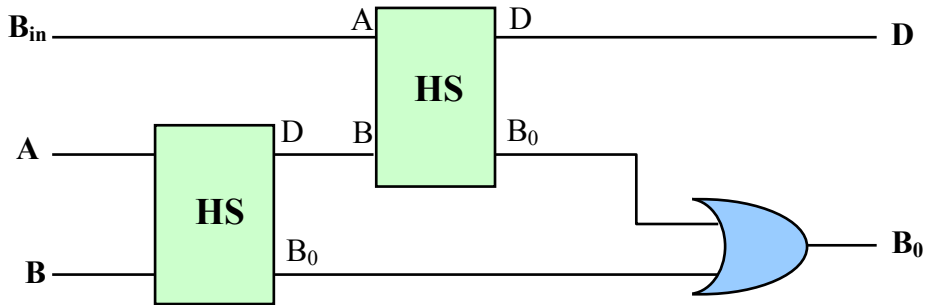
$$\begin{aligned} B_0 &= \overline{A}B\overline{B}_{in} + \overline{A}B\overline{B}_{in} + \overline{A}B\overline{B}_{in} + AB\overline{B}_{in} \\ &= B_{in}(\overline{A}B + AB) + \overline{A}B(\overline{B}_{in} + B_{in}) \\ B_0 &= B_{in}(A \oplus B) + \overline{A}B \quad \Leftarrow (\overline{B}_{in} + B_{in} = 1) \end{aligned}$$

وتمثيل معادلتي الخرج (D), (B₀) موضح في شكل (4- 5(أ))، والمخطط الصندوقي لدائرة الطراح الكامل موضح بشكل (4- 5(ب))، حيث يرمز الحرفان FS إلى اختصار كلمتي (Full Subtractor) أي الطراح الكامل.

وبالرجوع الى الدائرة في شكل (4- 5(أ)) يتضح لنا أن الطراح الكامل يتكون من دائرتين للطراح النصفى مع بوابة OR، والمخطط الصندوقي للطراح الكامل باستخدام عدد 2 طراح نصفى وبوابة OR موضح في الشكل (4- 6).



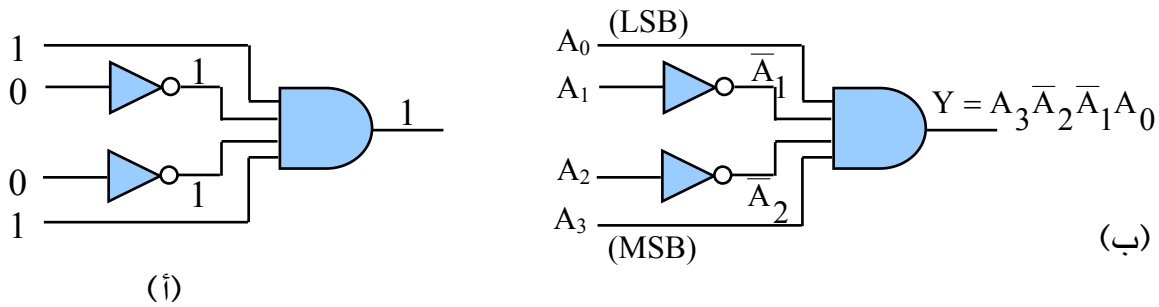
الشكل (4- 5) الدائرة المنطقية للطراح الكامل.



الشكل (4- 6) المخطط الصندوقي للطراح الكامل.

4-3 محلل الشفرة Decoder

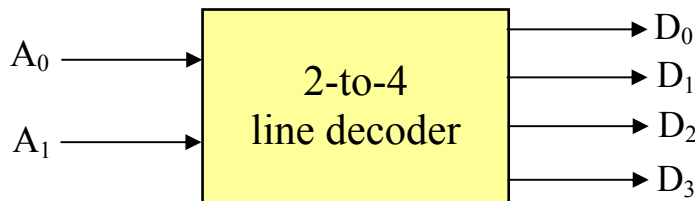
الغرض الأساسي من محلل الشفرة هو كشف وجود تركيبة محددة من الخانات الثنائية (bits) على مداخله، ويظهر في الخرج ما يبين تعرفه على هذا الدخل. وبشكل عام فإن محلل الشفرة له عدد من خطوط الدخل (n)، أي أنه يتعامل بخانات ثنائية عددها (n)، وله عدد من خطوط الخرج لا تزيد عن (2^n) . ولفهم الفكرة العامة لعمل محلل الشفرة، نفترض أننا نحتاج إلى معرفة متى يكون الدخل على أحد مداخل دائرة منطقية يساوي (1001). يمكن استخدام بوابة AND كعنصر محلل شفرة أساسي، لأن البوابة AND تعطي خرجاً يساوي (1) فقط عندما تكون جميع المداخل لها تساوي (1)، وبالتالي يجب أن نتأكد من أن جميع مداخل البوابة AND يساوي (1) عند ظهور الدخل (1001)، ويتم هذا عن طريق عكس الخانتين الشائيتين بالمنتصف (0's) كما هو موضح في شكل (4-7).



الشكل (4-7) محلل شفرة بواسطة بوابة AND لشفرة دخل (1001).

المعادلة المنطقية لمحلل الشفرة الموضح في شكل (4-7) (i) يمكن كتابتها كما هو موضح في شكل (4-7) (ب). يجب ملاحظة أن خرج البوابة AND يساوي (0) دائماً إلا عندما يكون الدخل المطبق هو: $A_0 = 1, A_1 = 0, A_2 = 0, \text{ and } A_3 = 1$.

شكل (4-8) يوضح المخطط الصندوقي لمحلل شفرة له دخلان وأربعة مخارج.



الشكل (4-8) المخطط الصندوقي لمحلل شفرة له دخلان وأربعة مخارج.

ولتحليل شفرة جميع التشكيلات الممكنة لخانتين ثنائيتين (2-bits)، نحتاج إلى أربعة بوابات AND ($2^2 = 4$). هذا النوع يطلق عليه محلل شفرة يحول من خطي (الدخل) إلى أربعة خطوط (الخروج) (2-to-4 line decoder). جدول (4-5) يوضح جدول الحقيقة لهذا النوع من محلل الشفرة.

المدخلات		الخروج			
A_1	A_0	D_0	D_1	D_2	D_3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

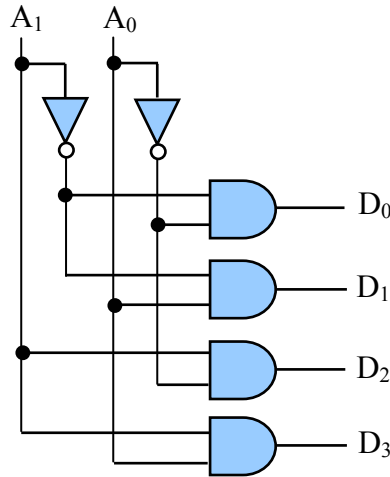
الجدول (4-5) جدول الحقيقة لمحلل شفرة له دخلان وأربعة مخارج.

من جدول الحقيقة الموضح يمكننا كتابة التعبير البولياني لخروج كل بوابة AND على حده كما يلي:

$$D_0 = \bar{A}_1 \bar{A}_0 \quad D_1 = \bar{A}_1 A_0 \quad D_2 = A_1 \bar{A}_0 \quad D_3 = A_1 A_0$$

شكل (4-9) يوضح الدائرة المنطقية لمحلل شفرة له دخلان وأربعة مخارج وله جدول الحقيقة

الموضح في جدول (4-5).



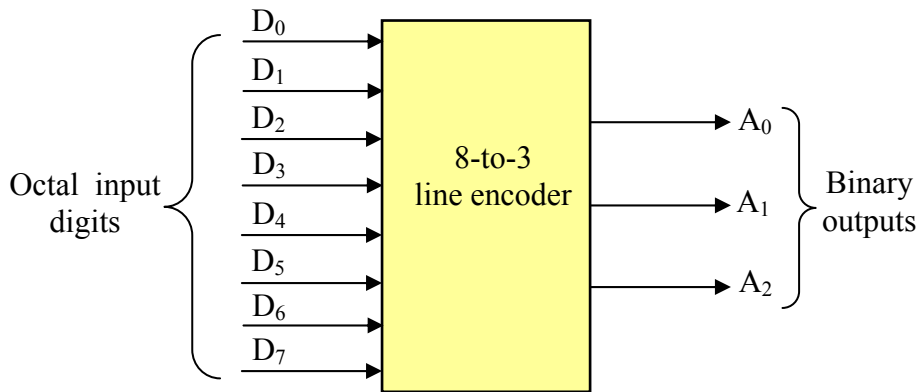
الشكل (4-9) الدائرة المنطقية لمحلل شفرة له دخلان وأربعة مخارج.

نلاحظ أن كل متغير من المدخلات ومعهكوسه مطلوبان في محلل الشفرة كما نرى من التعبيرات

البوليانية، كل معكوس يمكن توليده مرة واحدة ويستخدم بعد ذلك لكل بوابات محلل الشفرة حسب المطلوب، وذلك بدلاً من استخدام بوابة عاكس لكل دخل معكوس.

Encoder 4-4 المشفر

المشفر هو عبارة عن دائرة منطقية توافقية بالأساس تؤدي عكس عمل دائرة محلل الشفرة. دخل المشفر عبارة عن عدد من الخطوط كل خط يمثل رقم (digit) مثل رقم عشري أو رقم ثنائي، ويحول هذه الأرقام إلى خرج مشفر مثل الثنائي. والمشفرات تستطيع أيضاً أن تشفر الرموز المختلفة وحروف الهجاء. عملية التحويل من الرموز والأعداد المعتادة إلى الشكل المشفر يطلق عليها عملية التشفير. شكل (4-10) يوضح المخطط الصندوقي لدائرة مشفر يحول الأرقام الثمانية إلى مكافئها الثنائي. المشفر له ثمانى مداخل وثلاثة مخارج ممثلاً المكافئ الثنائي للدخل.



الشكل (4-10) المخطط الصندوقي لمشفر له ثمانى مداخل دخلان وثلاثة جدول (4-6) يوضح جدول الحقيقة لدائرة المشفر في شكل (4-10)، ومن هذا الجدول نستطيع تحديد العلاقة بين كل رقم ثمانى والمكافئ الثنائي له وذلك لتحليل المنطق لهذه الدائرة.

المدخلات	الخرج		
	A ₂	A ₁	A ₀
الأرقام الثمانية			
D ₀	0	0	0
D ₁	0	0	1
D ₂	0	1	0
D ₃	0	1	1
D ₄	1	0	0
D ₅	1	0	1
D ₆	1	1	0
D ₇	1	1	1

الجدول (4-6) جدول الحقيقة لدائرة مشفر يحول من الثمانى إلى الثنائي.

من جدول الحقيقة نجد أن الخانة الثنائية التي لها أعلى قيمة (MSB) هي A_2 تساوي (1) عند الأرقام الثمانية من D_4 إلى D_7 . تعبير بوابة OR للخانة الثنائية A_2 بالنسبة للأرقام الثمانية يكتب على الشكل:

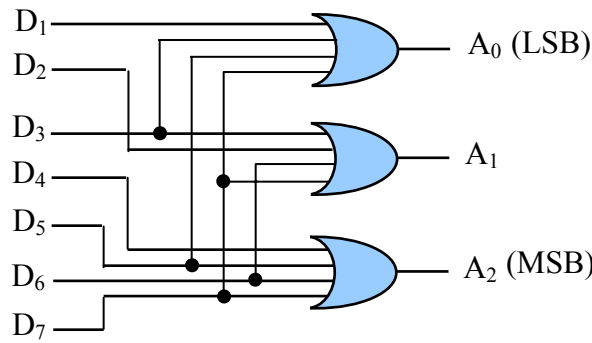
$$A_2 = D_4 + D_5 + D_6 + D_7$$

وبالمثل يمكن كتابة تعبير بوابة OR للخانتين الثنائيتين A_1, A_0 كما يلي:

$$A_1 = D_2 + D_3 + D_6 + D_7$$

$$A_0 = D_1 + D_3 + D_5 + D_7$$

الآن يمكننا تمثيل الدائرة المنطقية المطلوبة لتشفير كل رقم ثنائي إلى عدد ثنائي باستخدام المعادلات التي تم استنتاجها. من السهل تجميع الأرقام الثمانية للدخل باستخدام بوابات OR لتشكيل كل خرج ثنائي. الدائرة المنطقية للمشفّر المستنتجة من المعادلات السابقة موضحة في شكل (4 - 11).



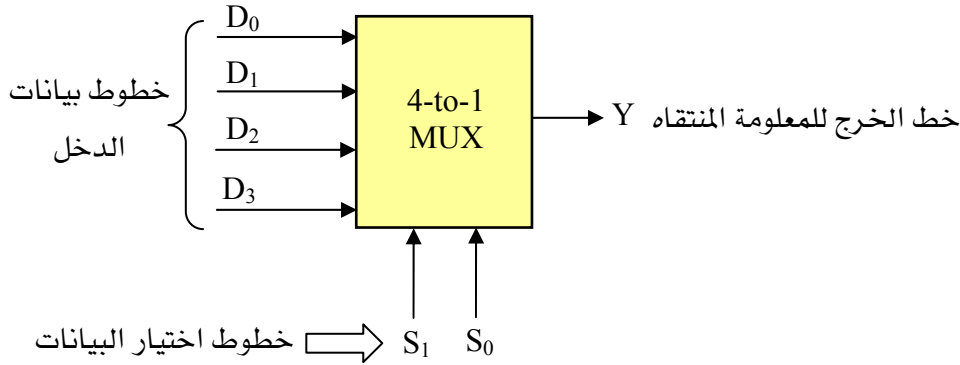
الشكل (4 - 11) الدائرة المنطقية لمشفّر من ثنائي إلى ثنائي.

التشغيل الأساسي للدائرة في شكل (4 - 11) كما يلي: عندما يظهر (1) على أحد خطوط الدخل الثمانية، يظهر خرج معين على خطوط الخرج الثنائية. فمثلاً، إذا كان خط الدخل D_6 يساوي (1) على فرض أن جميع الخطوط الأخرى تساوي (0) هذا الشرط سوف يضع (1) على خطوط الخرج A_2, A_3 ويضع (0) على خط الخرج A_0 ، والذي هو عبارة عن العدد الثنائي (110) المكافئ للعدد الثماني (6).

4-5 منتقي البيانات Multiplexer (MUX)

منتقي البيانات هو عبارة عن دائرة منطقية توافقية تنتقي واحدة من المعلومات أو البيانات المنطقية المأخوذة من مصادر متعددة للمرور خلال خط واحد إلى الخرج. يتكون منتقي البيانات من عدة خطوط لدخل البيانات وخط خرج واحد. وله أيضاً خطوط اختيار والتي عن طريقها يمكننا اختيار البيانات المراد إرسالها إلى الخرج.

المخطط الصندوقي لدائرة منتقي البيانات والتي لها أربعة مداخل موضحة في شكل (4- 12).
نلاحظ وجود خطين لاختيار البيانات وهي كافية لاختيار واحد من الأربعة خطوط الموجودة على الدخل.



الشكل (4- 12) المخطط الصندوقي لدائرة منتقي البيانات.

في شكل (4- 12)، الدخل الثنائي الذي يوضع على خطي الاختيار (S_0, S_1) سيسمح للبيانات المختارة من خطوط الدخل بالمرور إلى خط الخرج. إذا وضعنا الدخل على خطي الاختيار (S_0, S_1) بحيث يكون $S_1 = 0, S_0 = 0$ ، فإن البيانات الموجودة على الدخل D_0 سوف تظهر على خط الخرج. إذا وضعنا الدخل على خطي الاختيار (S_0, S_1) بحيث يكون $S_1 = 0, S_0 = 1$ ، فإن البيانات الموجودة على الدخل D_1 سوف تظهر على خط الخرج. إذا وضعنا الدخل على خطي الاختيار (S_0, S_1) بحيث يكون $S_1 = 1, S_0 = 0$ ، فإن البيانات الموجودة على الدخل D_2 سوف تظهر على خط الخرج. وأخيراً إذا وضعنا الدخل على خطي الاختيار (S_0, S_1) بحيث يكون $S_1 = 1$ و $S_0 = 1$ ، فإن البيانات الموجودة على الدخل D_3 سوف تظهر على خط الخرج. ملخص هذه الخطوات موضح في الجدول (4- 7).

خطوط الإختيار		خط الخرج
S_1	S_0	Y
0	0	D_0
0	1	D_1
1	0	D_2
1	1	D_3

الجدول (4- 7) جدول الحقيقة لدائرة منتقي البيانات له أربعة مداخل وخطي اختيار.

الآن دعنا ننظر إلى الدائرة المنطقية المطلوبة لتحقيق جدول الحقيقة الموضح. البيانات الموجودة على خط الخرج للدائرة تساوي الحالة التي عليها خطوط الاختيار. بناءً على ذلك نستطيع استنتاج التعبير

المنطقي للخرج بدلالة بيانات الدخل وخطوط الاختيار. البيانات على خط الخرج (Y) تكون هي نفس البيانات على خط الدخل (D_0) فقط إذا كان $S_1 = 0, S_0 = 0$:

$$\therefore Y = D_0 \bar{S}_1 \bar{S}_0$$

البيانات على الخرج (Y) تكون هي نفس البيانات على الدخل (D_1) فقط إذا كان $S_1 = 0, S_0 = 1$:

$$\therefore Y = D_1 \bar{S}_1 S_0$$

البيانات على الخرج (Y) تكون هي نفس البيانات على الدخل (D_2) فقط إذا كان $S_1 = 1, S_0 = 0$:

$$\therefore Y = D_2 S_1 \bar{S}_0$$

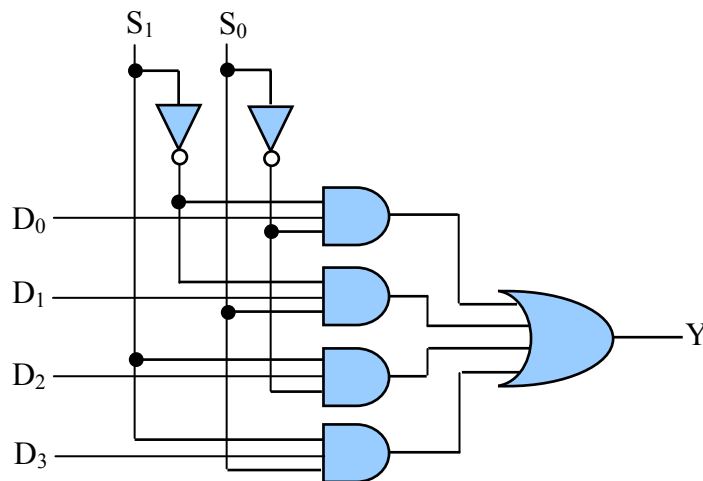
البيانات على الخرج (Y) تكون هي نفس البيانات على الدخل (D_3) فقط إذا كان $S_1 = 1, S_0 = 1$:

$$\therefore Y = D_3 S_1 S_0$$

عند تجميع هذه الحدود باستخدام بوابة OR ، يكون التعبير المنطقي النهائي كما يلي:

$$Y = D_0 \bar{S}_1 \bar{S}_0 + D_1 \bar{S}_1 S_0 + D_2 S_1 \bar{S}_0 + D_3 S_1 S_0$$

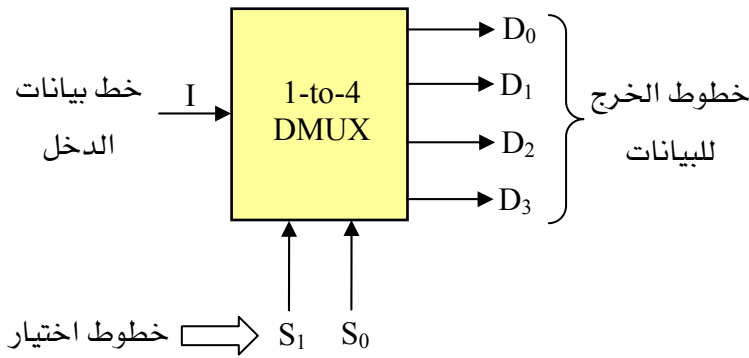
لتحقيق هذا التعبير المنطقي نحتاج إلى أربعة بوابات (AND) لكل منها ثلاثة مداخل، وكذلك نحتاج إلى بوابة (OR) لها أربعة مداخل، بالإضافة إلى بواتي عاكس (NOT) لتوليد عكس كل من (S_0, S_1) كما هو موضح بشكل (4- 13).



الشكل (4- 13) المخطط المنطقي لدائرة منتهي بيانات لها أربعة مداخل.

4-6 موزع البيانات Demultiplexer (DMUX)

موزع البيانات هو عبارة عن دائرة منطقية توافقية بالأساس تؤدي عكس عمل دائرة منتهي البيانات، فهو يأخذ البيانات من خط دخل واحد ثم يقوم بتوزيعها على عدد من خطوط الخرج. شكل (4-14) يوضح المخطط الصندوقي لدائرة موزع البيانات، حيث نلاحظ وجود خط واحد لدخل البيانات، بالإضافة إلى خطي اختيار والتي عن طريقها يمكننا اختيار خط الخرج المراد إرسال بيانات الدخل إليه.



الشكل (4-14) المخطط الصندوقي لدائرة موزع البيانات.

في شكل (4-14)، الدخل الثنائي الذي يوضع على خطي الاختيار (S_0, S_1) سيسمح للبيانات على خط الدخل (I) بالمرور إلى أحد خطوط الخرج. إذا وضعنا الدخل على خطي الاختيار (S_0, S_1) بحيث يكون $S_0 = 0, S_1 = 0$ ، فإن البيانات الموجودة على الدخل (I) سوف تظهر على خط الخرج D_0 . إذا وضعنا الدخل على خطي الاختيار (S_0, S_1) بحيث يكون $S_0 = 1, S_1 = 0$ ، فإن البيانات الموجودة على الدخل (I) سوف تظهر على خط الخرج D_1 . إذا وضعنا الدخل على خطي الاختيار (S_0, S_1) بحيث يكون $S_0 = 0, S_1 = 1$ ، فإن البيانات الموجودة على الدخل (I) سوف تظهر على خط الخرج D_2 . وأخيراً إذا وضعنا الدخل على خطي الاختيار (S_0, S_1) بحيث يكون $S_0 = 1, S_1 = 1$ ، فإن البيانات الموجودة على الدخل (I) سوف تظهر على خط الخرج D_3 . ملخص هذه الخطوات موضح في الجدول (4-8).

خطوط الاختيار		الخرج			
S_1	S_0	D_0	D_1	D_2	D_3
0	0	I	0	0	0
0	1	0	I	0	0
1	0	0	0	I	0
1	1	0	0	0	I

الجدول (4-8) جدول الحقيقة لدائرة موزع البيانات له دخل واحد وأربعة مخارج.

الآن دعنا ننظر إلى الدائرة المنطقية المطلوبة لتحقيق جدول الحقيقة الموضح. البيانات الموجودة على خطوط الخرج للدائرة تساوي الحالة التي عليها خطوط الاختيار. بناء على ذلك نستطيع استنتاج التعبير المنطقي لكل خرج بدلالة خط الدخل وخطوط الاختيار. البيانات على خط الخرج (D_0) تكون هي نفس البيانات على خط الدخل (I) فقط إذا كان $S_0 = 0$ و $S_1 = 0$:

$$\therefore D_0 = I \bar{S}_1 \bar{S}_0$$

البيانات على خط الخرج (D_1) تكون هي نفس البيانات على الدخل (I) فقط إذا كان $S_0 = 1$ و $S_1 = 0$:

$$\therefore D_1 = I \bar{S}_1 S_0$$

البيانات على خط الخرج (D_2) تكون هي نفس البيانات على الدخل (I) فقط إذا كان $S_0 = 0$ و $S_1 = 1$:

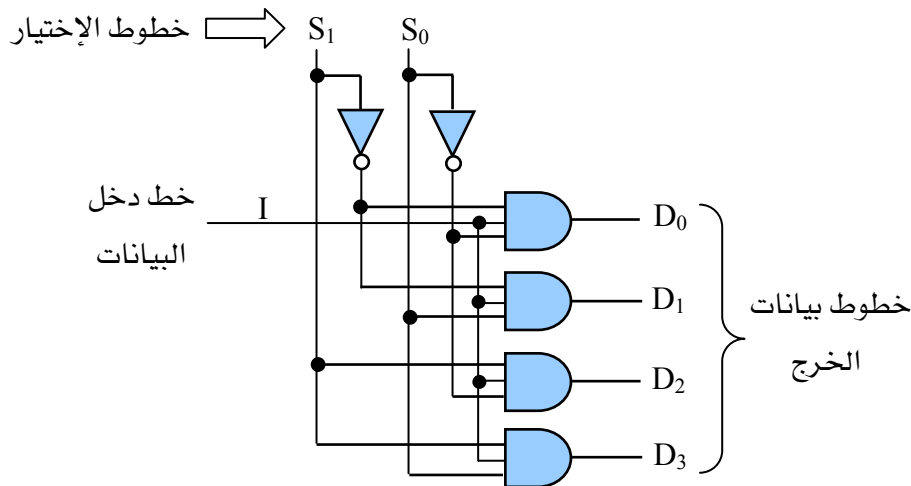
$$\therefore D_2 = I S_1 \bar{S}_0$$

البيانات على خط الخرج (D_3) تكون هي نفس البيانات على الدخل (I) فقط إذا كان $S_0 = 1$ و $S_1 = 1$:

$$\therefore D_3 = I S_1 S_0$$

شكل (4- 15) يوضح الدائرة المنطقية لموزع بيانات له دخل واحد وأربعة مخارج وله جدول

الحقيقة الموضح في جدول (4- 8).

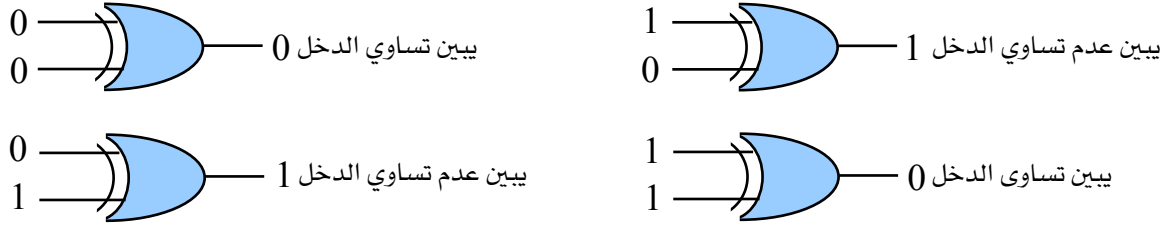


الشكل (4- 15) الدائرة المنطقية لموزع بيانات له دخل واحد وأربعة مخارج.

4- 7 المقارنات Comparators

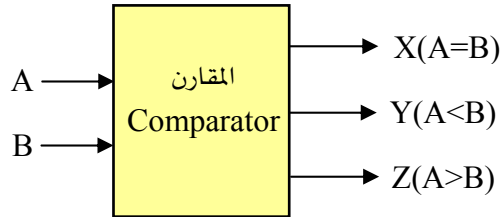
العمل الرئيس لدوائر المقارنات هو مقارنة مقدار كميتين لتحديد العلاقة بين هاتين الكميتين. بهذا الشكل البسيط، فإن دائرة المقارن تحدد إذا كان هناك عدداً متساويان أم لا. وكما تعلمنا في الوحدة الثانية، فإن البوابة (XOR) يمكن استخدامها كمقارن لأن خرجها يكون (1) إذا كان الدخل

لها غير متساو، ويكون (0) إذا كان الدخل لها متساوياً . شكل (4- 16) يوضح استخدام البوابة (XOR) كمقارن له دخلان.



الشكل (4- 16) التشغيل الأساسي للمقارن.

ويمكن استخدام المفهوم السابق في تصميم دائرة مقارن الدخل لها هو عبارة عن خانتين ثنائيتين نرسم لهما بالرمز (A و B) ولها ثلاثة مخارج، حيث إن كل خرج يعطي بياناً عن إحدى العلاقات بين الدخلين ($A = B$ و $A < B$ و $A > B$). شكل (4- 17) يبين المخطط الصندوقي لهذا المقارن.



الشكل (4- 17) المخطط الصندوقي لدائرة مقارن لخانتين ثنائيتين.

جدول (4- 9) يوضح جدول الحقيقة لدائرة المقارن في شكل (4- 17).

الدخل		الخرج		
A	B	X A=B	Y A<B	Z A>B
0	0	1	0	0
0	1	0	1	0
1	0	0	0	1
1	1	1	0	0

الجدول (4- 9) جدول الحقيقة لدائرة المقارن في شكل (4- 17).

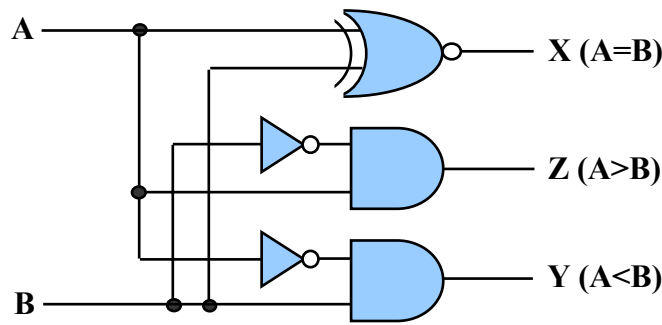
من جدول الحقيقة نستطيع الحصول على معادلة كل خرج على حدة كما يلي:

$$X = \bar{A} \bar{B} + AB \Rightarrow (A = B)$$

$$Y = \bar{A} B \Rightarrow (A < B)$$

$$Z = A \bar{B} \Rightarrow (A > B)$$

بالنظر إلى المعادلات السابقة نجد أن الخرج (X) يمثل بوابة (XNOR)، وكلاً من الخرج (Y) والخرج (Z)، يمثل بوابة (AND). شكل (4-18) يوضح الدائرة المنطقية لهذا المقارن.



الشكل (4-18) الدائرة المنطقية للمقارن.

تدريبات

(1) بالرجوع إلى دائرة الجامع الكلي والموضحة في شكل (4- 2)، حدد الحالة المنطقية (1 or 0) عند كل خرج بوابة للمدخلات الآتية:

- a) $A = 1, B = 1, C_{in} = 1$
c) $A = 0, B = 1, C_{in} = 0$

- b) $A = 0, B = 1, C_{in} = 1$
d) $A = 1, B = 1, C_{in} = 0$

(2) ما القيم المنطقية للمدخلات لدائرة الجامع الكلي والتي تعطي في الخرج القيم المنطقية الآتية:

- a) $S = 0, C_{out} = 0$
c) $S = 1, C_{out} = 1$

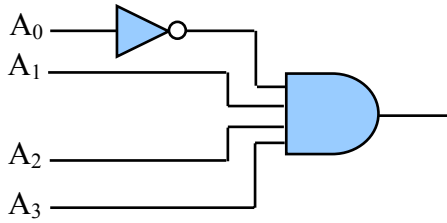
- b) $S = 1, C_{out} = 0$
d) $S = 0, C_{out} = 1$

(3) بالرجوع إلى دائرة الطارح الكلي والموضحة في شكل (4- 5)، حدد الحالة المنطقية (1 or 0) عند كل خرج بوابة للمدخلات الآتية:

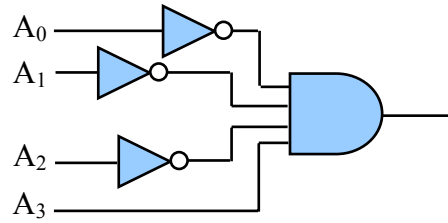
- a) $A = 1, B = 1, B_{in} = 1$
c) $A = 1, B = 1, B_{in} = 0$

- b) $A = 1, B = 0, B_{in} = 1$
d) $A = 0, B = 1, B_{in} = 1$

(4) عندما يكون الخرج يساوي (1) لكل بوابة (AND) موضحة في الشكل، ما الشفرة الثنائية التي سوف تظهر على مداخل كل بوابة؟



(i)



(ب)

(5) باستخدام بوابات (AND) وبوابات عاكس (NOT)، ارسم دائرة المشفر المنطقي للشفرات التالية:

- a) 1101 b) 1000 c) 11011 d) 11100
e) 101010 f) 111110 g) 000101 h) 1110110

(6) بالرجوع إلى دائرة المشفر من ثماني إلى ثنائي بشكل (4- 11)، ما شفرة الخرج (الشفرة الثنائية) إذا كان الدخل $D_5 = 1$ ؟

(7) بالرجوع إلى دائرة منتقي البيانات بشكل (4- 13)، ما قيمة الخرج لقيم المدخلات التالية:

$$D_0 = 0, D_1 = 1, D_2 = 1, D_3 = 0, S_0 = 1, S_1 = 0$$

الدوائر المنطقية

دوائر المساكات والقلابات

الأهداف العامة للوحدة

عندما تكمل هذه الوحدة يكون لديك القدرة بإذن الله على:

- معرفة ودراسة دوائر المساكات وجدول الحقيقة الخاص بها.
- معرفة ودراسة دائرة القلاب S-R وجدول الحقيقة الخاص به.
- معرفة ودراسة دائرة القلاب D وجدول الحقيقة الخاص به.
- معرفة ودراسة دائرة القلاب T وجدول الحقيقة الخاص به.
- معرفة ودراسة دائرة القلاب J-K وجدول الحقيقة الخاص به.
- معرفة دوائر القلابات بأنواعها المختلفة من النوع التابع - والمتبوع وكيفية رسم المخطط الزمني الخاص به .

5-1 مقدمة Introduction

تصنف الدوائر المنطقية إلى نوعين رئيسيين، النوع الأول ويسمى بالدوائر المنطقية التوافقية (Combinational Logic Circuits) وفيها يعتمد خرج الدائرة في أية لحظة زمنية على المدخلات الموجودة في تلك اللحظة، وقد سبق دراسة هذا النوع من الدوائر في الوحدة الرابعة، أما النوع الآخر فيسمى بالدوائر المنطقية المتعاقبة (Sequential Logic Circuits) ويتميز هذا النوع من الدوائر بوجود ذاكرة (Memory) حيث يعتمد خرج الدائرة في لحظة ما على الدخل المطبق والخرج السابق للدائرة.

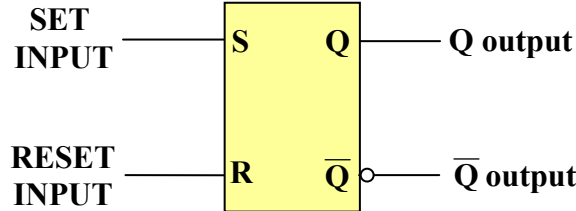
في الدوائر المنطقية التوافقية تكون وحدة البناء الأساسية هي البوابات المنطقية، بينما في الدوائر المنطقية المتعاقبة تكون وحدة البناء هي دائرة القلاب (Flip-Flop Circuit)، والقلاب عبارة عن دائرة رقمية منطقية عملها الأساسي هو تخزين المعلومات بسعة خانة رقمية واحدة إما صفر (0) أو واحد (1) منطقي. ويوجد القلاب في إحدى حالتين مستقرتين إحداهما تمثل الرقم الثنائي (1) أو المنطق (1)، والثانية تمثل الرقم الثنائي (0) أو المنطق (0). وإذا وضع القلاب في إحدى حالتي الاستقرار فإنه يظل فيها طالما تم تزويده بمصدر القدرة اللازمة أو حتى يتم تغيير هذه الحالة وذلك بتطبيق مستويات دخل منطقية مناسبة في الدخل وكما سيتضح ذلك من خلال دراستنا لأنواع المختلفة للقلابات والتي يطلق عليها أيضاً اسم متعددة الاهتزازات ثنائية الاستقرار (Bistable Multivibrator). ويمكن بناء القلابات من بوابات NAND أو بوابات NOR أو شراؤها على شكل دوائر متكاملة رقمية (Digital Integrated Circuits). وأخيراً يمكن ربط القلابات لتكوين دوائر منطقية مثل العدادات (Counters)، ومسجلات الإزاحة (Shift Registers) وغيرها حيث سنقوم بدراسة هذه الدوائر في الوحدة السادسة.

5-2 المساكات Latches

دائرة المساك هي نوع من عناصر التخزين ثنائية الاستقرار والتي عادة ما توضع في تصنيف منفصل عن دوائر القلابات. والمساكات من حيث طبيعة العمل تشبه دوائر القلابات لأنها عنصر ثنائي الاستقرار يمكن وضعه في إحدى حالتي الاستقرار بواسطة نظام التغذية الخلفية والذي فيه يوصل الخرج خلفياً إلى الدخل المعاكس. والفرق الرئيس بين المساكات والقلابات هو في الطريقة المستخدمة لتغيير حالتي الاستقرار فقط.

والمساك (Latch) هو نوع من المهتز متعدد التوافقيات ثنائي الاستقرار (Bistable Multivibrator). يوضح شكل (5-1) الرمز المنطقي لدائرة المساك من النوع S-R ومنه يتضح وجود مدخلين يرمز لأحدهما بالرمز (S) ويعرف بالمدخل الفعال أو مدخل الوضع في الحالة "1" (Set Input) ويرمز للآخر

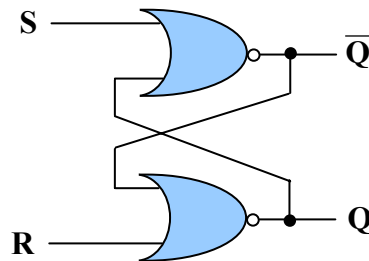
بالرمز (R) ويعرف بالمدخل غير الفعال أو مدخل الوضع في الحالة "0" (Reset Input) كما يوجد لها مخرجان يرمز لأحدهما بالرمز Q ويعرف بالمخرج الطبيعي ويرمز للآخر بالرمز $\bar{Q}$ ويعرف بالمخرج المتمم.



الشكل (5-1) الرمز المنطقي لدائرة المساك من النوع S-R.

ويقال إن دائرة المساك في حالة فعالة أو نشطة (Set Condition) عندما يكون $Q = 1$, $\bar{Q} = 0$ ويقال إنها في حالة غير فعالة أو خاملة (Reset Condition) عندما يكون $Q = 0$, $\bar{Q} = 1$. ومن التعريف الأساسي للمسالك نجد أنه عندما نؤثر على المدخل S بالمستوى المنطقي (1) يكون المستوى المنطقي للخروج $Q = 1$ (الحالة الفعالة) بغض النظر عن حالة Q السابقة، وفي نفس الوقت يكون المستوى المنطقي للخروج $\bar{Q} = 0$. وإذا أثّرنا على الدخل R بالمستوى المنطقي (1) يكون المستوى المنطقي للخروج $Q = 0$ (الحالة غير الفعالة) بينما يكون المستوى المنطقي للخروج $\bar{Q} = 1$ ، أما إذا أثّرنا على كل من S و R في نفس الوقت بالمستوى المنطقي (1) فإن مستوى الخرج المنطقي يصير غير محدد وغير معروف (unpredictable)، ويجب محاولة تفادي ذلك حتى نتجنب الإخلال بدائرة المساك.

ويمكن بناء دائرة المساك S-R من بوابتي NOR باستخدام خاصية التغذية الخلفية المرتدة من مخرج إحدى البوابتين إلى مدخل البوابة الأخرى كما هو موضح في شكل (5-2).



الشكل (5-2) دائرة المساك S-R ذات المدخلات الفعالة العالية.

ونظراً لأن المستوى المنطقي الفعال لبوابة NOR هو (1) (أي مستوى الدخل الذي يحدث عنده تغيير في حالة الخرج)، لذا فإن جدول الحقيقة لدائرة المساك في هذه الحالة يأخذ الصورة الموضحة في

جدول (5 - 1)، وتسمى الدائرة في هذه الحالة بدائرة المساك ذات المدخلات الفعالة العالية (Active High Inputs).

المدخلات		الخرج	وضع التشغيل (Mode of Operation)
S	R	Q	
0	0	Q_0	وضع الإمساك (عدم التغير) No Change
0	1	0	الوضع غير الفعال Latch RESETS
1	0	1	الوضع الفعال Latch SETS
1	1	?	وضع الخطر أو الوضع غير المسموح به Invalid condition

الجدول (5 - 1) جدول الحقيقة لدائرة المساك S-R ذات المدخلات العالية.

وبالنظر إلى جدول الحقيقة الموضح يمكننا ملاحظة الآتي:

1- عند وجود المستوى المنطقي (0) على المدخلين S و R في نفس الوقت لا تتغير حالة المساك أي تظل قيمة الخرج (Q) كما هي (الصف الأول في جدول الحقيقة) ويعرف هذا الوضع بوضع الإمساك أو عدم التغير.

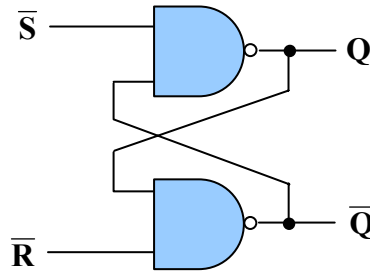
2- عندما يتغير المستوى المنطقي على الدخل R من (0) إلى (1) يتغير المستوى المنطقي للخرج Q إلى (0) أي أن $Q = 0$ (الحالة غير الفعالة) كما في الصف الثاني في الجدول ، أما إذا كان الخرج $Q = 0$ أصلاً فيظل كما هو بدون تغيير.

3- عندما يتغير المستوى المنطقي على الدخل S من (0) إلى (1) تتغير قيمة المستوى المنطقي على الخرج Q من (0) إلى (1) أي أن $Q = 1$ (الحالة الفعالة) كما في الصف الثالث في الجدول ، أما إذا كان الخرج $Q = 1$ أصلاً فيظل كما هو بدون تغيير.

4- غير مسموح بوجود المستوى المنطقي (1) على المدخلين S و R في نفس الوقت نظراً لأنه يمثل الحالة الفعالة للبوابة NOR ، ومن ثم تصير المخارج في هذه الحالة غير معرفة كما في الصف الأخير من الجدول.

5- حالة المخارج تتغير فقط عندما تتغير المداخل وتحتفظ المخارج بحالتها بدون أي تغيير إذا ظلت المداخل بدون تغيير، أي أن دائرة المساك تمسك على حالة معينة إذا لم تتغير المداخل ، ومن ثم قيل إن لها خاصية الاحتفاظ بالبيانات بصفة مؤقتة.

ويمكن بناء دائرة المساك من بوابتي NAND كما في شكل (5-3) ونظراً لأن المستوى الفعال لبوابة NAND هو (0) لذا فإن جدول الحقيقة في هذه الحالة يأخذ الصورة الموضحة في جدول (5-2) وتسمى الدائرة في هذه الحالة بدائرة المساك ذات المدخلات الفعالة المنخفضة (Active Low Inputs).



الشكل (5-3) دائرة المساك S-R ذات المدخلات الفعالة المنخفضة.

المدخلات		الخرج	وضع التشغيل (Mode of Operation)
$\bar{S}$	$\bar{R}$	Q	
0	0	?	وضع الخطر أو الوضع غير المسموح به Invalid condition
0	1	1	الوضع الفعال Latch SETS
1	0	0	الوضع غير الفعال Latch RESETS
1	1	Q_0	وضع الإمساك (عدم التغير) No Change

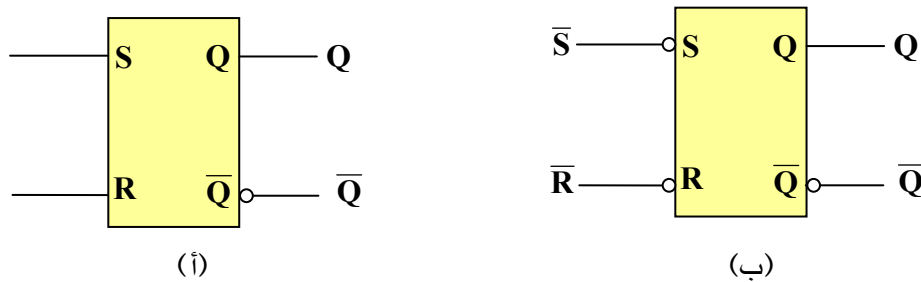
الجدول (5-2) جدول الحقيقة لدائرة المساك S-R ذات المدخلات المنخفضة.

وبالنظر إلى جدول الحقيقة الموضح يمكننا ملاحظة الآتي:

- وجود المستوى المنطقي (1) على المدخلين في نفس الوقت لا يغير حالة دائرة المساك ويظل الخرج Q كما هو (الصف الأخير).
- عندما يكون المستوى المنطقي على المدخل $\bar{S} = 0$ ، المدخل $\bar{R} = 1$ يتغير المستوى المنطقي للخرج إلى (1) كما في الصف الثاني من الجدول، أما إذا كان الخرج $Q = 1$ أصلاً فيظل كما هو بدون أي تغيير.
- عندما يكون المستوى المنطقي على المدخل $\bar{S} = 1$ ، المدخل $\bar{R} = 0$ يتغير المستوى المنطقي للخرج إلى (0)، انظر الصف الثالث من الجدول، أما إذا كان الخرج $Q = 0$ أصلاً فيظل كما هو بدون تغيير.

4- غير مسموح بوجود المستوى (0) على المدخلين في نفس الوقت نظراً لأنه يمثل المستوى الفعال لبوابة NAND ومن ثم فإن حالة المخارج تكون غير معروفة.

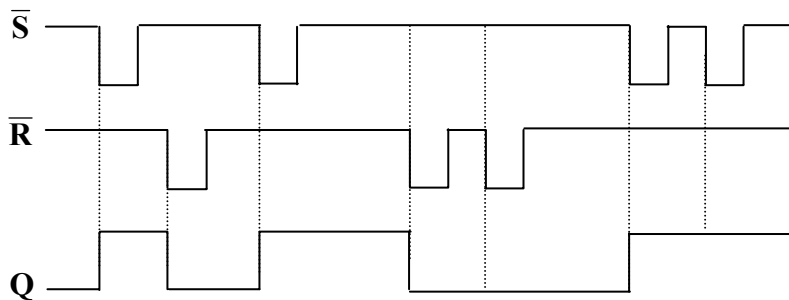
الشكل (5- 4) يوضح الرمز المنطقي (Logic Symbol) لدائرة المساك ذات المدخلات الفعالة العالية ودائرة المساك ذات المدخلات الفعالة المنخفضة.



الشكل (5- 4) الرمز المنطقي لدائرة المساك ذات المدخلات الفعالة العالية والمنخفضة.

المثال التالي يوضح كيفية عمل دائرة المساك ذات المدخلات الفعالة المنخفضة وذلك عن طريق وضع نبضات على كل من $\bar{S}, \bar{R}$ وملاحظة شكل الخرج (Q). وسوف نتجنب وضع $\bar{S} = 0, \bar{R} = 0$ ، حيث إن حالة الخرج لا تكون معروفة في هذه الحالة.

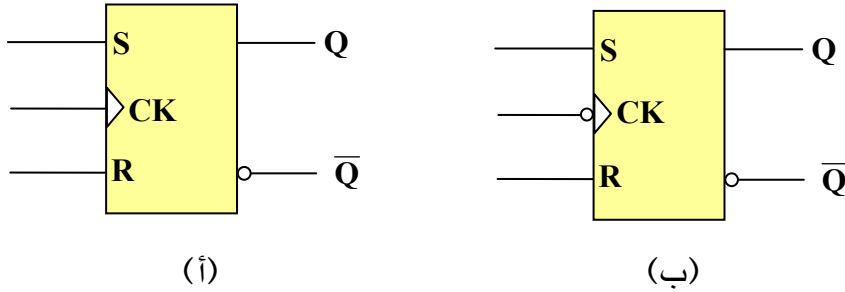
مثال 5- 1: إذا كان شكل نبضات الدخل لكل من $\bar{S}, \bar{R}$ في شكل (5- 5). ارسم شكل نبضات الخرج (Q) بفرض أن الحالة التي عليها الخرج Q قبل تطبيق أول نبضة لكلا الدخلين هي $Q = 0$.
الحل:



الشكل (5- 5) المخطط الزمني لدائرة المساك.

5- 3 القلاب S-R المتزامن Clocked S-R Flip-Flop

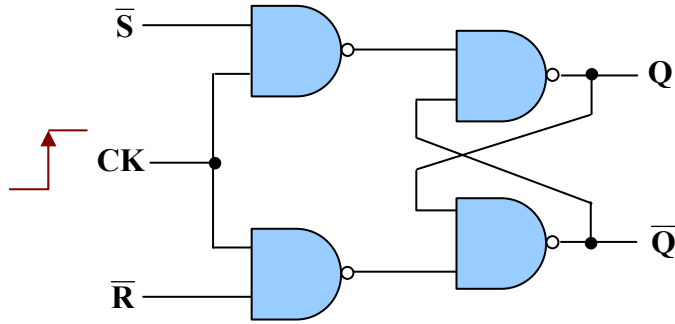
يعرف المساك S-R أو $\bar{S} - \bar{R}$ الأساسي السابق دارسته بالمسك غير المتزامن نظراً لتغير وضع الخرج الطبيعي (Q) مباشرة مع تغيير المدخلات فور التأثير بالمستوى المنطقي الفعال كما يحدث في الدوائر المنطقية التوافقية، ولذلك فإن الدوائر المنطقية التوافقية ودوائر المساك تعمل بشكل لا تزامني. إن النظم الإلكترونية المنطقية تحتاج إلى دوائر مساك متزامن (قلاب متزامن) للتغلب على المشاكل التي قد تحدث عن تأخير انتقال المعلومات خلال النظام مما يعوق تسلسل المعلومات طبقاً للتوقيت الزمني المطلوب، ولذا فإن القلاب S-R المتزامن يعمل وفقاً لنبضات توقيت أي يعمل تزامنياً. ويمكن القول بأن كلمة تزامن تعني أن الخرج سوف يتغير فقط عند نقطة محددة من نبضات التزامن أو ما يطلق عليها نبضات الساعة (Clock Pulses) وسوف تكتب اختصاراً (CK)، وبذلك يمكن القول أن التغير في المخرج يحدث متزامناً مع نبضة الساعة. شكل (5- 6) يوضح الرمز المنطقي لقلاب S-R المتزامن وفيه نلاحظ وجود مدخل إضافي لنبضة التزامن أو نبضة الساعة (CK).



الشكل (5- 6) الرمز المنطقي للقلاب S-R المتزامن.

في الشكل (5- 6أ) نلاحظ عدم وجود حلقة دائرية صغيرة أمام مدخل نبضة الساعة وهذا يعني أن خرج القلاب S-R لن يتغير إلا مع وصول الحافة الموجبة لنبضة الساعة (Positive Edge Trigger) أي الحافة التي تتغير من (0) إلى (1)، بينما في الشكل (5- 6ب) نلاحظ وجود هذه الحلقة الدائرية الصغيرة وهذا يعني أن خرج القلاب سوف يتغير مع وصول الحافة السالبة لنبضة الساعة (Negative Edge Trigger) أي الحافة التي تتغير من (1) إلى (0).

شكل (5- 7) يبين دائرة القلاب S-R المتزامن باستخدام بوابات NAND، حيث أضيفت بوابتي NAND إلى المساك الأساسي وذلك لإضافة خاصية التزامن له. ويتم نقل البيانات الموجودة على مدخل البيانات S و R إلى المخرج (Q) عندما تكون نبضة التزامن عند الحافة الموجبة حيث تعمل كنبضة سماح لنقل البيانات من الدخل إلى الخرج.



الشكل (5-7) دائرة القلاب S-R المتزامن.

جدول الحقيقة (5-3) يبين بالتفصيل طريقة تشغيل القلاب S-R المتزامن على النحو التالي:

- 1 - عندما تصل نبضة التزامن CK إلى المدخل، بينما المداخل S و R عند المستوى المنطقي (0) فإن الخرج لا يتغير أي يظل كما كان قبل مجيء نبضة التزامن ويعرف هذا الوضع بالإمساك.
 - 2 - عندما يتم التأثير على المدخل R بالمستوى العالي ($S = 0, R = 1$) وتنتقل نبضة التزامن من (0) إلى (1) فإن الخرج يصبح مساوياً للصفر (0) ويقال أن القلاب في الحالة غير الفعالة (Reset).
 - 3 - عند التأثير على المدخل S بالمستوى المنطقي العالي ($S = 1$ و $R = 0$) وتنتقل نبضة التزامن من (0) إلى (1) فإن الخرج $Q = 1$ ويقال إن القلاب في الحالة الفعالة (Set).
- والوضع المحظور عندما يكون $S = 1$ و $R = 1$ لا يستخدم كما قلنا سابقاً لأن حالة المخرج في هذه الحالة تكون غير معروفة.

المدخلات			الخرج	وضع التشغيل (Mode of Operation)
S	R	CK	Q	
X	X	↓	Q_0	عدم التغير No Change
0	0	X	Q_0	وضع الإمساك (عدم التغير) No Change
0	1	↑	0	الوضع غير الفعال Latch RESETS
1	0	↑	1	الوضع الفعال Latch SETS
1	1	↑	?	وضع الخطر أو الوضع غير المسموح به Invalid condition

↑ = نبضة الساعة تتغير من (0) إلى (1)

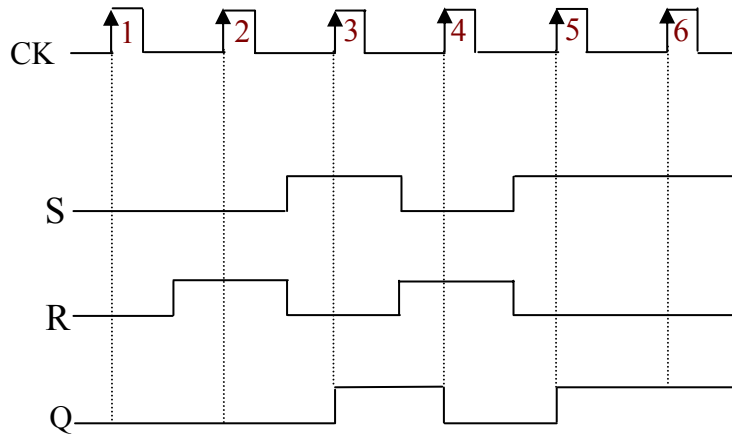
X = لا يهم

Q_0 = الخرج الموجود قبل وصول أول نبضة تزامن

الجدول (5-3) جدول الحقيقة لدائرة القلاب S-R المتزامن.

ونظرية العمل وجدول الحقيقة للقلاب S-R الذي يعمل مع حافة النبضة السالبة [أي التي تتغير من (1) إلى (0)] تماثل تماماً القلاب السابق مع اختلاف واحد فقط أن التغير في الخرج سوف يحدث مع تغير نبضة التزامن من (1) إلى (0).

مثال 5-2: ارسم شكل نبضات الخرج (Q) لدائرة القلاب S-R والموضحة في شكل (5-6)، إذا كان شكل نبضات الدخل لكل من S و R و CK كما هو موضح في شكل (5-7). افترض أن دائرة القلاب تعطي خرجاً $Q = 0$ قبل وصول أول نبضة من نبضات التزامن.



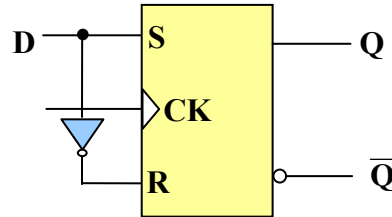
الشكل (5-7) المخطط الزمني لدائرة القلاب S-R المتزامن.

الحل:

- 1- عند نبضة التزامن الأولى $S = 0$ و $R = 0$ ، وبالتالي الخرج (Q) لن يتغير أي أن $Q = 0$.
- 2- عند نبضة التزامن الثانية $S = 0$ و $R = 1$ ، وبالتالي يظل الخرج $Q = 0$ (Reset).
- 3- عند نبضة التزامن الثالثة $S = 1$ و $R = 0$ ، وبالتالي يتحول الخرج Q إلى (1) أي أن $Q = 1$ (Set).
- 4- عند نبضة التزامن الرابعة $S = 0$ و $R = 1$ ، وبالتالي يكون الخرج $Q = 0$ (Reset).
- 5- عند نبضة التزامن الخامسة $S = 1$ و $R = 0$ ، وبالتالي يكون الخرج $Q = 1$ (Set).
- 6- عند نبضة التزامن السادسة $S = 1$ و $R = 0$ ، وبالتالي يظل الخرج يساوي (1) أي أن $Q = 1$.

5- 4 دائرة القلاب من النوع D-Type Flip-Flop

الدائرة القلابية من النوع D يمكن استخدامها كوحدة تخزين لخانة واحدة (Single Bit) من المعلومات (0 أو 1). بإضافة بوابة عاكس إلى دائرة القلاب S-R المتزامن السابق شرحه تتحول الدائرة إلى دائرة قلاب من النوع D كما هو موضح في شكل (5- 8).



الشكل (5- 8) دائرة القلاب من النوع D.

نلاحظ أن دائرة القلاب من النوع D لها دخل واحد فقط وهو الدخل D بالإضافة إلى نبضة التزامن CK. فإذا كان D عند المستوى المنطقي (1) عندما تصل نبضة التزامن إلى المدخل CK، فإن خرج دائرة القلاب يكون هو المستوى المنطقي (1) [Set]، لأنه في هذه الحالة يكون الدخل S = 1، والدخل R = 0 وبالعكس إذا كان D عند المستوى المنطقي (0) عندما تصل نبضة التزامن إلى المدخل CK، فإن خرج دائرة القلاب يكون هو المستوى المنطقي (0) [Reset]، لأنه في هذه الحالة يكون الدخل S = 0، الدخل R = 1 وبالنظر إلى جدول الحقيقة لدائرة القلاب S-R المتزامن (جدول 5- 3) نجد أن الخرج Q = 1 وإذا كان D عند المستوى المنطقي (0) عندما تصل نبضة التزامن إلى المدخل CK، فإن خرج دائرة القلاب يكون هو المستوى المنطقي (0) [Reset]، لأنه في هذه الحالة يكون الدخل S = 0، الدخل R = 1 وبالنظر إلى جدول (5- 3) نجد أن الخرج Q = 0. في الحالة الفعالة (Set) نقول إنه تم تخزين (1) بدائرة القلاب، وفي الحالة غير الفعالة (0) نقول إنه تم تخزين (0) بدائرة القلاب.

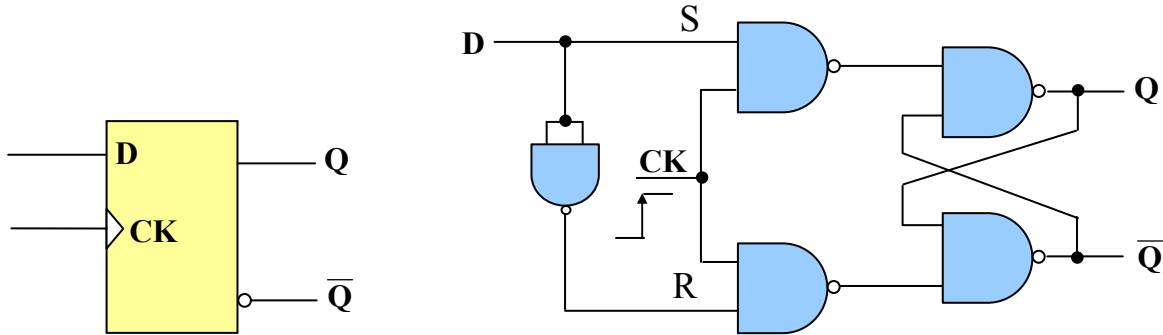
وطريقة التشغيل السابقة لدائرة القلاب من النوع D والذي يتغير الخرج له عند الحافة الموجبة لنبضة التزامن (Positive Edge Trigger) موضحة في الجدول (5- 4).

المدخلات		الخرج	وضع التشغيل (Mode of Operation)
D	CK	Q	
X	↓	Q ₀	وضع الإمساك (عدم التغير) No Change
0	↑	0	الحالة غير الفعالة (RESET)
1	↑	1	الحالة الفعالة (SET)

↑ نبضة الساعة تتغير من (0) إلى (1)

الجدول (5- 4) جدول الحقيقة لدائرة القلاب D المتزامن.

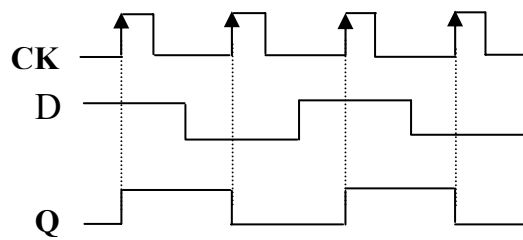
ونلاحظ من الجدول أن الخرج (Q) يتبع الدخل (D) عند وصول نبضة التزامن. والشكل (5- 9) يوضح الرمز المنطقي للقلاب D ذي المدخل الواحد للبيانات (D) بالإضافة إلى مدخل نبضات التزامن (CK) ويسمى القلاب أحياناً بقلاب التأخير الزمني. كما يبين الشكل (5- 10) كيفية بناء دائرة القلاب D باستعمال بوابات NAND.



الشكل (5- 10) دائرة القلاب D باستعمال بوابات NAND. الشكل (5- 9) الرمز المنطقي للقلاب D.

مثال 5- 3: ارسم شكل نبضات الخرج (Q) لدائرة القلاب من النوع D والموضحة في شكل (5- 9) إذا كان شكل نبضات الدخل (D) كما هو موضح في شكل (5- 11). افرض أن دائرة القلاب تعطي خرجاً $Q = 0$ قبل وصول أول نبضة تزامنية.

الحل:



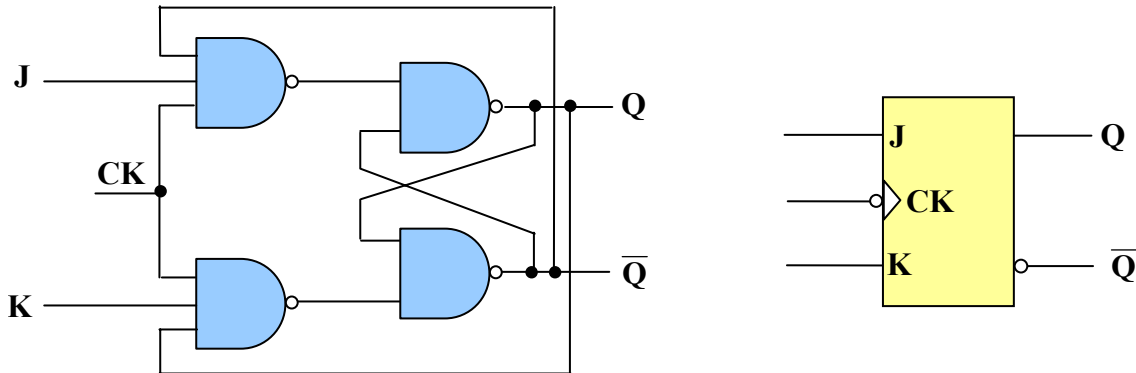
الشكل (5- 11) المخطط الزمني لدائرة القلاب من النوع D.

الخرج (Q) يتبع حالة الدخل (D) عند الوقت الذي تتغير فيه نبضة التزامن من (0) إلى (1) أي عند الحافة الموجبة.

5- 5 القلاب J-K المتزامن J-K Flip Flop

تعتبر دائرة القلاب J-K من أكثر أنواع القلابات استخداماً. والرمزان J و K يمثلان الدخل لهذا القلاب، وليس اختصاراً لأي كلمة كما في حالة القلاب S-R سوى أنهما حرفان متتاليان من الحروف الهجائية. وطريقة عمل القلاب J-K تماثل تماماً القلاب S-R في الأوضاع الثلاثة الأولى للتشغيل وهي عدم التغير أو الإمساك والحالة الفعالة (Set) والحالة غير الفعالة (Reset). والفرق فقط أن القلاب J-K ليس له حالة حظر كما هو الحال في حالة القلاب S-R.

الشكل (5- 12) يبين دائرة القلاب J-K المتزامن وكذلك الرمز المنطقي له. وكما ذكرنا سابقاً فإن هذا القلاب يقوم بجميع أعمال القلاب S-R المتزامن يضاف إليها السماح بتحديد شروط الخرج عندما تكون المداخل J و K عند المستوى المنطقي (1) وفي وجود نبضة التزامن.



الشكل (5- 12) دائرة القلاب J-K المتزامن والرمز المنطقي له.

نلاحظ من شكل (5- 12) أن دائرة هذا القلاب مختلفة عن دائرة القلاب S-R حيث إن الخرج $\bar{Q}$ ، Q موصولان على الدخل مرة أخرى.

والجدول (5- 5) يوضح جدول الحقيقة للقلاب J-K ويبين الصف الأول حالة الإمساك أو عدم التغير عندما يكون كل من J و K مساوياً للصفر (0)، بينما يبين الصف الثاني من الجدول حالة الخمول أو المسح (Reset) أو الحالة (0) عندما تكون المداخل $J = 0$ و $K = 1$ مع وصول نبضة التزامن، أما الصف الثالث فيبين الوضع في الحالة الفعالة (Set) للقلاب J-K عندما تكون المداخل $J = 1$ و $K = 0$ مع وصول نبضة التزامن. ويبين الصف الرابع من الجدول حالة هامة من حالات القلاب J-K تسمى وضع التبديل (Toggle)، فعندما يكون كل من الدخلين J و K في المستوى المنطقي (1) فإن الخرج Q يتحول إلى الحالة العكسية له عندما تصل نبضة التزامن إلى المدخل CK.

المدخلات			الخرج	وضع التشغيل (Mode of Operation)
J	K	CK	Q	
X	X	↑	Q_0	عدم التغير No Change
0	0	↓	Q_0	وضع الإمساك (عدم التغير) No Change
0	1	↓	0	الوضع غير الفعال (RESET)
1	0	↓	1	الوضع الفعال (SET)
1	1	↓	$\bar{Q}_0$	وضع التبديل Toggle

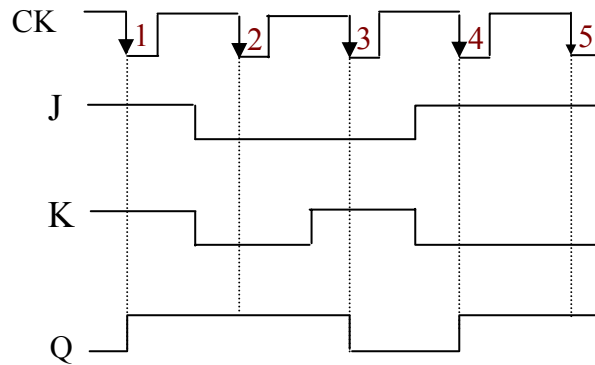
↓ = نبضة الساعة تتغير من (1) الى (0)

الخرج الموجود قبل وصول أول نبضة تزامن = Q_0

الجدول (5- 5) جدول الحقيقة للقلاب J-K المتزامن.

مثال 5- 4: ارسم شكل نبضات الخرج (Q) لدائرة القلاب J-K والموضحة في شكل (5- 12) إذا كان شكل نبضات الدخل لكل من J-K وكذلك CK كما هو موضح في شكل (5- 13). افترض أن القلاب يعطي خرجاً $Q = 0$ قبل وصول أول نبضة تزامن.

الحل:



الشكل (5- 13) المخطط الزمني لدائرة القلاب J-K المتزامن.

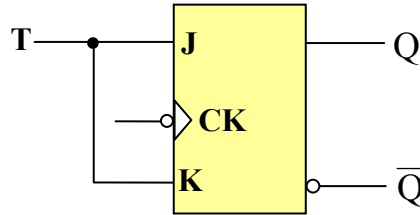
- 1- عند وصول نبضة التزامن الأولى، كل من J و K يساوي (1) ولأن هذا وضع التبديل فإن الخرج Q تحول إلى المستوى (1).
- 2- عند نبضة التزامن الثانية يكون وضع الإمساك أو عدم التغير هو الموجود نظراً لأن $J = K = 0$.
- 3- عند حدوث النبضة الثالثة، يكون $J = 0$ و $K = 1$ وهو وضع (Reset) وبالتالي تكون $Q = 0$.

- 4- عند حدوث النبضة الرابعة، يكون $J = 1$ و $K = 0$ وهو وضع (Set) وعليه يكون $Q = 1$.
- 5- الوضع (Set) يستمر مع وصول النبضة الخامسة نظراً لعدم تغير J و K وبالتالي يظل الخرج Q على الوضع (1).

5- 6 دائرة القلاب من النوع T-Type Flip-Flop

دائرة القلاب من النوع T يمكن بناؤها من دائرة القلاب J-K المتزامن وذلك بربط كل من الدخلين J و K مع بعضهما البعض كما هو موضح في شكل (5- 14)، ومنه نلاحظ أن القلاب من النوع T له دخل واحد فقط وهو الدخل T بالإضافة إلى نبضة التزامن. والرمز T هو اختصار لكلمة (Toggle) وتعني التبديل أو تغيير الحالة.

عند توصيل الدخل (T) بالمستوى المنطقي (1) مع تغذية المدخل CK بنبضات التزامن، ومع استمرار تدفق نبضات التزامن على المدخل CK يبدأ الخرج في التبديل أو التغيير ويحدث التبديل عند الطرف الهابط لنبضة التوقيت وهو ما تشير إليه الدائرة الصغيرة أمام المدخل CK في شكل (5- 14).



الشكل (5- 14) الرمز المنطقي لدائرة القلاب من النوع T.

وجداول الحقيقة لدائرة القلاب من النوع T موضح في جدول (5- 6).

المدخلات	الخرج	وضع التشغيل (Mode of Operation)
T CK	Q	
X ↑	Q_0	عدم التغير No Change
0 ↓	Q_0	وضع الإمساك (عدم التغير) No Change
1 ↓	$\bar{Q}_0$	وضع التبديل Toggle

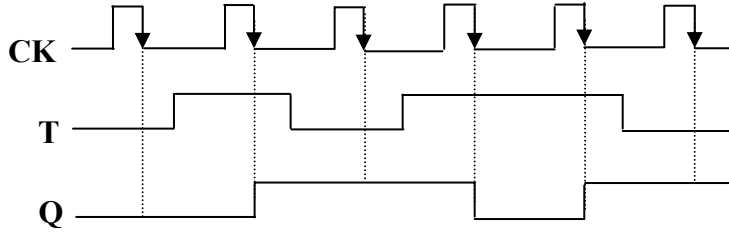
↓ = نبضة الساعة تتغير من (1) إلى (0)

Q_0 = الخرج الموجود قبل وصول أول نبضة تزامن

الجدول (5- 6) جدول الحقيقة للقلاب من النوع T.

مثال 5-5: ارسم شكل نبضات الخرج Q لدائرة القلاب من النوع (T) والموضحة في شكل (5-14) إذا كان الدخل T وكذلك الدخل CK كما هو موضح في شكل (5-15) وبافتراض أن القلاب يعطي خرجاً $Q = 0$ قبل وصول أول نبضة تزامن.

الحل:



الشكل (4-15) المخطط الزمني لدائرة القلاب من النوع T.

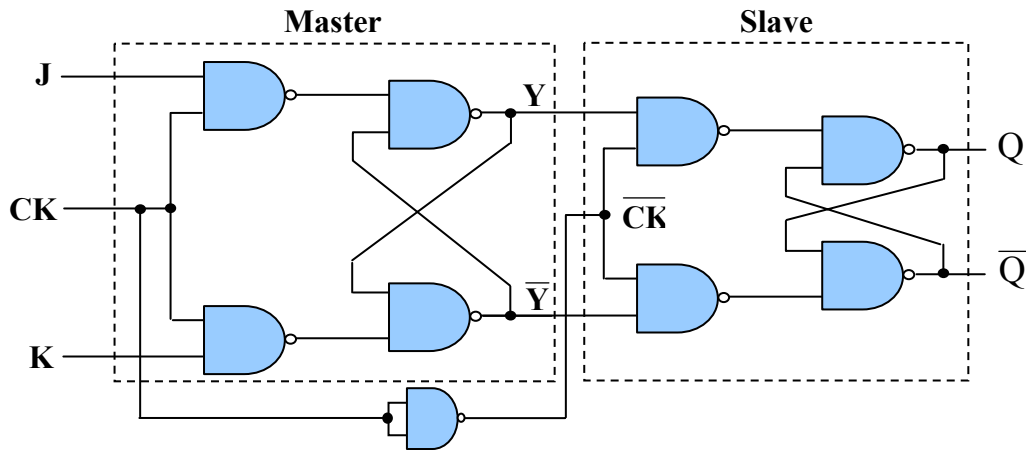
من الشكل نجد أن الخرج Q يتغير إذا كانت $T = 1$ وذلك مع نبضة التزامن الهابطة، فعند نبضة التزامن الأولى فإن $T = 0$ وبالتالي فإن Q لن يتغير أي أن $Q = 0$ ، وعند النبضة الثانية $T = 1$ إذن يتغير الخرج Q من (0) إلى (1) وهكذا.

5-7 قلاب التابع – المتبوع Master-Slave Flip-Flop

من دراستنا السابقة لدوائر القلابات المختلفة رأينا كيف يمكن التحكم في تشغيلها عن طريق الحافة الموجبة أو السالبة لنبضة التزامن (Edge Triggered).

وهناك نوع آخر من دوائر القلابات يتم التحكم في تشغيلها عن طريق الاستجابة لمستوى النبضة (Pulse Triggered) والتي تسمى بقلاب التابع – المتبوع (Master-Slave)، ولذلك فإن هذا النوع من القلابات يحتاج إلى نبضة كاملة من نبضات التزامن (Complete Clock Pulse) لتغيير حالة الخرج أي لتشغيل الدائرة.

شكل (5-16) يوضح دائرة قلاب J-K من النوع التابع – المتبوع، وهي تحتوي على دائرتين من قلاب J-K المتزامن وتسمى الأولى بالتابع (Master) والأخرى بالمتبوع (Slave)، المرحلة الأولى (Master) من دائرة القلاب تستقبل نبضات التزامن (CK) مباشرة، بينما تستقبل المرحلة الثانية (Slave) عكس إشارة نبضة التزامن ($\overline{CK}$).



الشكل (5- 16- (أ)) دائرة القلاب J-K التابع - المتبوع.

وبالرجوع إلى شكل نبضات التزامن لكل من CK و $\overline{CK}$ في شكل (5- 16- (ج))، نلاحظ أن الجزء التابع (Master) من الدائرة يتم تشغيله عندما تكون نبضة التزامن (CK) عند الحافة الموجبة، والجزء المتبوع (Slave) من الدائرة من ناحية أخرى يتم تشغيله عندما تكون نبضة التزامن عند الحافة السالبة لأنه في هذه الحالة تكون نبضة التزامن المعكوسة ($\overline{CK}$) موجبة.

وبناء على ذلك فهناك خطوتان تحدثان قبل أن يتغير كل من Q و $\overline{Q}$ استجابة للدخل J و K :

الخطوة الأولى: خلال المستوى المنطقي (High) للنبضة (CK) فإن دائرة التابع (Master) تكون في وضع التشغيل (Enabled) ويكون شكل الخرج لها حسب مستوى الدخلين J و K .

الخطوة الثانية: خلال المستوى المنطقي (Low) للنبضة (CK) فإن دائرة المتبوع (slave) تكون في وضع التشغيل (Enabled) ويتبع الخرج Q المستوى المنطقي الموجود على الدخل Y .

جدول الحقيقة الموضح في شكل (5- 16- (ب)) يلخص لنا كيفية عمل دائرة القلاب من النوع J-K

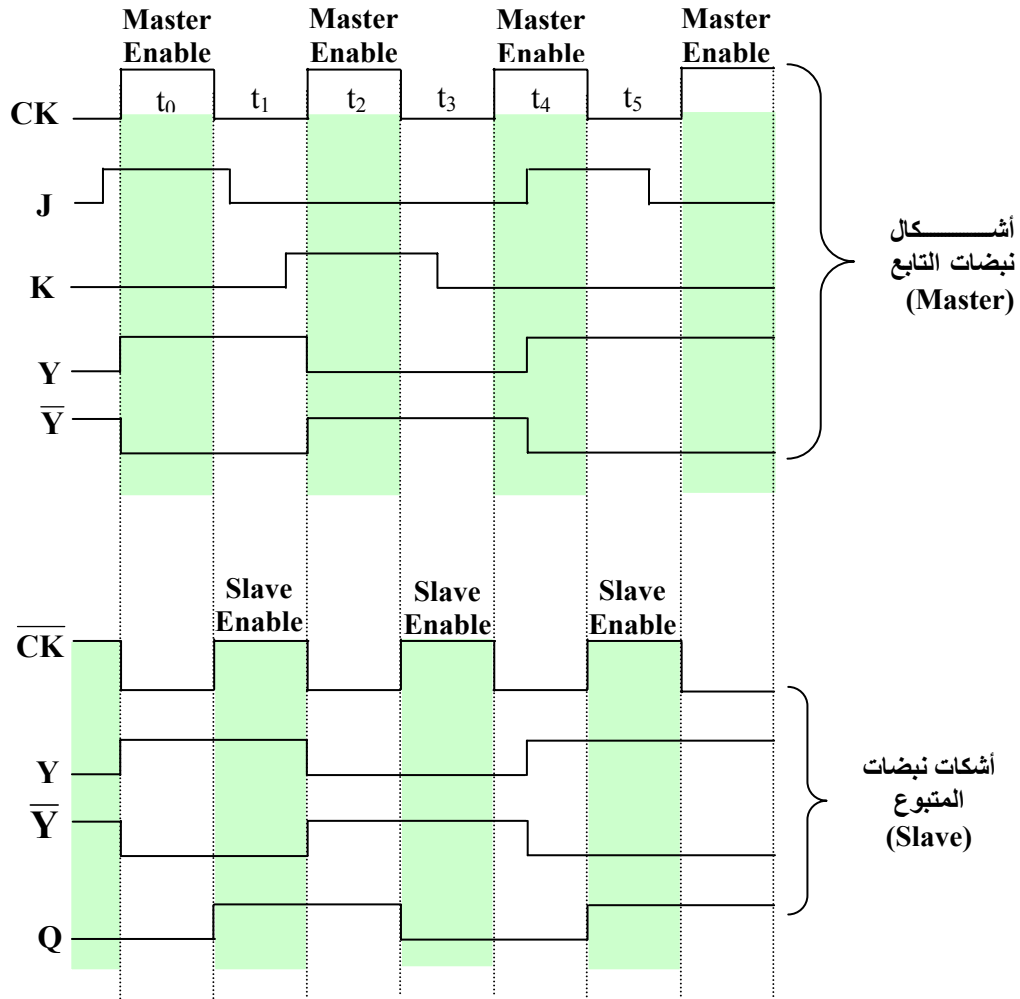
التابع - المتبوع. وكما نرى فإن الجدول يماثل تماماً جدول الحقيقة لدائرة القلاب J-K المتزامن. ونرى في العمود (CK) من الجدول نبضة تزامنية كاملة وبالتالي فإن الدائرة تحتاج إلى كل من المستوى (High) والمستوى (Low) لنبضة التزامن لتشغيل كل جزء منها.

شكل (5- 16- (ج)) يوضح الرسم البياني الزمني لقلاب J-K التابع - المتبوع، ومن خلال نبضات التزامن (CK) سوف تنتقل خلال الأزمنة من t_0 إلى t_5 لنرى كيف تستجيب الدائرة للتغيير في الدخلين J و K .

- عند الزمن t_0 ، تكون دائرة التابع (Master) في وضع التشغيل (Enabled) عن طريق المستوى الموجب (High) لنبضة التزامن (CK) وعند هذه اللحظة فإن $J = 1$ و $K = 0$ وهي الحالة الفعالة (Set) لدائرة التابع، ويكون الخرج $Y = 1$ ($\bar{Y} = 0$).
- عند الزمن t_1 ، تكون دائرة التابع مفصولة (Disabled) عن طريق النبضة السالبة (Low) للدخل CK ، بينما تكون دائرة المتبوع (Slave) في وضع التشغيل (Enabled) وذلك عن طريق النبضة الموجبة (High) للدخل $\bar{CK}$. وحيث إن $Y, \bar{Y}$ يمثلان الدخل لدائرة المتبوع، فإن الخرج Q يكون في الحالة الفعالة (Set) أي أن $Q = 1$. وهذا يوضح كيف أن دائرة المتبوع ببساطة تأخذ الموجود على دخلها وتضعه على خرجها عندما تكون في وضع التشغيل عن طريق نبضة التزامن (عندما كانت $Y = 1, \bar{Y} = 0$ فإن الخرج $Q = 1, \bar{Q} = 0$ عندما تكون نبضة التزامن $CK = 1$). وعلى ذلك يمكن القول بأن دائرة القلاب الثانية تابعة لدائرة القلاب الأولى.

المدخلات			الخرج	وضع التشغيل (Mode of Operation)
J	K	CK	Q	
0	0		Q_0	وضع الإمساك (عدم التغير)
0	1		0	(RESET) الوضع غير الفعال
1	0		1	(SET) الوضع الفعال
1	1		$\bar{Q}_0$	وضع التبديل

الشكل (5- 16) (ب) جدول الحقيقة لدائرة القلاب J-K التابع - المتبوع.

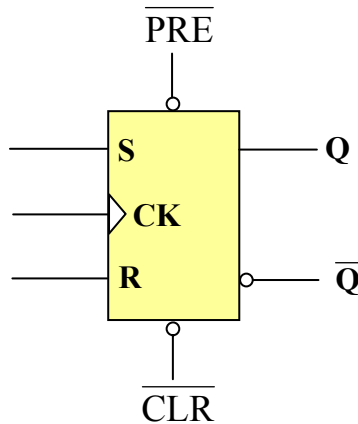


الشكل (5- 16ج) المخطط الزمني لدائرة القلاب J-K التابع المتبوع.

- عند الزمن t_2 ، تكون دائرة التابع في وضع التشغيل، عن طريق النبضة الموجبة (High) للدخل CK وعند هذه اللحظة تكون $J = 0$ و $K = 1$ فيكون الخرج $Y = 0$, $\bar{Y} = 1$ أي في الحالة غير الفعالة (Reset).
- عند الزمن t_3 ، تفصل دائرة التابع عن طريق النبضة السالبة (Low) للدخل CK، بينما تكون دائرة المتبوع في وضع التشغيل. وحيث إن دخل دائرة المتبوع هو الحالة غير الفعالة (Reset) فعليه يكون خرج المتبوع هو $Q = 0$.
- عند الزمن t_4 ، يكون الدخلان J و K في الوضع (Low) وعليه تظل قيمة الخرج Y عند آخر وضع لها، والذي كان هو الوضع غير الفعال ($Y = 0$). وفي منتصف الفترة الزمنية t_4 ، فإن الدخل J تغير إلى الوضع (High) وعليه فإن الخرج أصبح في الوضع $Y = 1$.

- عند الزمن t_5 ، دائرة التابع مفصولة بينما تكون دائرة المتبوع في وضع التشغيل، وبالتالي فإن الخرج $Y = 1$ يصل إلى الخرج Q فيصبح $Q = 1$.

وعادة تزود جميع دوائر القلابات السابق شرحها بمدخلين غير متزامنين أي لا يعملان مع نبضات التزامن. أحدهما الدخل غير الفعال للضبط المسبق (PRESET) ويختصر إلى $(\overline{PRE})$ والآخر يسمى الدخل غير الفعال للمسح (CLEAR) ويختصر إلى $(\overline{CLR})$ والشكل (5- 17) يوضح الرمز المنطقي لدائرة قلاب S-R مزودة بالمدخلين $\overline{PRE}$ ، $\overline{CLR}$. وهذان المدخلان هامين للغاية فعند توصيل مصدر القدرة إلى أجهزة النظم الرقمية، فإن دوائر القلابات يمكن أن تبدأ بالحالة الفعالة (SET) أي $Q = 1$ ، أو الحالة غير الفعالة (RESET) أي $Q = 0$ ، ويمكن أن يكون أي من الخرجين ذي نتائج غير مرغوبة في حالة كون الخرج Q سيتم استعماله للتحكم في عناصر خارجية. ولهذا السبب فإن الدخل (RESET) والدخل (CLEAR) يضافان دائماً كمدخل مباشر في معظم شرائح دوائر القلابات. والمدخل $(\overline{PRE})$ يستخدم للضبط المسبق، وذلك لتغيير المخرج Q بصورة غير متزامنة ليصبح (1) عند وضع $\overline{PRE} = 0$ ، والمدخل $(\overline{CLR})$ يستخدم كمدخل لمسح أو تغيير المخرج Q بصورة غير متزامنة ليصبح (0) عند وضع $\overline{CLR} = 0$. وجدول (5- 7) يوضح كيفية العمل لهذين المدخلين في دائرة القلاب S-R ويلاحظ من الجدول أنه عندما تكون $\overline{CLR} = 1$ وفي نفس الوقت $\overline{PRE} = 0$ (نشطه) فإن الخرج Q يصبح يساوي (1)، بصرف النظر عن قيمة المدخلات S, R, CK . في السطر الثاني من الجدول نجد $\overline{PRE} = 1$ وكذلك $\overline{CLR} = 0$ (نشطة) وهذا يتسبب في جعل قيمة الخرج Q تساوي (0) وبصرف النظر عن قيم المدخلات S, R, CK .



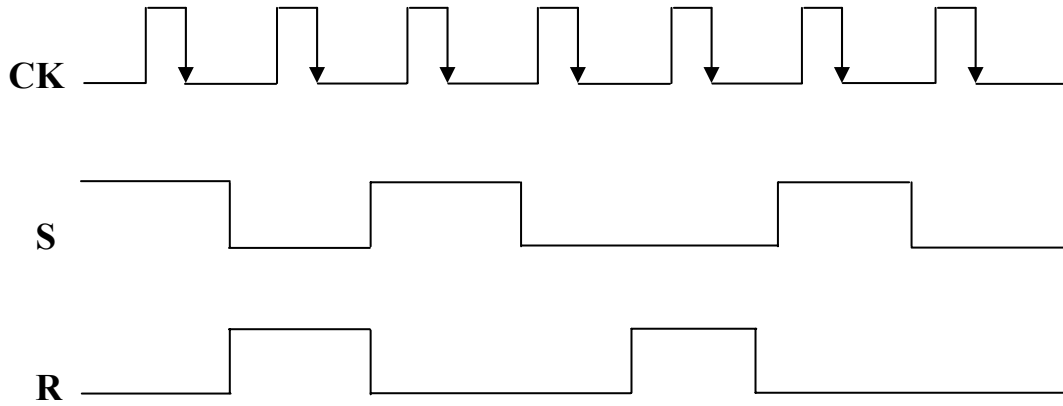
الشكل (5- 17) الرمز المنطقي لدائرة القلاب S-R مزودة بالمدخلين $\overline{CLR}$ ، $\overline{PRE}$.

المدخلات					الخرج	وضع التشغيل (Mode of Operation)
$\overline{\text{PRE}}$	$\overline{\text{CLR}}$	CK	S	R	Q	
0	1	X	X	X	1	(SET) الوضع الفعال
1	0	X	X	X	0	(RESET) الوضع غير الفعال
0	0	X	X	X	?	حالة الحظر

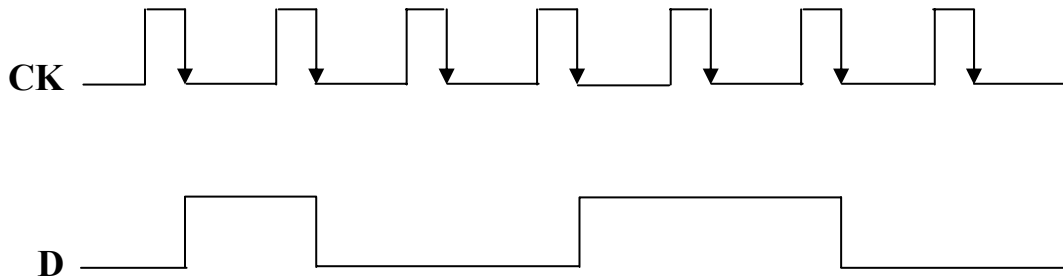
الجدول (5- 7) كيفية عمل المدخلان $\overline{\text{PRE}}$ و $\overline{\text{CLR}}$ في دائرة القلاب S-R.

تدريبات

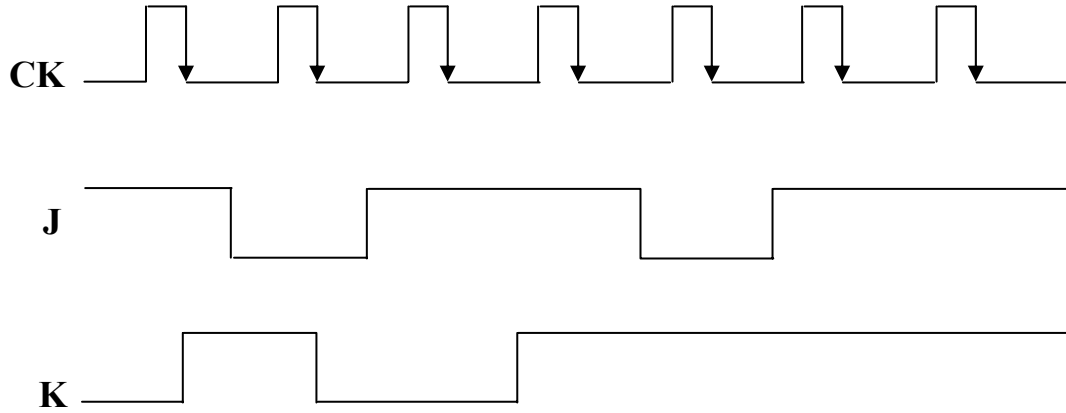
1) ارسم شكل نبضات الخرج (Q) لدائرة القلاب S-R والتي يتغير الخرج لها عند الحافة السالبة لنبضات التزامن (negative edge trigger) إذا كان شكل نبضات الدخل كما هو موضح بالشكل. افترض أن دائرة القلاب تعطي خرجاً $Q=0$ قبل وصول أول نبضة من نبضات التزامن.



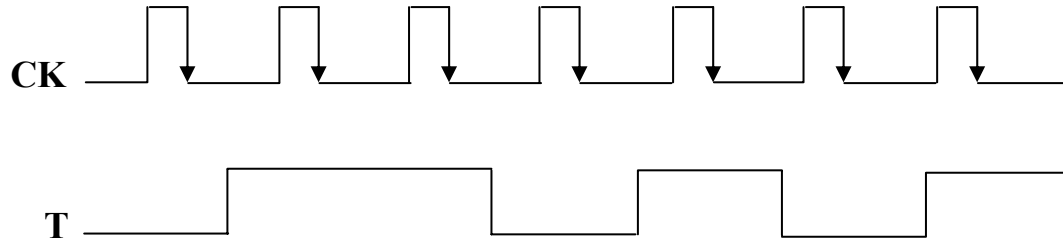
2) ارسم شكل نبضات الخرج (Q) لدائرة القلاب من النوع D والتي يتغير الخرج لها عند الحافة الموجبة لنبضات التزامن (positive edge trigger) إذا كان شكل نبضات الدخل كما هو موضح بالشكل. افترض أن دائرة القلاب تعطي خرجاً $Q=0$ قبل وصول أول نبضة من نبضات التزامن.



3) ارسم شكل نبضات الخرج (Q) لدائرة القلاب JK والتي يتغير الخرج لها عند الحافة السالبة لنبضات التزامن (negative edge trigger) إذا كان شكل نبضات الدخل كما هو موضح بالشكل. افترض أن دائرة القلاب تعطي خرجاً $Q=0$ قبل وصول أول نبضة من نبضات التزامن.



4) ارسم شكل نبضات الخرج (Q) لدائرة القلاب من النوع T والتي يتغير الخرج لها عند الحافة السالبة لنبضات التزامن (negative edge trigger) إذا كان شكل نبضات الدخل كما هو موضح بالشكل. افترض أن دائرة القلاب تعطي خرجاً $Q=0$ قبل وصول أول نبضة من نبضات التزامن.



الدوائر المنطقية

الدوائر المنطقية المتعاقبة

الأهداف العامة للوحدة

عندما تكمل هذه الوحدة يكون لديك القدرة بإذن الله على:

- معرفة ودراسة الأنواع المختلفة لمسجلات الإزاحة.
- معرفة ودراسة الأنواع المختلفة للعدادات الثنائية غير المتزامنة ورسم نبضات الخرج لها.
- معرفة ودراسة الأنواع المختلفة للعدادات الثنائية المتزامنة ورسم نبضات الخرج لها.
- معرفة الفرق بين العدادات غير المتزامنة والمتزامنة.

6-1 مقدمة Introduction

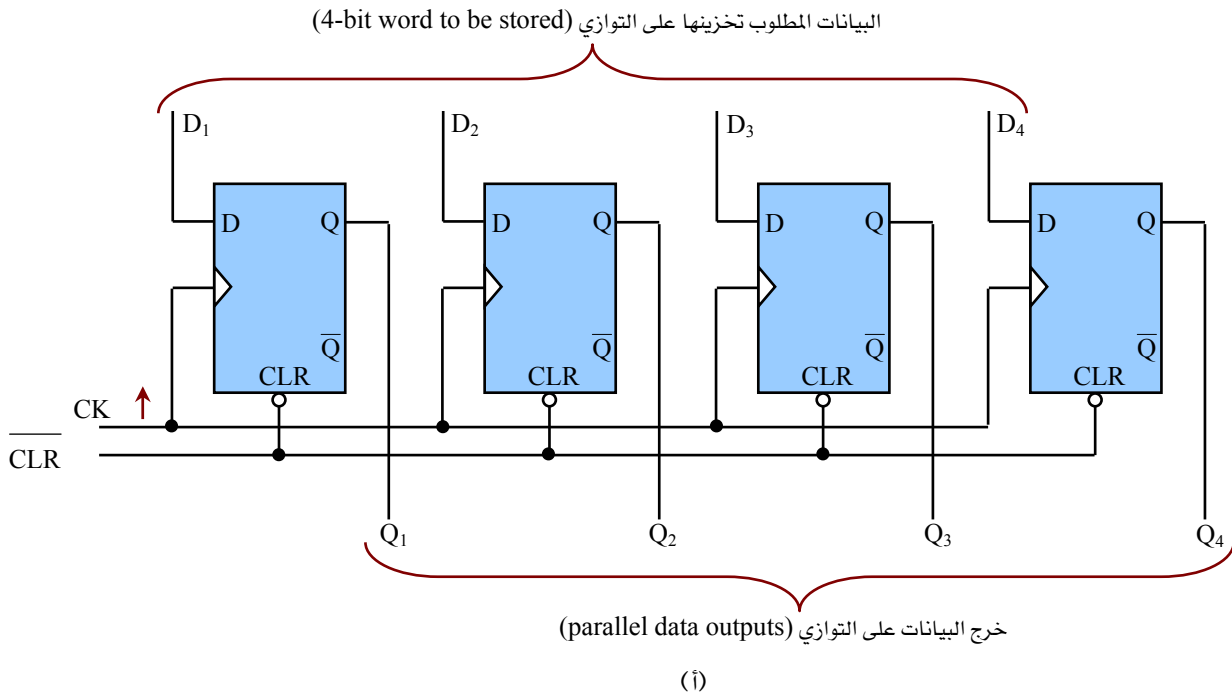
تكلمنا في الوحدة السابقة عن جميع أنواع دوائر المساكات والقلابات، ويمكن توصيل هذه القلابات مع بعضها البعض لتؤدي عملية العد. وعلى ذلك يمكننا القول إن مجموعة من دوائر القلابات تشكل عداداً. ومن أهم تطبيقات دوائر المساكات والقلابات استخدامها أيضاً في تصميم أنواع المسجلات المختلفة. في هذه الوحدة سوف نقوم بدراسة وتحليل وتصميم الأنواع المتعددة للتطبيقات من المسجلات والعدادات ومعرفة جداول الحقيقة لها

6-2 المسجلات Registers

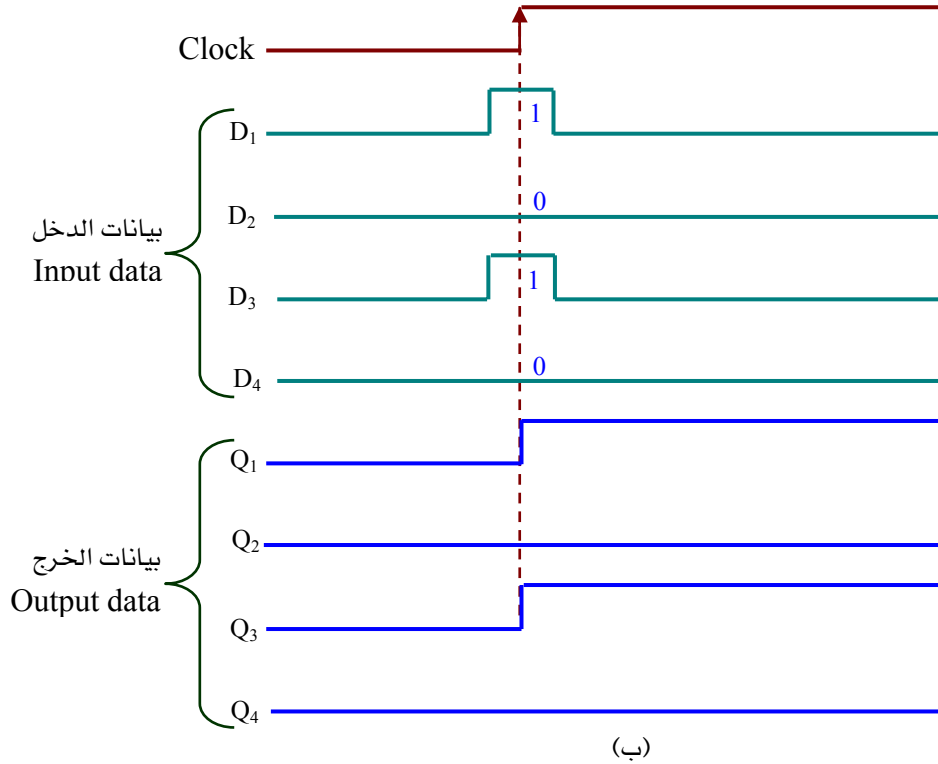
تعتبر المسجلات أحد أنواع الدوائر المنطقية المتعاقبية، وتستخدم المسجلات عادة لتخزين البيانات، ومن دراستنا السابقة للدوائر القلابية وجدنا أنه يمكن تخزين رقم ثنائي مفرد (bit) بواسطة دائرة قلابية مفردة، ومن ثم يمكن توصيل عدد من الدوائر القلابية معاً لبناء ما يعرف بالمسجل، والذي يستخدم كذاكرة مؤقتة لتخزين كمية صغيرة من البيانات ولفترة زمنية قصيرة وذلك تمهيداً لنقلها كما في مسجلات النقل أو العزل (Buffer Register) أو لإزاحة البيانات إلى اليسار (Shift Left) أو اليمين (Shift Right) أو تحويل البيانات المتوالية (Serial Data) إلى بيانات متوازية (Parallel Data) والعكس كما في مسجلات الإزاحة (Shift Registers).

6-2-1 مسجلات العزل Buffer Registers

مسجل العزل ببساطة يستخدم لتخزين كلمة رقمية (Digital word) مكونة من مجموعة من الأرقام الثنائية (bits). شكل (6-1) يوضح كيفية بناء مسجل عزل مكون من أربع مراحل (4-stages) باستخدام دوائر القلابات من النوع D والتي يتم تنشيطها عند الحافة الموجبة لنبضة التزامن (Positive edge-triggered).



شكل 6-1 (i) مسجل عزل مكون من أربع مراحل باستخدام دوائر القلايات من النوع D.



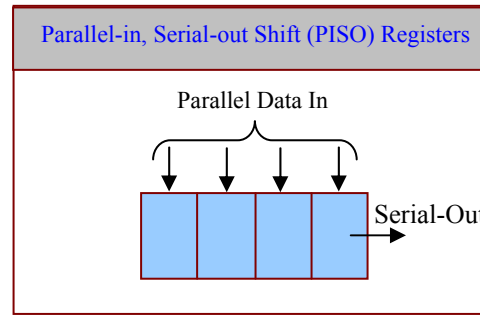
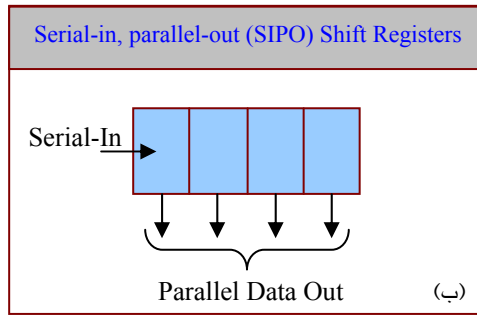
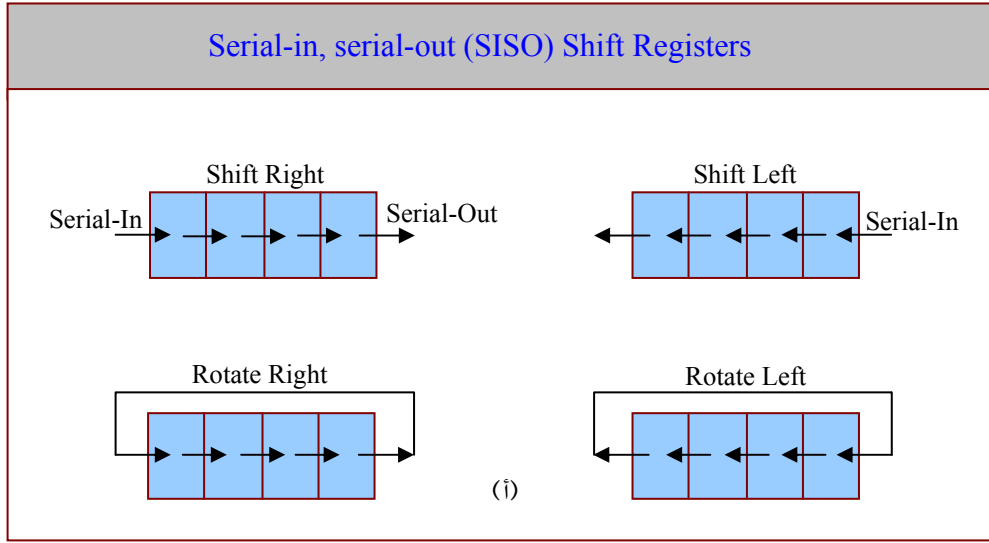
الشكل 6-1 (ب) المخطط الزمني لمسجل العزل في شكل 6-1 (i).

البيانات المطلوب تخزينها والتي تتكون من أربعة أرقام ثنائية (4-bits) تطبق على المداخل D_1, D_2, D_3, D_4 للمسجل وتظهر على المخرج Q_1, Q_2, Q_3, Q_4 عند حدوث أول نبضة تزامن موجبة عند مدخل نبضات التزامن (CK).

وبالرجوع إلى الرسم البياني الزمني في شكل (6 - 1ب)) نرى أن البيانات المراد تخزينها والتي تكون موجودة على خطوط البيانات Q_1, Q_2, Q_3, Q_4 يتم تخزينها أو إدخالها في المسجل عند الحافة الموجبة لنبضة التزامن. هذه البيانات تكون موجودة بصفة مستمرة على الخرج. وحيث إنه تم إدخال كلمة مكونه من أربعة أرقام ثنائية على التوازي لمدخل المسجل، وتم إخراجها على التوازي أيضاً، لذلك فإن مسجلات العزل غالباً ما تسمى بمسجلات متوازية المدخل - متوازية المخرج (Parallel-in, Parallel-out Registers). ودخل المسح (Clear-input) والمنشط عند الحافة السالبة (active-low) يستخدم لمسح جميع دوائر القلايات (مسح الكلمة فقط).

6- 2- 2 مسجلات الإزاحة Shift Registers

- مسجل الإزاحة هو مسجل لتخزين البيانات تمهيداً لتحريكها (move) أو إزاحتها (Shift) يساراً أو يميناً. والأنواع الثلاثة الأساسية لمسجلات الإزاحة موضحة بالشكل (6 - 2). وهى:
- 1- مسجلات إزاحة متوالية المدخل - متوالية المخرج (Serial-in, Serial-out Shift Registers) وتكتب اختصاراً (SISO).
 - 2- مسجلات إزاحة متوالية المدخل - متوازية المخرج (Serial-in, Parallel-out Shift Registers) وتكتب اختصاراً (SIPO).
 - 3 - مسجلات إزاحة متوازية المدخل - متوالية المخرج (Parallel-in, Serial-out Shift Registers) وتكتب اختصاراً (PISO).



الشكل (6- 2) تصنيف مسجلات الإزاحة.

ولفهم كيفية تشغيل هذه المسجلات بتفصيل أكثر فلنأخذ بالتفصيل كل نوع من هذه الأنواع الثلاثة على حده:

6- 2- 1 مسجلات الإزاحة المتوالية المدخل - المتوالية المخرج

Serial-in, Serial-out (SISO) Shift registers

فلنبدأ مع جدول (6- 1)، والذي يوضح كيفية عمل مسجل الإزاحة. في هذا المثال نجد أن المسجل يحتوي على البيانات 0110 (محتوى ابتدائي) بينما البيانات الخارجية المتوالية 1001 موجودة على دخل المسجل في انتظار حدوث إزاحة لها.

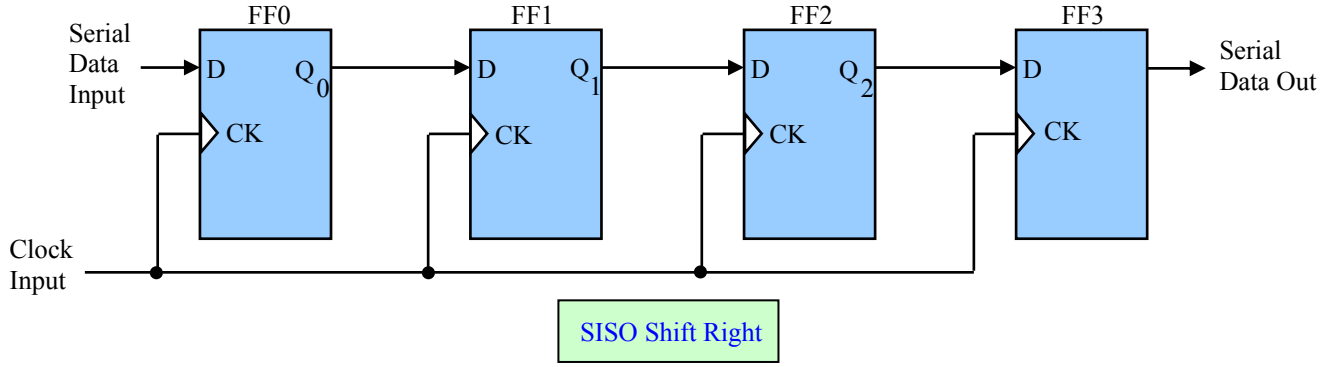
نبضات التزامن	البيانات المراد تخزينها	خرج المسجل			
Clock	Input	Q ₀	Q ₁	Q ₂	Q ₃
—	—	0	1	1	0
1 st	1	1	0	1	1
2 nd	0	0	1	0	1
3 rd	0	0	0	1	0
4 th	1	1	0	0	1

الجدول (6 - 1) كيفية عمل مسجل الإزاحة.

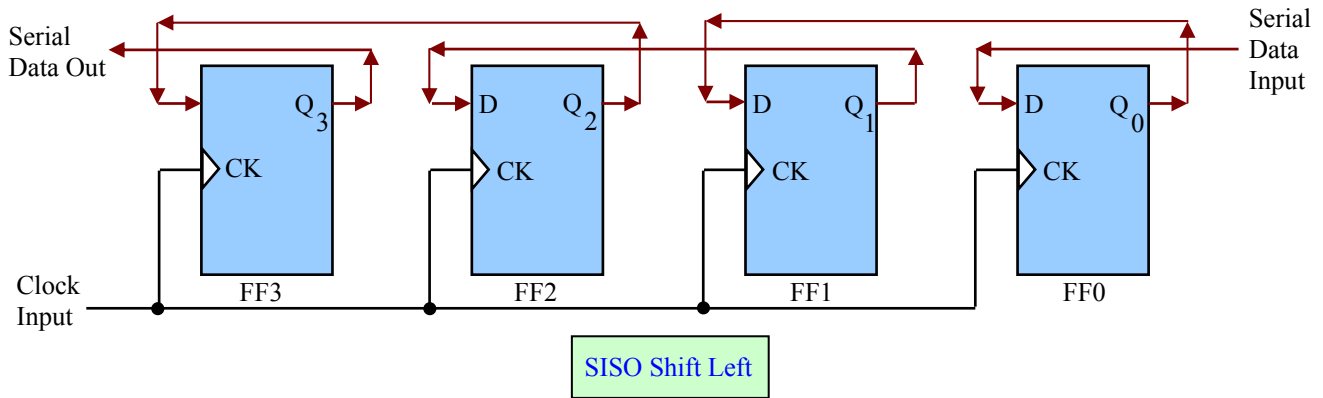
بعد نبضة التزامن الأولى (1st Clock pulse) البيانات المخزونة بالمسجل سوف يحدث لها إزاحة بمقدار خانة واحدة إلى اليمين وفي نفس الوقت فإن الرقم الأول من البيانات الخارجية المتوالية سوف يحدث له إزاحة داخل الخانة الأولى من المسجل. بعد نبضة التزامن الثانية (2nd Clock pulse)، يكون هناك رقمان من الأرقام المخزونة (0110) قد تمت إزاحتها خارج المسجل بينما تم تخزين رقمين من الأرقام الخارجية المتوالية (1001). بعد نبضة التزامن الثالثة، ثلاث إزاحات في اتجاه اليمين تكون قد تمت. وبعد نبضة التزامن الرابعة، فإن البيانات الأصلية المخزونة (0110) تكون قد حدث لها إزاحة خارج المسجل، بينما البيانات المطبقة على الدخل (1001) حدث لها إزاحة بالكامل داخل المسجل وهي الآن مخزنة فيه.

الآن نظرية التشغيل الأساسية لمسجل الإزاحة قد تم فهمها ، وسوف نرى كيف يمكن استخدام دوائر القلايات لبناء دائرة مسجل الإزاحة.

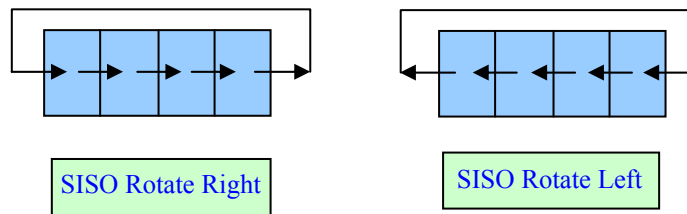
شكل (6 - 3أ)) يوضح مسجل إزاحة مكون من أربع مراحل (4-bits) وذلك باستخدام دائرة القلاب من النوع D. البيانات المتوالية يتم إدخالها إلى الطرف D لدائرة القلاب الأولى (FF0)، وخرج دائرة القلاب الأولى (Q₀) يوصل إلى الدخل D لدائرة القلاب الثانية (FF1)، وخرج دائرة القلاب الثانية (Q₁) يوصل إلى الدخل D لدائرة القلاب الثالثة (FF2)، وخرج دائرة القلاب الثالثة (Q₂) يوصل إلى الدخل D لدائرة القلاب الرابعة (FF3)، وخرج دائرة القلاب الرابعة يمثل الخرج المتوالي النهائي لدائرة المسجل المكون من أربع مراحل.



(i)



(ب)



(ج)

الشكل (6-3) مسجل إزاحة إلى اليمين واليسار ودوران يمين ويسار مكون من أربع مراحل.

نبضات التزامن (Clock input) توضع لحظياً على كل دوائر القلايات ، ومع كل حافة موجبة (Positive edge) من النبضات يتم إزاحة خانة واحدة (1-bit) من بيانات الدخل إلى المسجل ، وبالتالي فإن مسجل الإزاحة متوالي الدخل - متوالي الخرج يحتاج إلى أربع نبضات تزامن ليتم تسجيل البيانات الأربعة الموجودة على المدخل ، ومن ناحية أخرى فإن هذا المسجل يحتاج إلى أربع نبضات أخرى لإزاحة المعلومات إلى الخارج.

وتلخيصاً لما سبق شرحه، فإن الدائرة الموضحة في شكل (6-3-أ) تبين لنا كيفية توصيل عدد أربع دوائر قلابية من النوع D وذلك لبناء مسجل إزاحة إلى اليمين من النوع المتوالي الدخل - المتوالي الخرج (SISO Shift-Right Shift Register). والدائرة الموضحة في شكل (6-3-ب) توضح لنا كيفية بناء مسجل إزاحة إلى اليسار مكون من أربع دوائر قلابية من النوع D على شكل متوالي الدخل - متوالي الخرج (SISO Shift- Left Shift Register).

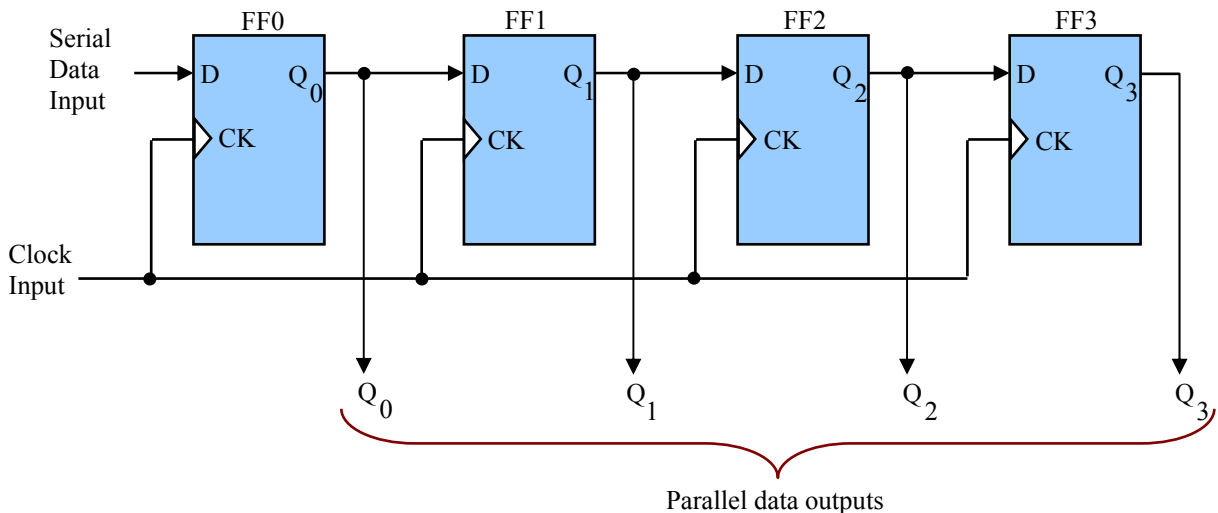
في بعض التطبيقات، البيانات المتوالية في شكل (6-3-أ)، شكل (6-3-ب) يتم توصيلها مباشرة للخلف مرة أخرى إلى طرف الدخل المتوالي للمسجل، بمعنى أن البيانات الخارجة يتم تسجيلها مرة أخرى دون أن تُفقد وتسمى هذه العمليات باسم توالي المدخل - توالي المخرج دوران يمين (SISO Rotate-Right) وتوالي المدخل - توالي المخرج دوران يسار (SISO Rotate-Left) وكما هو موضح في شكل (6-3-ج).

6-2-2- مسجلات إزاحة متوالية الدخل - متوازية الخرج

Serial-in, parallel out (SIPO) Shift registers

الشكل (6-4) يوضح النوع الثاني من مسجلات الإزاحة والذي يسمى بمسجل الإزاحة متوالي الدخل - متوازي الخرج.

ولإدخال البيانات في هذا المسجل، يتم تطبيق البيانات المتوالية والمكونة من (4-bits) على مدخل البيانات على التوالي (Serial data input) ويتم إزاحتها تحت التحكم في نبضات الدخل المتزامنة (إزاحة واحدة في اتجاه اليمين لكل نبضة).



الشكل (6-4) مسجل إزاحة متوالي الدخل - متوازي الخرج.

ولإدخال أو تخزين كلمة مكونة من أربعة أرقام (4-bits) على التوالي داخل هذا المسجل فإننا نحتاج إلى أربع نبضات تزامن. البيانات المخزنة داخل مسجل الإزاحة تكون موجودة على المخارج الأربعة (Q_3, Q_2, Q_1, Q_0) كأربعة أرقام (4-bits) خرج على التوازي.

6- 2- 2- 3 مسجلات إزاحة متوازية الدخل - متواليه الخرج

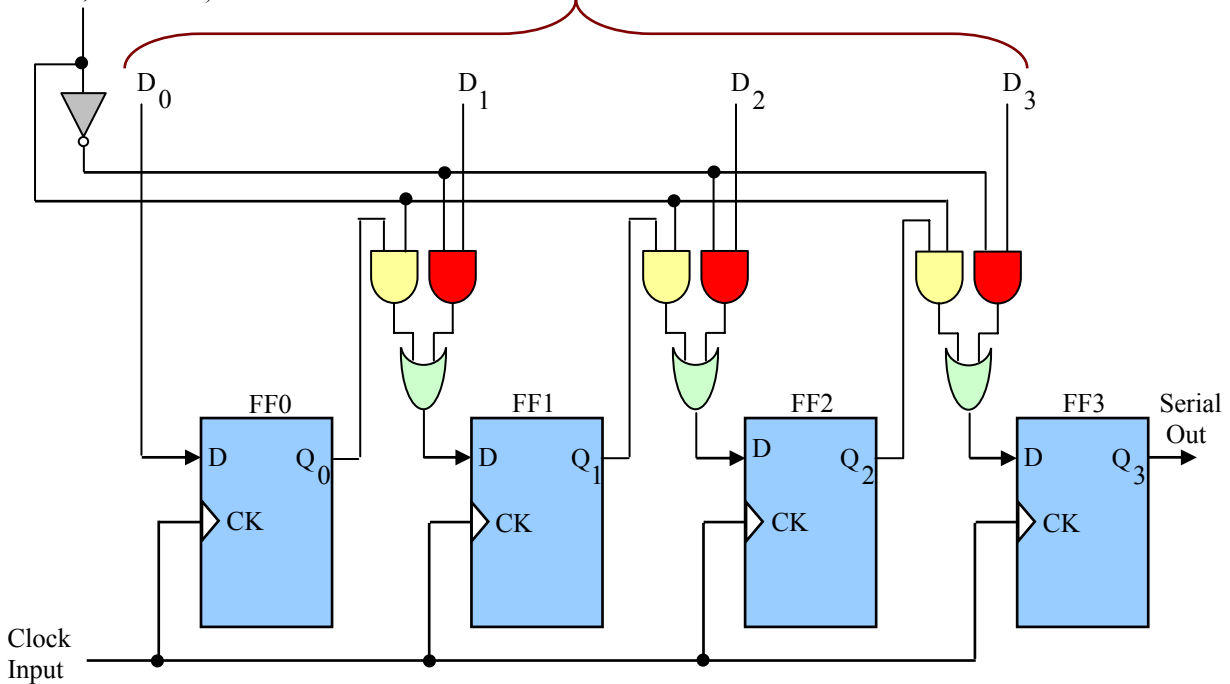
Parallel-in, Serial-out (PISO) Shift registers

شكل (6- 5) يوضح كيف يمكن بناء مسجل مكون من أربع مراحل من النوع متوازي الدخل - متوالي الخرج وذلك باستخدام دوائر القلايات من النوع D. يتم التحكم في الدائرة عن طريق طرف تحكم الدخل $\overline{\text{SHIFT/LOAD}}$. عندما يكون طرف التحكم $\overline{\text{SHIFT/LOAD}}$ في الوضع (Low)، فإن جميع البوابات AND المظلة باللون الأحمر تكون نشطة (Enabled) نتيجة لعكس إشارة التحكم هذه عن طريق العاكس Inverter المظلل. هذه البوابات الفعالة تعمل على توصيل البيانات من خطوط الدخل للبيانات (D_3, D_2, D_1, D_0) إلى مداخل البيانات على دوائر القلايات. عند وصول نبضة التزامن (Clock pulse)، فإن هذه البيانات سوف يتم تخزينها داخل المسجل وتظهر على المخارج (Q_3, Q_2, Q_1, Q_0).

(SHIFT / LOAD) control

(1 for shift, 0 for load)

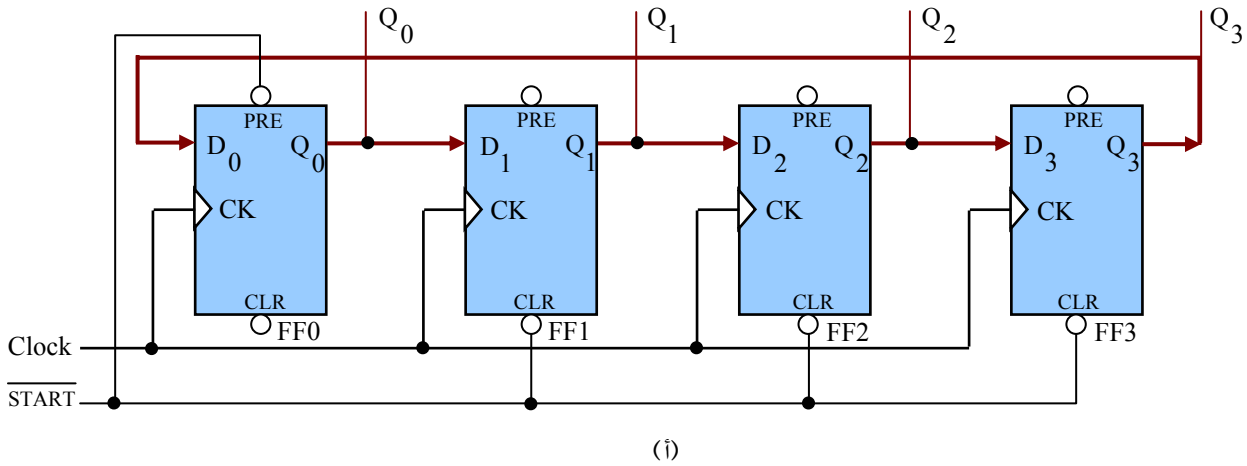
Parallel data inputs



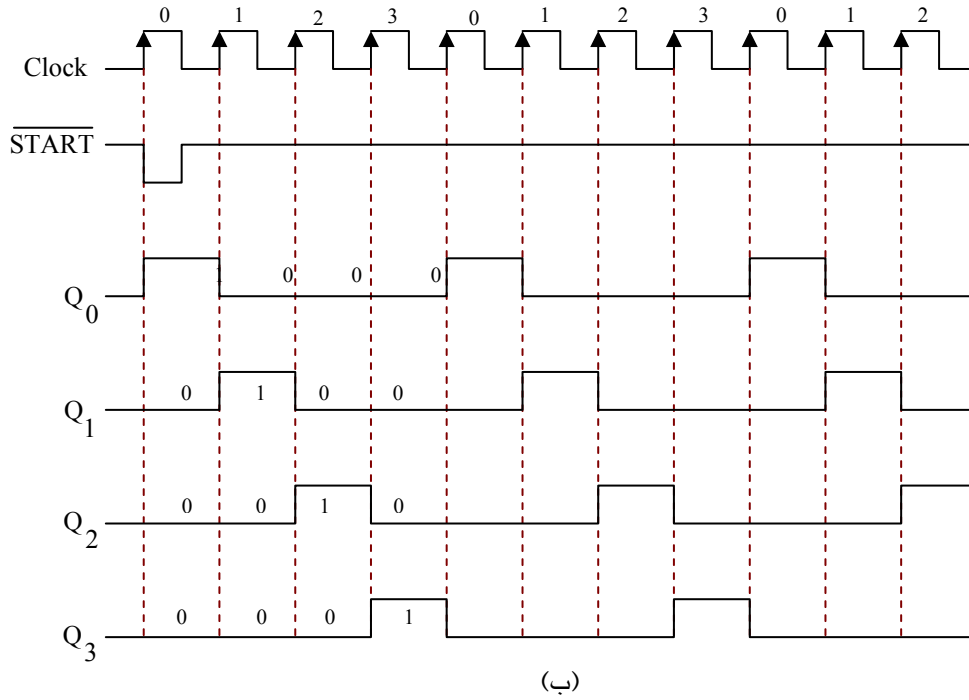
الشكل (6- 5) مسجل إزاحة متوازي الدخل - متوالي الخرج.

وعندما يكون طرف التحكم $\overline{\text{SHIFT/LOAD}}$ في الوضع (High)، فإن جميع البوابات AND المظلمة باللون الأصفر تكون فعالة أو نشطة (Enabled). هذه البوابات الفعالة توصل الخرج Q_0 إلى الدخل D لدائرة القلاب الثانية (FF1)، وتوصل الخرج Q_1 إلى الدخل لدائرة القلاب الثالثة (FF2)، وكذلك توصيل الخرج Q_2 إلى دخل دائرة القلاب الرابعة (FF3). وفي هذا الوضع، فإن البيانات المخزنة داخل مسجل الإزاحة سوف تحدث لها إزاحة جهة اليمين وبمقدار خانة واحدة (1-bit) مع كل نبضة من نبضات التزامن الموجودة على الدخل (clock input).

6- 2- 2- 4 مسجل الإزاحة المتتابع (عداد حلقي) Shift Register Sequencer (Ring Counter) شكل (6- 6) يوضح كيفية توصيل مسجل الإزاحة على شكل عداد حلقي وذلك بتوصيل خرج الدائرة القلابية (FF3) إلى دخل الدائرة القلابية (FF0) (توصيل الخرج Q_3 بالدخل D_0). هذه الخاصية الدائرية أو الحلقية تجعل انتقال البيانات داخل مسجل الإزاحة في شكل دائري أو حلقي. فعندما يكون خط التحكم $\overline{\text{SRART}}$ في المستوى Low فإن الخرج Q_0 سوف يصبح في المستوى High ($\overline{\text{PRE}} = 0$)، والمخارج Q_1, Q_2, Q_3 في المستوى Low ($\overline{\text{CLR}} = 0$) كما هو موضح في رسم النبضات في شكل (6- 6) (ب).



الشكل (6- 6) ((أ)) كيفية توصيل مسجل الإزاحة على شكل عداد حلقي.



الشكل (6) - 6(ب)) نبضات الخرج للعداد الحلقي.

Clock Pulses	خرج العداد			
	Q ₀	Q ₁	Q ₂	Q ₃
0	1	0	0	0
1	0	1	0	0
2	0	0	1	0
3	0	0	0	1

Four flip-flops will have Four output states.

Repeat Sequence

الجدول (6) - 2) جدول الحقيقة للعداد الحلقي.

الكلمة المسجلة الآن أصبحت (1000) سوف تحدث لها إزاحة جهة اليمين مع كل نبضة تزامن، والوحدة (1) الموجود في الكلمة المسجلة سوف يزاح بشكل دائري داخل المسجل كما هو موضح بجدول الحقيقة في جدول (6) - 2).

Johnson Counter 5- 2- 2- 6 عداد جونسون

شكل (6-7 أ)) يبين دائرة مسجل إزاحة موصلة على هيئة عداد جونسون، وكما نرى أن عداد جونسون يتم بناؤه تماماً بنفس طريقة العداد الحلقى فيما عدا أن الخرج المعكوس لآخر دائرة قلابة ($\bar{Q}_3$) هو الذي يوصل بدخل الدائرة القلابة (D_0).

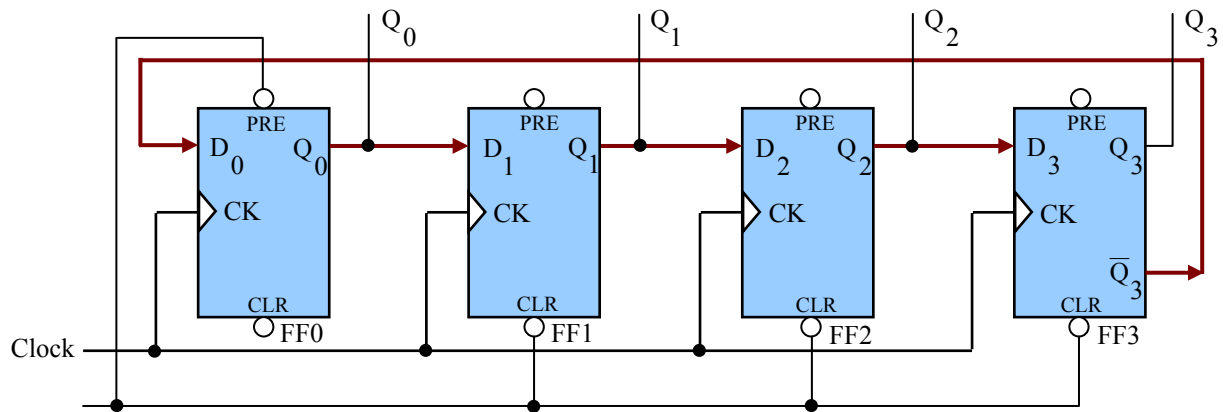
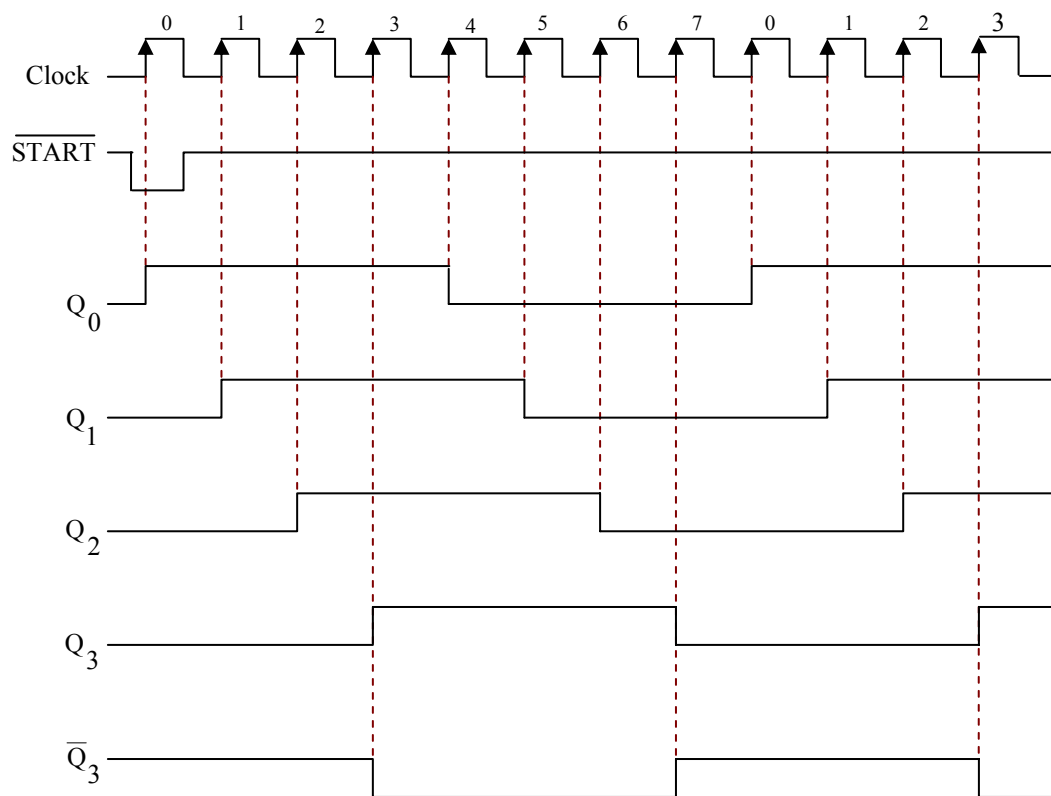
ومثل العداد الحلقى، فإن عداد جونسون يحتاج إلى تجهيز الخرج الابتدائي للدائرة كما نرى من شكل النبضات في شكل (6-7 ب)) وجدول الحقيقة في الجدول (6-3)، وهو 1000، وبما أن Q_3 في المستوى (Low) عند البداية، فإن $\bar{Q}_3$ سوف تكون في المستوى (High) وهذا المستوى سوف يعاد تغذيته إلى الدخل D_0 ، وبالتالي فإن الدخول ذات المستويات العالية (High inputs) يتم إدخالها داخل مسجل الإزاحة من اليسار إلى اليمين إلى أن يصبح خرج جميع دوائر القلابات يساوي (High). وعندما تصبح Q_3 عند المستوى (High) (بعد نبضة التزامن الثالثة)، $\bar{Q}_3$ سوف يكون عند المستوى (Low)، وبالتالي فإن D_0 تصبح أيضاً (Low). مسجل الإزاحة الآن سوف يبدأ في عمل إزاحة لهذه المستويات المنخفضة (Low inputs) من اليسار إلى اليمين إلى أن يصبح خرج جميع دوائر القلابات يساوي (Low). وعندما تصبح Q_3 عند المستوى (Low) (بعد نبضة التزامن السابقة)، $\bar{Q}_3$ سوف يكون عند المستوى (High) وبالتالي فإن D_0 تصبح أيضاً (High) مما يتسبب في تكرار دورة الإزاحة مرة أخرى وهكذا.

Clock Pulses	خرج العداد				$\bar{Q}_3$
	Q_0	Q_1	Q_2	Q_3	
0	1	0	0	0	1
1	1	1	0	0	1
2	1	1	1	0	1
3	1	1	1	1	0
4	0	1	1	1	0
5	0	0	1	1	0
6	0	0	0	1	0
7	0	0	0	0	1

Four flip-flops will have eight output states.

Repeat Sequence

الجدول (6-3) جدول الحقيقة لعداد جونسون.


$$(i)$$


(ب)

الشكل (6- 7) توصيل مسجل الإزاحة على شكل عداد جونسون مع رسم المخطط الزمني له.

في العداد الحلقي يكون عدد حالات الخرج المختلفة محكومة بعدد الدوائر القلابة في المسجل، وبناء عليه فإن العداد الحلقي المكون من أربعة مراحل سوف يعطي أربعة حالات مختلفة للخرج (كما في جدول (6-2)). في عداد جونسون يكون عدد حالات الخرج المختلفة يساوي ضعف عدد الدوائر القلابة

في المسجل، ففي الدائرة الموضحة في شكل (6-7 أ) يكون لدينا ثماني حالات مختلفة للخروج
($2 \times 4 \text{ flip-flops} = 8$) كما في جدول (6-3).

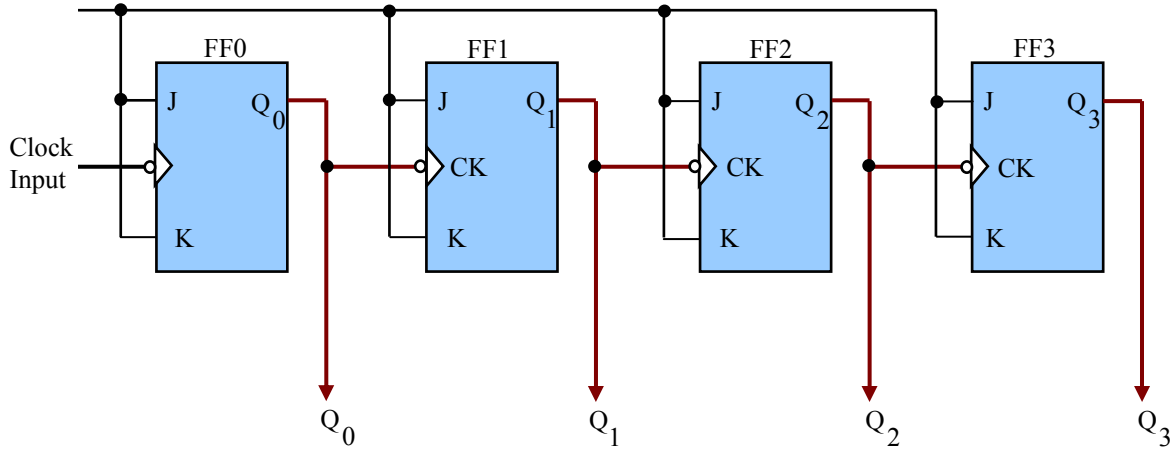
6- 3 العدادات Counters

العدادات مثل المسجلات من حيث إنها من الدوائر المنطقية المتعاقبية ويتم بناؤها من الدوائر القلابة. والمسجل من ناحية أخرى يصمم كي يقوم بتخزين عدد من الخانات الثنائية (binary bits)، بينما الخانات الثنائية التي يتم تخزينها من طريق العداد تمثل عدد نبضات التزامن التي دخلت على مدخل نبضات التزامن (clock input). ونبضات التزامن المطبقة على العداد تعمل على تغيير حالة دوائر القلابات المصمم منها العداد وبملاحظة خرج دوائر القلابات يمكننا تحديد عدد نبضات التزامن التي تم تطبيقها على مدخل العداد.

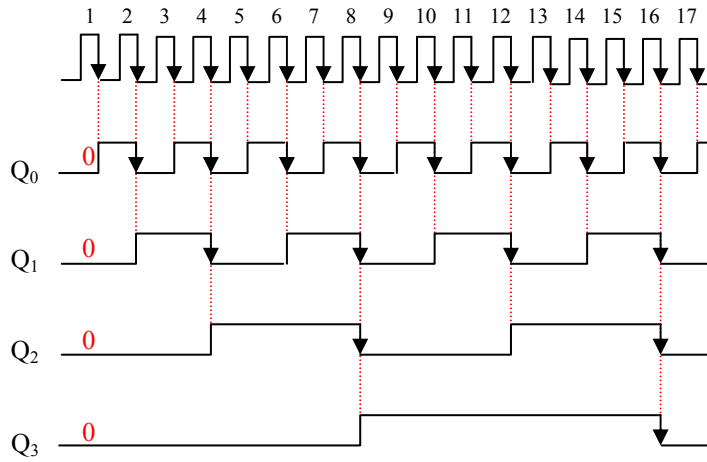
وهناك نوعان أساسيان من دوائر العدادات أحدهما يسمى بالعدادات غير المتزامنة (Asynchronous Counters) والنوع الآخر يسمى بالعدادات المتزامنة (Synchronous Counters). والفرق الرئيس بين هذين النوعين من العدادات هو طريقة توصيل نبضات التزامن بين الدوائر القلابة التي يتكون منها العداد. وأغلب القلابات التي يتكون منها العداد غير المتزامن لا توصل إلى نبضات التزامن الرئيسة، وبالتالي هذا العداد يعمل غير متزامن مع نبضات التزامن الرئيسة (Master Clock). ومن ناحية أخرى كل دوائر القلابات المكونة للعدادات المتزامنة توصل إلى نبضات التزامن الرئيسة، وبالتالي فإن هذا العداد يعمل متزامن مع نبضات التزامن الرئيسة.

6- 3- 1 العدادات الثنائية التصاعدية غير المتزامنة Asynchronous Binary-Up Counters

شكل (6-8 أ) يوضح كيفية بناء عداد غير متزامن تصاعدي مكون من أربع مراحل. كل مرحلة عبارة عن قلاب J-K المتزامن. في هذه الدائرة نرى أن جميع دوائر القلابات موصلة على التوالي بمعنى أن الخرج لإحدى دوائر القلابات سوف يستخدم كنضات تزامن للقلاب الذي يليه. ويلاحظ أن الدخل J و K لجميع القلابات موصول بالمستوى (High)، وعلى ذلك فإن خرج كل دوائر القلابات سوف يحدث له تبديل (Toggle) أو تغير مع كل حافة سالبة (Negative edge) من نبضات التزامن. أشكال الموجات لنبضات التزامن الرئيسة لهذه الدائرة مع الخرج (Q) لكل دائرة قلاب موضحة في شكل (6-8 ب). المخرجات Q_0, Q_1, Q_2, Q_3 تمثل الكلمة المكونة من أربعة خانات (4-bit word) والتي نفترض أنها عند بداية العد تساوي 0000 كما هو موضح في أقصى اليسار من الشكل الموجي للنبضات وموضحة أيضاً في السطر الأول من جدول الحقيقة المبين في جدول (6-4). خرج دائرة القلاب FF0 (Q_0) يمثل خانة (LSB) للخرج بينما يمثل خرج دائرة القلاب FF3 (Q_3) الخانة (MSB).



(i)



(ب)

الشكل (6- 8) عداد تصاعدي غير متزامن مكون من أربع مراحل مع أشكال النبضات له.

ونلاحظ أن دائرة القلاب (FF0) تنشط عن طريق نبضات التزامن الرئيسية (Clock input)، وبالتالي فإن الخرج Q_0 يحدث له تبديل (Toggle) مع كل نبضة من نبضات الدخل التزامنية، كما هو موضح على الخرج Q_0 في شكل (6- 8ب)). وهذا يعني أن الحافة السالبة الأولى لنبضة التزامن سوف تجعل Q_0 يتغير من "0" إلى "1" والحافة السالبة الثانية سوف تجعله يتغير من "1" إلى "0" وهكذا. وهذا الخرج Q_0 موصل كنضات تزامن إلى دخل دائرة القلاب FF1، وعليه فإن كل حافة سالبة من Q_0 سوف تجعل الخرج Q_1 يتبدل أو يتغير (Toggle). وبالمثل فإن كل حافة سالبة من Q_1 سوف تجعل الخرج Q_2 يتبدل، وكل حافة سالبة من Q_2 سوف تجعل الخرج Q_3 يتبدل.

خرج العداد				العشري
Q ₃	Q ₂	Q ₁	Q ₀	
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9
1	0	1	0	10
1	0	1	1	11
1	1	0	0	12
1	1	0	1	13
1	1	1	0	14
1	1	1	1	15

Cycle Repeats

Binary Count

الجدول (6 - 4) جدول الحقيقة للعداد التصاعدي غير المتزامن.

● أقصى عدد للعداد The Maximum Count (N) of a Counter

بالنظر إلى جدول الحقيقة للعداد والموضح في جدول (6 - 4) ، نجد أنه بعد النبضة التزامنية الأولى يكون خرج العداد 0001 [واحد (1) في النظام العشري] ، وبعد النبضة التزامنية الثانية يكون الخرج 0010 [اثنان (2) في النظام العشري] ، وبعد النبضة التزامنية الثالثة يكون الخرج 0011 [ثلاثة (3) في النظام العشري] ، وهكذا. وأقصى عدد ممكن أن يصل إليه العداد محكوم بعدد دوائر القلايات المصمم منها العداد ، ويمكن حساب أقصى عدد يصل إليه العداد عن طريق العلاقة:

$$N = 2^n - 1$$

حيث:

N = أقصى عدد للعداد قبل دورة التكرار (N = maximum count before cycle repeats)

n = عدد دوائر القلايات في دائرة العداد (n = number of flip-flops in the counter circuit)

وفي دائرة العداد الموضحة في شكل 4 - 32 (أ) فإن أقصى عدد للعداد هو :

$$\begin{aligned}
 N &= 2^n - 1 \\
 &= 2^4 - 1 \\
 &= 16 - 1 \\
 &= 15_{10} (1111_2)
 \end{aligned}$$

● مقدار العداد The Modulus (MOD) of a counter

يعرف مقدار العداد (Modulus of a counter) ويختصر إلى (MOD) بأنه عدد التشكيلات المختلفة لخرج العداد. وكمثال على ذلك فإن العداد الموضح في شكل (6-8) له MOD يساوي (16) لأن العداد يولد (16) خرجاً مختلفاً من 0000 إلى 1111 وكما هو موضح في جدول الحقيقة في جدول (6-4). كما يمكن حساب MOD لأي عداد باستخدام العلاقة:

$$\begin{aligned}
 \text{MOD} &= 2^n \\
 \text{MOD} &= \text{modulus of the counter} \\
 n &= \text{number of flip-flops in the counter circuit}
 \end{aligned}$$

وفي دائرة العداد الموضحة في شكل (6-8) فإن نطاق الأعداد التي يعدها العداد هي:

$$\begin{aligned}
 \text{MOD} &= 2^n \\
 &= 2^4 \\
 &= 16
 \end{aligned}$$

● تقسيم التردد للعداد The Frequency Division of a counter

وبالعودة مرة أخرى إلى الشكل الموجي لنبضات الخرج للعداد والموضحة في شكل (6-8) (ب) يمكن أن نرى كيف يعمل العداد كمقسم للتردد (frequency divider) حيث إن كل دائرة قلابية من دوائر العداد تقوم بتقسيم التردد الداخل عليها على 2، وبالتالي يمكن القول إن كل دائرة قلابية بناء على ذلك تعمل كدائرة تقسم التردد على 2. فإذا ما تم توصيل عدد 2 دائرة قلابية مع بعضهما، فإن نبضات الدخل تقسم أول مرة على 2 بالنسبة للقلاب الأول ثم تقسم مرة أخرى على 2 بالنسبة للقلاب الثاني، وتكون المحصلة النهائية للدائرة المكونة من القلابين هي قسمة تردد الدخل على 4 وكما هو موضح في شكل (6-8) (ب) والذي نرى من خلاله أن أربعة نبضات من الدخل الرئيس نأخذها كنبضة واحدة كاملة على الخرج Q_1 . وبناء على ذلك، فإن دائرة قلابية واحدة تقسم التردد الداخل عليها على 2،

ودائرتين تقومان بتقسيم التردد الداخل على 4، وثلاثة تقوم بتقسيم الدخل على 8، وأربعة تقسم الدخل على 16 وهكذا. وتقسيم التردد الذي يقوم به العداد يمكن حسابه من المعادلة الآتية:

$$\text{Division Factor} = 2^n \text{ (معامل القسمة)}$$

n = number of flip-flops in the counter circuit

• وقت تأخير الانتشار للعداد The Propagation Delay Time (t_p) of a counter

يسمى العداد غير المتزامن أيضاً باسم عداد التموج (Ripple counter)، وذلك لأن نبضات التزامن تطبق فقط على أول دائرة قلاب، ومع البدء في العد فإن التأثير ينتقل إلى باقي دوائر القلابات. وحيث إن كل دائرة قلاب تُنشط الدائرة التي تليها بنبضات التزامن، فإن نبضات التزامن هذه تحتاج إلى بعض الوقت كي تنتقل من دائرة قلاب إلى أخرى وتغير خرجها إلى القيمة الجديدة.

وكمثال على ذلك، فإن نبضة التزامن الثامنة (الحافة السالبة الثامنة) عندما تحدث فإن خرج جميع الدوائر القلابية يحتاج إلى التغيير من 0111 إلى 1000. فإذا كانت كل دائرة قلاب لها زمن تأخير الانتشار (t_p) يساوي 10ns فإنها ستأخذ 40ns ($4 \text{ Flip-Flops} \times 10\text{ns}$) لتغيير حالة العداد من 0111 إلى 1000. ولذلك فإن سرعة العد (counting speed) أو تردد نبضات التزامن يكون محكوماً بزمن تأخير الانتشار لكل الدوائر القلابية في دائرة العداد. ويمكن حساب أقصى قيمة لتردد نبضات التزامن للعداد عن طريق العلاقة الآتية:

$$f = \frac{1 \times 10^9}{n \times t_p}$$

حيث:

f = upper clock pulse frequency limit

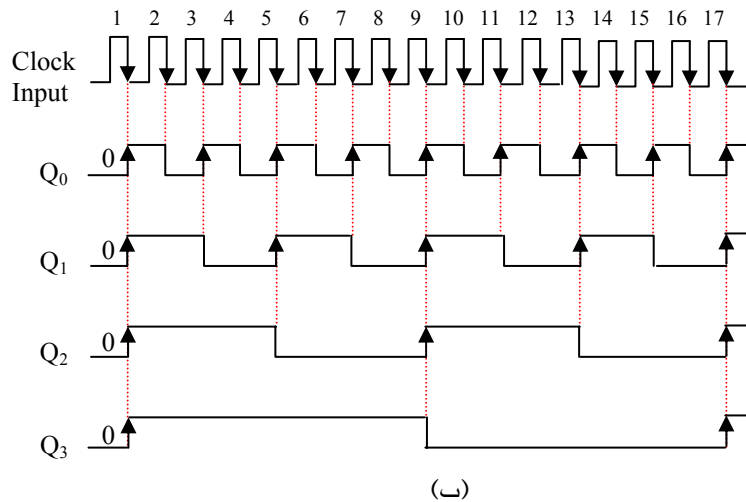
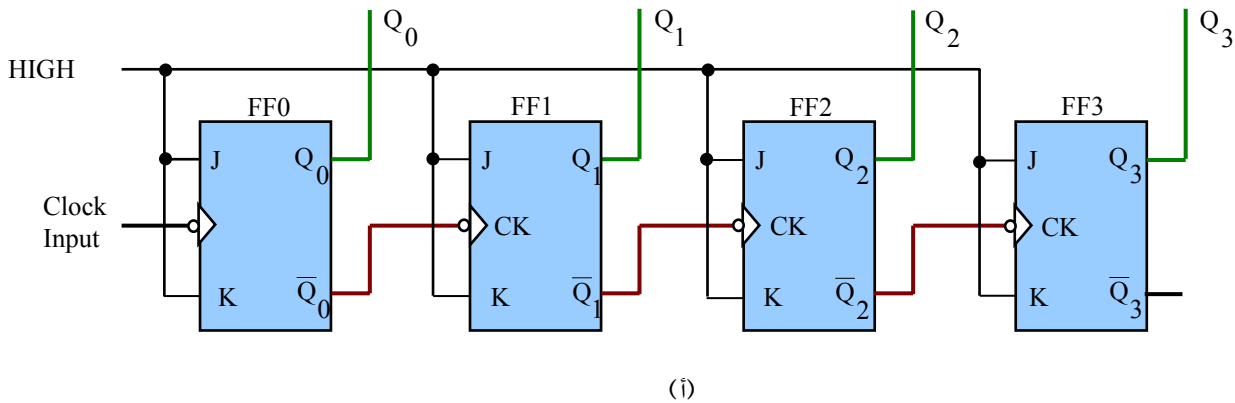
n = number of flip-flops in the counter circuit

t_p = propagation delay time of each flip-flop in nanoseconds

6-3-2 العدادات الثنائية التنازلية غير المتزامنة Asynchronous Binary Down Counters

في العداد التصاعدي الذي تمت دراسته كانت كل نبضة تزامن تجعل خرج العداد يزيد بمقدار "1". وبعمل تعديل بسيط في دائرة العداد التصاعدي يمكننا الحصول على العداد التنازلي والذي ينقص خرجة بمقدار "1" مع كل نبضة تزامن. الشكل (6-9) يبين كيف يمكن بناء عداد تنازلي

مكون من أربع مراحل باستخدام أربع دوائر قلابية من النوع J-K . ونلاحظ توصيل الخرج $\bar{Q}$ لكل مرحلة كدخل نبضات التزامن لها بدلاً من الخرج Q في حالة العداد التصاعدي. نبضات التزامن وشكل الخرج Q لهذا العداد موضحة في شكل (6-9 (ب)). وبالنظر إلى أقصى اليسار من الشكل نجد أن جميع الدوائر القلابية سوف تبدأ من وضع (RESET) وبالتالي فإن Q_3, Q_2, Q_1, Q_0 تساوي 0000. فإذا كانت جميع مخارج الدوائر القلابية Q تساوي Low تكون جميع المخارج $\bar{Q}$ هي 1111. وبناء على ذلك فإن مداخل نبضات التزامن لكل من الدوائر القلابية FF3 و FF2 و FF1 تساوي High. وحيث أن المداخل J و K لكل دوائر القلاب الأربعة موصلة High فإن الخرج لكل قلاب سوف يحدث له تبديل (Toggle) وذلك عند كل حافة سالبة من نبضات الدخل المتزامنة.



الشكل (6-9) عداد تنازلي غير متزامن مكون من أربع مراحل مع أشكال النبضات له.

وعند وصول الحافة السالبة الأولى لنبضة التزامن إلى القلاب FF0، فإن الخرج Q_0 يتغير من "0" إلى "1"، وهذا بالطبع يجعل الخرج $\bar{Q}_0$ يتغير من "1" إلى "0" وهذه الحافة السالبة سوف تدخل كنبضة

تزامن إلى القلاب FF1، مما يسبب حدوث تغيير في الخرج Q_1 من "1" إلى "0" مما يجعل الخرج $\bar{Q}_1$ يتغير من "1" إلى "0". وهذا التبديل للخرج $\bar{Q}_1$ من "1" إلى "0" سوف يكون كنبتة تزامن للقلاب FF2، وهكذا.

خرج العداد				العشري
Q_3	Q_2	Q_1	Q_0	
1	1	1	1	15
1	1	1	0	14
1	1	0	1	13
1	1	0	0	12
1	0	1	1	11
1	0	1	0	10
1	0	0	1	9
1	0	0	0	8
0	1	1	1	7
0	1	1	0	6
0	1	0	1	5
0	1	0	0	4
0	0	1	1	3
0	0	1	0	2
0	0	0	1	1
0	0	0	0	0

Cycle Repeats

Binary Count

الجدول (6-5) جدول الحقيقة للعداد التنازلي غير المتزامن.

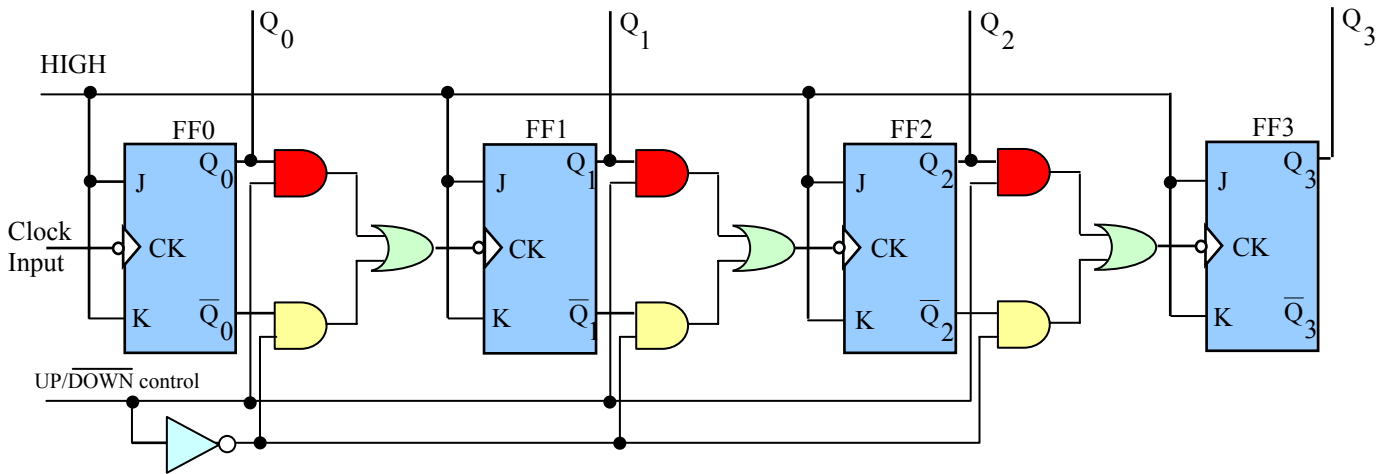
بعد نبضة التزامن الأولى يكون الخرج على العداد Q_3, Q_2, Q_1, Q_0 يساوي $1111_{10} = (15)_{10}$ كما هو موضح في السطر الأول لجدول الحقيقة في جدول (6-5). وبالتالي فإن دائرة العداد التنازلي تبدأ في العد التنازلي برقم واحد مع كل نبضة تزامن تطبق على الدخل. وبالعودة مرة أخرى إلى شكل النبضات في الشكل (6-9ب)، يمكننا أن نرى أن دائرة القلاب FF0 يحدث لها تبديل عند كل حافة سالبة من نبضات التزامن، وبالتالي فإن تردد الخرج Q_0 يساوي نصف تردد الدخل، ونلاحظ أن الخرج Q_3, Q_2, Q_1 يحدث لها تبديل مع كل حافة موجبة لنبضة التزامن التي تصل من دائرة القلاب السابق له.

6-3-3 العدادات الثنائية التصاعدية / التنازلية غير المتزامنة

Asynchronous Binary Up/Down Counters

بمقارنة دائرة العداد التصاعدي والتنازلي غير المتزامنين، نجد أن الفرق الوحيد بين الدائرتين أن دوائر القلايات في العداد التصاعدي تنشط عن طريق نبضات التزامن التي تأتي من الخرج Q بينما تنشط دوائر القلايات في العداد التنازلي عن طريق نبضات التزامن التي تأتي من الخرج $\bar{Q}$.

شكل (6-10) يبين كيفية بناء عداد تصاعدي / تنازلي عن طريق ثلاثة مجموعات من AND-OR يتم التحكم في تشغيلها عن طريق خط التحكم $UP/\bar{DOWN}$.

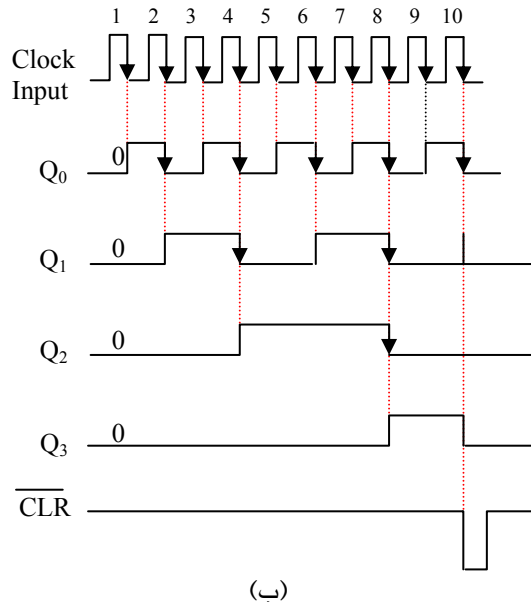
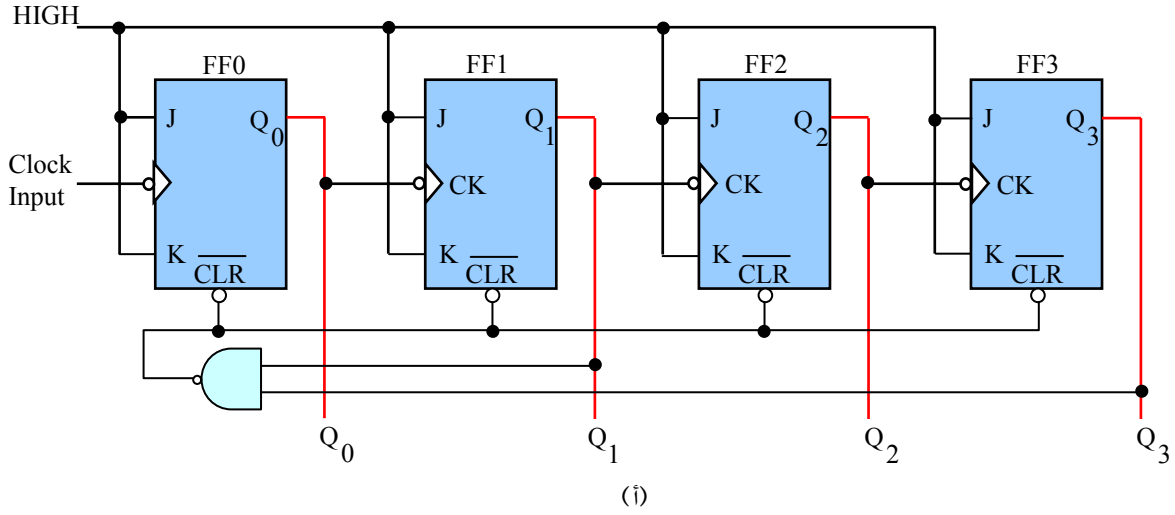


الشكل (6-10) العداد التصاعدي التنازلي.

إذا كان خط التحكم $UP/\bar{DOWN}$ في الوضع High، فإن كل البوابات AND المظلمة باللون الأحمر تكون فعالة (Enabled)، وبالتالي يتم توصيل كل خرج Q إلى مدخل النبضات المتزامنة لدوائر القلايات، مما يجعل العداد يعمل كعداد تصاعدي ومن ناحية أخرى، إذا كان خط التحكم $UP/\bar{DOWN}$ في الوضع Low، فإن كل البوابات المظلمة باللون الأحمر سوف تكون في الحالة غير الفعالة (Disabled) وكل البوابات المظلمة بالأصفر سوف تكون في الحالة الفعالة (Enabled) وبالتالي يتم توصيل كل خرج $\bar{Q}$ إلى مدخل النبضات المتزامنة لدوائر القلايات، مما يجعل العداد يعمل كعداد تنازلي.

6- 3- 4 العدادات العشرية غير المتزامنة Asynchronous Decade (MOD-10) Counters

شكل (6- 11) يبين كيف تم تعديل العداد التصاعدي غير المتزامن والذي سبق دراسته ليصبح عداداً عشرياً (MOD-10).



الشكل (6- 11) عداد عشري غير متزامن مكون من أربع مراحل مع أشكال النبضات له.

وهذا العداد سوف يبدأ العد من 0000 (عشري 0) إلى 1001 (عشري 9) ومن ثم تتكرر الدورة مرة أخرى وكما نراه من خلال رسم النبضات في شكل (6- 11) وكذلك من جدول الحقيقة الموضح في جدول (6- 6).

والسبب في أن هذا العداد يقفز على الأرقام من 1010 إلى 1111 (أي من 10 إلى 15 في النظام العشري) ناتج من عمل بوابة NAND والتي تتحكم في المدخل غير المتزامن ($\overline{CLR}$) لكل دوائر القلايات الأربعة. وهذه البوابة لها دخلان أحدهما من الخرج Q_1 والآخر من الخرج Q_3 . وعندما يصل العداد إلى الرقم 1010 (أي 10 في النظام العشري) كل من Q_1 و Q_3 سوف تكون في الوضع High، وبالتالي يكون خرج بوابة NAND يساوي Low ويعمل مسح (CLEAR) للعداد. وبالرجوع إلى رسم نبضات الخرج للعداد في شكل (6- 11) يمكن ملاحظة أن الخط $\overline{CLR}$ يكون غير فعال (inactive) من العدد 0000 إلى 1001. وعند تطبيق النبضة المتزامنة العاشرة كل من Q_1 و Q_3 يكون في المستوى High. وهذا المستوى لكل Q_1 و Q_3 مؤقت، إلى أن يتم مسح (CLEAR) الخرج لجميع دوائر القلايات عن طريق النبضة السالبة لخط التحكم $\overline{CLR}$. وجدول الحقيقة لهذا العداد العشري موضح في جدول (6- 6) وهو يلخص كيفية تشغيل العداد، حيث يتم العد من العدد 0 إلى العدد 9 ثم يكرر الدورة.

خرج العداد				العشري
Q_3	Q_2	Q_1	Q_0	
0	0	0	0	0
0	0	0	1	1
0	0	1	0	2
0	0	1	1	3
0	1	0	0	4
0	1	0	1	5
0	1	1	0	6
0	1	1	1	7
1	0	0	0	8
1	0	0	1	9

Cycle Repeats

Binary Count

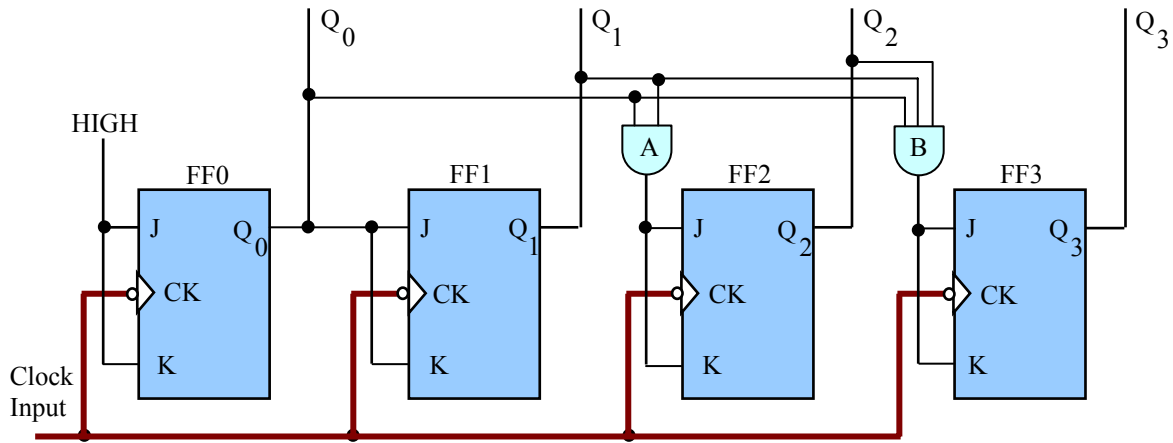
الجدول (6- 6) جدول الحقيقة للعداد العشري غير المتزامن.

والخلاصة أن العداد العشري يعد من 0 إلى 9 وهي عشرة حالات للخروج (MOD-10) ويحتاج العداد إلى عشرة نبضات تزامن قبل أن يتم مسح خرجه، ويكون تردد الخرج Q_3 هو عُشر ($\frac{1}{10}$) تردد نبضات الدخل المتزامنة (Clock input).

ويستخدم هذا العداد في تطبيقات كثيرة خاصة التي تحتاج إلى إظهار شكل الخرج في الصورة العشرية مثل الساعات الرقمية (Digital clocks)، والفولتميتر الرقمي (Digital Voltmeter) وعدادات التردد (Frequency Counter).

6- 3- 5 العدادات الثنائية التصاعدية المتزامنة Synchronous Binary Counters

شكل (6- 12) يوضح كيفية توصيل أربع دوائر قلابية من النوع J-K وبوابتي AND وذلك لبناء دائرة عداد تصاعدي متزامن مكون من أربع مراحل (4-bit) أو (MOD-16) ونلاحظ من الدائرة أنه قد تم تمييز خط نبضات التزامن (خط ثقيل) لنرى أن كل دوائر القلابات في دائرة العداد المتزامن يحدث لها تنشيط (Triggered) عن طريق نبضات التزامن في نفس الوقت. وهذا التوصيل على التوازي يجعل من العداد متزامناً، وبالتالي فإن جميع دوائر القلابات سوف تنشط مع كل نبضة من نبضات التزامن.



الشكل (6- 12) عداد تصاعدي متزامن مكون من أربع مراحل.

والآن سوف ندرس كيفية عمل هذا العداد حيث إن الدخيلين J و K لدائرة القلاب FF0 توضع على المستوى High، وبناء عليه فإن الخرج سوف يحدث له تبديل (Toggle) مع كل نبضة تزامن تماماً مثل المرحلة الأولى في العداد التصاعدي غير المتزامن والذي سبق شرحه، حيث الخرج يتغير من Low إلى High ومن High إلى Low وهكذا.

الدخلان J و K لدائرة القلاب FF1 يتم التحكم فيها عن طريق الخرج المقسوم على 2 لدائرة القلاب FF0. وهذا يعني أنه عندما يكون الخرج Q0 في المستوى Low، فإن الخرج Q1 لدائرة القلاب FF1 لن يحدث له تغيير (No change) وعندما يكون الخرج Q0 في المستوى High، فإن الخرج Q1 سوف يحدث له تبديل (Toggle).

الدخلان J و K لدائرة القلاب FF2 يتم التحكم فيها عن طريق خرج بوابة AND(A) دخلها هما Q_0 و Q_1 . وهذا يعني أنه عندما تكون $Q_0 = Q_1 = \text{High}$ فإن خرج بوابة AND(A) سوف يكون High، وهذا الخرج يُنشط (Enable) دائرة القلاب FF2 وذلك لعمل التبديل المطلوب.

الدخلان J و K لدائرة القلاب FF3 يتم التحكم فيها عن طريق خرج بوابة AND(B) لها المدخلات Q_0, Q_1, Q_2 . وهذا يعني أنه عندما تكون Q_0, Q_1, Q_2 في المستوى High فإن خرج بوابة AND(B) سوف يكون High وهذا الخرج يُنشط دائرة القلاب FF3 لعمل التبديل.

6- 3- 6 مميزات العدادات المتزامنة Synchronous Counters Advantages

إن من أهم مميزات العدادات غير المتزامنة أو عدادات التموج (Ripple counters) هو بساطة تكون الدائرة، ويمكن أن نرى ذلك بوضوح عند مقارنة دائرة العداد التصاعدي غير المتزامن الموضحة في شكل (6- 8(i)) مع دائرة العداد التصاعدي المتزامن في شكل (6- 9(i)).

على أن من أهم عيوب العدادات غير المتزامنة هو تردد التشغيل المحدود لها أو ما يسمى بسرعة العد المحدودة. ولأن دخل نبضات التزامن يطبق فقط على دخل أو دائرة قلاب، فإن الدائرة تأخذ بعض الوقت حتى يتمكن العداد من تغيير جميع المخارج له. وهذا ما يسمى زمن تأخير الانتشار (Propagation-delay time) للعداد والذي يساوي في هذه الحالة مجموع أوقات تأخير الانتشار لكل دائرة من دوائر القلابات التي يتكون منها العداد.

هذه المحدودية تعني أنه لا يمكننا تنشيط دخل العداد بنبضة تزامن جديدة قبل أن تستقر جميع مخارج العداد في وضعها النهائي، وبناء عليه فإن تردد الدخل لنبضات التزامن (النبضات المطلوب عدها) لها سرعة محدودة أو تردد محدود. وتعتبر العدادات المتزامنة حلاً مباشراً لمحدودية العدادات غير المتزامنة حيث إن زمن تأخير الانتشار لها صغير، وذلك نتيجة لأن جميع دوائر القلابات التي يتكون منها العداد يتم تنشيطها جميعاً مع كل نبضة تزامن، وهذا يعني أن كل دوائر القلابات سوف تغير حالتها في نفس الوقت، وبالتالي فإن زمن تأخير الانتشار للعداد يساوي زمن تأخير الانتشار لدائرة قلاب واحدة.

في الحقيقة يجب أن نأخذ في الاعتبار الوقت اللازم لانتقال النبضات من المخارج حتى تصل إلى المداخل من خلال البوابات. وعند أخذ هذين العاملين في اعتبارنا يمكننا من الوصول إلى الصيغة العامة والنهائية لحساب زمن التأخير للعدادات التزامنية وهي:

$$t_p = \text{Single (flip-flop)} t_p + \text{Single (AND-gate)} t_p$$

تدريبات

- 1) بالرجوع إلى جدول (6 - 1) والذي يوضح كيفية عمل مسجل الإزاحة، افترض أن المسجل يحتوي على البيانات 1010 (محتوى ابتدائي)، بينما البيانات الخارجية المتوالية 1101 موجودة على دخل المسجل. أعد كتابة الجدول مستخدماً البيانات المعطاه.
- 2) اكتب جدول الحقيقة لعداد حلقي (مسجل الإزاحة المتتابع) يتكون من ثماني دائرة قلابة، ثم ارسم شكل نبضات الخرج له.
- 3) ارسم المخطط الصندوقي لعداد تصاعدي غير متزامن يتكون من ثلاثة دوائر قلابة واكتب جدول الحقيقة له، ثم ارسم شكل نبضات الخرج للعداد.
- 4) ما أقصى عد يصل اليه العداد المكون من ثماني دوائر قلابة؟ ما هو مقدار هذا العداد؟
- 5) احسب أقصى قيمة لتردد نبضات التزامن (f) لدائرة عداد غير متزامن يتكون من ستة عشر (16) دائرة قلاب، إذا كانت كل دائرة قلاب لها زمن تأخير الانتشار (t_p) يساوي 10ns.
- 6) احسب زمن التأخير الكلي لعداد تصاعدي متزامن يتكون من أربعة دوائر قلابة، إذا كانت كل دائرة قلاب لها زمن تأخير الانتشار (t_p) يساوي 10ns، وزمن تأخير البوابة AND يساوي 5ns.

بسم الله الرحمن الرحيم

المحتويات

المحتويات

تمهيد

الوحدة الأولى : أنظمة الأعداد

1	الأهداف العامة للوحدة
1- 1	1- مقدمة Introduction
2- 1	2- النظام العشري للأعداد Decimal Numbering System
3- 1	3- النظام الثنائي للأعداد Binary Numbering System
4- 1	4- التحويل من النظام العشري إلى النظام الثنائي Decimal-to-Binary Conversion
5- 1	5- التحويل من النظام الثنائي إلى النظام العشري Binary-to-Decimal Conversion
6- 1	6- العمليات الحسابية في النظام الثنائي Binary Arithmetic
7- 1	7- المتمم الأحادي والثنائي للأعداد الثنائية
8- 1	8- تمثيل الأعداد ذات الإشارة Representation of Signed Numbers
9- 1	9- العمليات الحسابية مع الأعداد ذات الإشارة Arithmetic Operations with Signed Numbers
10- 1	10- النظام الثماني للأعداد The Octal Numbering System
11- 1	11- النظام السداسي عشري للأعداد Hexadecimal Numbering System
32	تدريبات

الوحدة الثانية : الدوائر المنطقية البسيطة

35	الأهداف العامة للوحدة
1- 2	1- مقدمة Introduction
2- 2	2- بوابة AND AND Gate
3- 2	3- بوابة OR OR Gate
4- 2	4- بوابة NOT (العاكس) NOT Gate (INVERTER)
5- 2	5- بوابة NAND NAND Gate
6- 2	6- بوابة NOR NOR Gate
7- 2	7- بوابة OR المنفردة (المنحصرة) Exclusive-OR Gate
8- 2	8- بوابة NOR المنفردة (المنحصرة) Exclusive-NOR Gate
9- 2	9- التعبير البولياني للدائرة المنطقية The Boolean Expression for a Logic Circuit
10- 2	10- تمثيل الدائرة المنطقية باستخدام التعبير البولياني
11- 2	11- تمثيل الدائرة المنطقية من خلال جدول الحقيقة
12- 2	12- تحويل التعبير البولياني إلى جدول الحقيقة
53	تدريبات

الوحدة الثالثة : طرق اختزال الدوائر المنطقية

- 56 -	 الأهداف العامة للوحدة	
- 57 -	 1- مقدمة Introduction	3
- 57 -	 2- قواعد الجبر البولييني Rules of Boolean Algebra	3
- 59 -	 3- نظريات ديمورجان Demorgan's Theorems	3
- 61 -	 4- تبسيط التعبيرات البوليينية باستخدام قواعد الجبر البولييني	3
- 63 -	 5- الأشكال القياسية للتعبيرات البوليينية Standard Forms of Boolean Expressions	3
- 64 -	 6- التحويل من الشكل القياسي (SOP) إلى الشكل القياسي (POS)	3
- 66 -	 7- التحويل من الشكل القياسي (POS) إلى الشكل القياسي (SOP)	3
- 66 -	 8- تحويل التعبيرات (SOP) القياسية إلى جدول الحقيقة	3
- 68 -	 9- تحويل التعبيرات (POS) القياسية إلى جدول الحقيقة	3
- 70 -	 10- استنتاج التعبيرات القياسية من جدول الحقيقة	3
- 71 -	 11- الخواص العامة لبوابات NAND, NOR	3
- 73 -	 12- تصميم الدوائر المنطقية التوافقية باستخدام بوابات NOR, NAND	3
- 79 -	 12- خريطة كارنوف Karnaugh Map	3
- 90 -	 تدريبات	

الوحدة الرابعة : الدوائر المنطقية التوافقية

- 93 -	 الأهداف العامة للوحدة	
- 94 -	 1- مقدمة Introduction	4
- 95 -	 2- دوائر الجمع والطرح الثنائية Binary Adders and Subtractors	4
103	 3- محلل الشفرة Decoder	4
105	 4- المشفر Encoder	4
106	 5- منتقي البيانات Multiplexer	4
109	 6- موزع البيانات Demultiplexer	4
110	 7- المقارنات Comparators	4
113	 تدريبات	

الوحدة الخامسة : دوائر المسكات والقلابات

- 114 -	 الأهداف العامة للوحدة	
- 115 -	 1- مقدمة Introduction	5
- 115 -	 2- المسكات Latches	5
- 120 -	 3- القلاب S-R المتزامن Clocked S-R Flip-Flop	5
- 123 -	 4- دائرة القلاب من النوع D D-Type Flip-Flop	5
- 125 -	 5- القلاب J-K المتزامن J-K Flip Flop	5
- 127 -	 6- دائرة القلاب من النوع T T-Type Flip-Flop	5

5 - 7	قلاب التابع – المتبوع	Master-Slave Flip-Flop	128 -	-
136	تدريبات			
	الوحدة السادسة : الدوائر المنطقية المتعاقبة			
139	الأهداف العامة للوحدة			
140	1- مقدمة	Introduction		
140	2- المسجلات	Registers		
152	3- العدادات	Counters		
162 -	تدريبات			

